

(21) 申請案號：101100099

(22) 申請日：中華民國 101 (2012) 年 01 月 02 日

(51) Int. Cl. : **H02J13/00 (2006.01)**

(71) 申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
 新竹市大學路 1001 號

(72) 發明人：胡竹生 HU, JWU SHENG (TW) ; 孫冠群 SUN, KUAN CHUN (TW) ; 李哲宇 LI, CHE YU (TW)

(74) 代理人：吳冠賜；林志鴻；蘇建太

申請實體審查：有 申請專利範圍項數：10 項 圖式數：7 共 24 頁

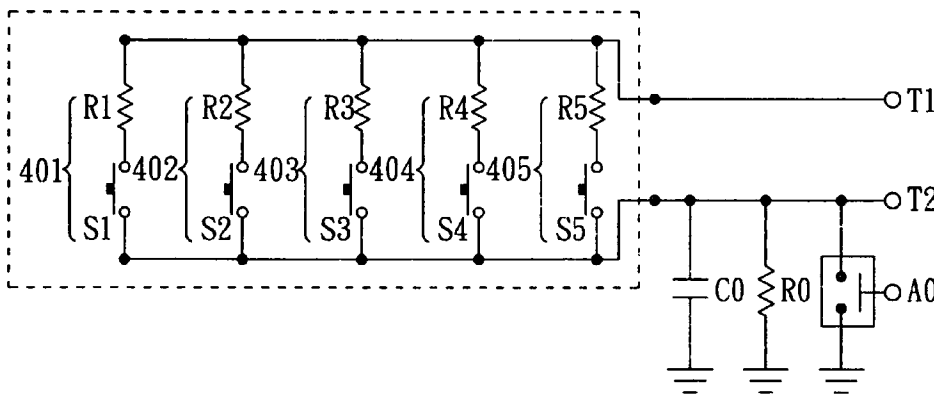
(54) 名稱

多重開關偵測電路系統

MULTIPLE SWITCHES DETECTION CIRCUIT SYSTEM

(57) 摘要

本發明係有關於一種多重開關偵測電路系統，包括：複數個串聯電路單元，每一串聯電路單元係由一電阻元件及一開關元件互相串聯而形成，而每一串聯電路單元係互相並聯連接；一外部電容元件，係與一串聯電路單元連接；以及一外部電阻元件，係與一串聯電路單元連接；其中，每一電阻元件之電阻值皆互不相同。



401-405：串聯電路單元

A0：外部開關元件

C0：外部電容元件

R0：外部電阻元件

R1-R5：電阻元件

R_V ：等效電阻

S1-S5：開關元件

T1：第一信號端

T2：第二信號端

圖4A

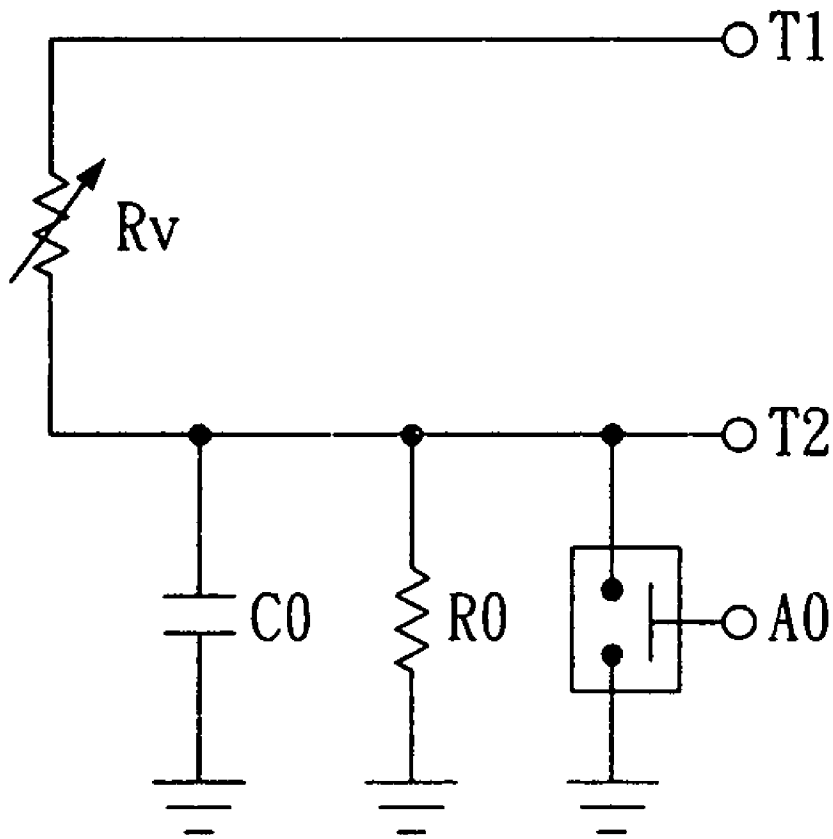


圖 4B

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101100099

※申請日：101.1.2

※IPC分類：H02J 13/00 (2006.01)

一、發明名稱：(中文/英文)

多重開關偵測電路系統

Multiple switches detection circuit system

二、中文發明摘要：

本發明係有關於一種多重開關偵測電路系統，包括：複數個串聯電路單元，每一串聯電路單元係由一電阻元件及一開關元件互相串聯而形成，而每一串聯電路單元係互相並聯連接；一外部電容元件，係與一串聯電路單元連接；以及一外部電阻元件，係與一串聯電路單元連接；其中，每一電阻元件之電阻值皆互不相同。

三、英文發明摘要：

The present invention relates to a multiple switches detection circuit system comprising: a plurality of series-connection circuit units connected with each other in parallel, each of the series-connection circuit unit being formed of a resistor element and a switching element connected in series; an external capacitor element connected with a series-connection circuit unit; and an external resistor element connected with a series-connection circuit unit, wherein the resistance of any one of the resistor elements is different from each other.

四、指定代表圖：

(一)本案指定代表圖為：圖（圖 4A-圖 4B）。

(二)本代表圖之元件符號簡單說明：

401-405	串聯電路單元	C0	外部電容元件
R0	外部電阻元件	R1-R5	電阻元件
S1-S5	開關元件	A0	外部開關元件
T1	第一信號端	T2	第二信號端
R _v	等效電阻		

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

「無」

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種多重開關偵測電路系統，尤指一種可同時偵測多個開關元件之導通或關閉狀態之多重開關偵測電路系統。

【先前技術】

習知之多重開關偵測的方式請先參閱圖1，圖1係一習知之多重開關偵測電路示意圖。如圖1所示之電路架構， V_{CC} 為控制電壓，而R為電阻。再者，電壓準位C0-C3係分別反應其相對應之開關S0-S3是否按下，例如當開關S2導通時，電壓準位C2為高電位。然而，根據圖1所示之電路架構，每一個開關需要一個偵測點，因此，所需接線數目與開關數目相同。如此一來，當開關數目多時，製作成本亦跟隨著提高，且此電路架構的接線亦相當的複雜。

請再參閱圖2，圖2係又一習知之多重開關偵測方法示意圖，係導入二維掃描的概念作多重開關之偵測。如圖2所示之電路架構，其掃描方法是由C0-C3提供電壓準位，然後偵測R0-R3的電壓來決定哪一個開關被按下。其中， V_{CC} 為控制電壓，而R為電阻。舉例而言，若C0接地，而C1-C3為 V_{CC} ，則開關S11, S21, S31或S41被按下時會使得相對應的R0-R3為低電位(low)，否則為高電位(high)。圖2所示之方法可大量降低接線數目，例如N條水平與M條垂直線可偵測N×M個開關。然而，接線數目仍然過高。

請再參閱圖3，圖3係再一習知之多重開關偵測方法示意圖，係導入電阻分壓的概念作多重開關之偵測。其中， V_{CC} 為控制電壓。圖3中的電阻網路的交點即為開關位置，而x與y為兩個不同的平面。其中，偵測方式為x-y輪流掃描，舉例而言，將y1接 V_{CC} ，y2接地，如此，藉由量測x1及x2之電壓值，即可偵測在垂直方向是哪一群水平交點被按下；反之，將x1接 V_{CC} ，x2接地，如此，藉由量測y1及y2之電壓值，可以偵測在水平方向是哪一群垂直交點被按下。而後，即可交集出哪一個交點被按下。圖3所示之電路架構只需4條接線即可偵測。然而，圖3所示之電路架構一次只能偵測一個開關是否被按下，其效率並不高。

因此，如何利用更少的接線數，但又能同時偵測多個開關之狀態便成為學界與業界極欲解決的一問課題。

【發明內容】

本發明之一要目的係在提供一種多重開關偵測電路系統，俾能同時偵測多個開關元件之導通或關閉狀態。

本發明之另一目的係在提供一種多重開關偵測電路系統，俾能大幅降低當此多重開關偵測電路系統佈設於一軟質材料上時的佈線數目。

為達成上述目的，本發明之多重開關偵測電路系統包括：複數個串聯電路單元，每一此串聯電路單元係由一電阻元件及一開關元件互相串聯而形成，而每一此串聯電路單元係互相並聯連接；一外部電容元件，係與一此串聯電

路單元連接；以及一外部電阻元件，係與一此串聯電路單元連接；其中，每一電阻元件之電阻值皆互不相同。

其中，前述之多重開關偵測電路系統較佳更包括一外部開關元件，而此外部開關元件係與一上述之串聯電路單元連接。再者，前述之開關元件之種類並無限制。然而，於本發明之多重開關偵測電路中，此開關元件較佳係為一類比開關。

此外，上述之電容元件之種類亦無限制，任何可達到電能儲存之電容元件皆可適用於本發明之多重開關偵測電路系統中。然而，此電容元件較佳係為一電解電容、一陶瓷電容、一雲母電容、一半導體電容、或一薄膜電容。

除此之外，於本發明之多重開關偵測電路系統中，前述之開關元件較佳為一薄膜開關，而前述之電阻元件較佳為一薄膜電阻。如此一來，可更減小本發明之多重開關偵測電路系統整體電路的尺寸，更能達到輕便之目的。

再者，前述之互相並聯連接之此等串聯電路單元較佳係形成一等效電阻。如此一來，此一等效電阻即可視為與上述之外部電容元件與外部電阻元件相互串聯，並再利用電阻分壓與電容充放電原理來偵測前述之開關元件的開關狀態。

而本發明之多重開關偵測電路系統較佳更包括一第一信號端及一第二信號端，此第一信號端及此第二信號端較佳係形成於互相並聯連接之此串聯電路單元之兩端。其

中，此第一信號端較佳係接收一輸入信號，而此輸入信號則較佳為一脈波信號。

【實施方式】

以下係藉由特定的具體實施例說明本發明之實施方式，熟習此技藝之人士可由本說明書所揭示之內容輕易地了解本發明之其他優點與功效。此外，本發明亦可藉由其他不同的具體實施例加以施行或應用，且本說明書中的各項細節亦可基於不同觀點與應用，而在不悖離本發明之精神下進行各種修飾與變更。

實施例1

有關本發明實施例1之多重開關偵測電路系統，請參閱圖4A，圖4A係本發明實施例1之多重開關偵測電路系統之電路架構圖。如圖4A所示，本發明實施例1之多重開關偵測電路系統包括：複數個串聯電路單元401-405、一外部電容元件C0、以及一外部電阻元件R0。

其中，每一串聯電路單元401-405係由一電阻元件R1-R5、及一開關元件S1-S5互相串聯而形成。舉例而言，如圖4A中所示之架構，串聯電路單元401係由電阻元件R1及開關元件S1互相串聯而形成，而串聯電路單元402係由電阻元件R2及開關元件S2互相串聯而形成。再者，串聯電路單元401-405係互相並聯連接(如圖4A所示)。

上述之外部電容元件C0係與一串聯電路單元連接，而外部電阻元件R0並再與一串聯電路單元連接。其中，需注意的是，電阻元件R1-R5的電阻值皆互不相同。除此之外，本發明實施例1之多重開關偵測電路系統更包括一外部開關元件A0，而此外部開關元件A0係與一串聯電路單元連接。此外部開關元件A0之種類並無限制。然而，於本發明實施例1之多重開關偵測電路系統中，此開關元件A0係為一類比開關。而前述外部電容元件C0、外部電阻元件R0及外部開關元件A0彼此之間係為並聯。

再者，本發明實施例1之多重開關偵測電路系統更包括一第一信號端T1及一第二信號端T2，此第一信號端T1及此第二信號端T2係形成於互相並聯連接之串聯電路單元之兩端，即如圖4A所示。其中，第一信號端T1及一第二信號端T2可視為兩條接線，此二條接線係自串聯電路單元之兩端接出。而前述彼此並聯之外部電容元件C0、外部電阻元件R0及外部開關元件A0之一端係連接至該第二信號端T2，而另一端則接地。

請再參閱圖4B，圖4B係圖4A中之電路架構的等效電路示意圖。如圖4B所示，圖4A中互相並聯連接之串聯電路單元401-405可視為圖4B中之等效電阻 R_v 。請再參閱圖4B，因串聯電路單元401-405係等效成一等效電阻 R_v ，圖4A中所示之電路架構即可簡化成等效電阻 R_v 與彼此並聯之外部電容元件C0、外部電阻元件R0、以及外部開關元件A0連接之電路架構。

此外，上述之開關元件S1-S5與電阻元件R1-R5之種類並無限制。然而，於本發明實施例1之多重開關偵測電路系統中，開關元件S1-S5係選用薄膜開關，而電阻元件R1-R5則選用薄膜電阻，以更減小本發明實施例1之多重開關偵測電路整體電路的尺寸。而上述之外部電容元件C0則選用一薄膜電容。

以下，將對圖4B中之電路架構進行電路分析以詳細說明此電路架構的動作原理。

首先，根據電路定理，圖4B中之電路架構的電路動態方程式可由下列表示式表示：

$$\frac{dV_2}{dt} + aV_2 = bV_1 \quad (\text{式1});$$

其中， V_1 為第一信號端T1的電壓，而 V_2 為第二信號端T2的電壓。再者，係數a以及係數b係分別表示如下：

$$a = \left(\frac{1}{R_0} + \frac{1}{R_v} \right) \frac{1}{C_0} \quad (\text{式2});$$

$$b = \frac{1}{R_v C_0} \quad (\text{式3});$$

再者，於本發明實施例1之多重開關偵測電路系統中，第一信號端T1係用以接受收一輸入信號，而此輸入信號則為一脈波信號。因此， V_1 即為一脈波信號，而(式1)步階響應(step response)則可表示為：

$$V_2(t) = \frac{b}{a} U(1 - e^{-at}) = \frac{R_0}{R_0 + R_v} U(1 - e^{-at}) \quad (\text{式4});$$

當 $t = T_{on}$ 且 $aT_{on} \gg 1$ 時，則 $e^{-at} \rightarrow 0$ 。因此，第二信號端 T2 所量測到的電壓即可表示為：

$$V_2(T_{on}) \approx \frac{R_0}{R_0 + R_v} U \quad (\text{式 5});$$

其中， T_{on} 係為脈波信號的寬度。

而若 $V_1 = 0$ ，且 $V_2 = V \neq 0$ ，則(式 1)的解則表示為：

$$V_2(t) = Ve^{-at} \quad (\text{式 6});$$

此時，若將 $V_2(t)$ 與一電壓 H 做比較，則可以測得當 $V_2(t)$ 到達此電壓 H 所需的時間 τ 係表示為：

$$\tau = \frac{1}{a} \ln \frac{V}{H} \quad (\text{式 7});$$

綜上所述，於本發明實施例 1 之多重開關偵測電路系統中，係對 T1 點產生 $V_1(t)$ 的脈衝序列，並量測電壓 V 及時間 τ 如圖 5 所示。其中，圖 5 係本發明實施例 1 之電路訊號產生及量測示意圖， τ 即為外部電容元件 C_0 的時間常數 (time constant)，而 V 及 τ 係分別表示如下：

$$V = \frac{R_0}{R_0 + R_v} U \quad (\text{式 8});$$

$$\tau = \frac{R_0 R_v C_0}{R_0 + R_v} \ln \frac{UR_0}{(R_0 + R_v)H} \quad (\text{式 9});$$

由上述說明以及圖 5 所示，本發明提供之多重開關偵測電路系統係結合電阻分壓與電容充放電所具有之優點，來達到多重開關偵測之功效。如圖 5 所示， $V_1(t)$ 即第一信號端 T1 所接收之脈波信號，而 $V_2(t)$ 即第二信號端 T2 所量測到的

電壓波形。由圖5可知，外部電容元件C0因應脈波信號而有充放電的動作，而外部電容元件C0之充電動作係因電阻分壓效應而不會充電至脈波信號的最大值(如圖5所示，僅充電至V)。外部電容元件C0之放電動作可利用類比開關A0來重置(reset)，藉此加速歸零的時間。

如此一來，電阻分壓效應係可降低外部電容元件C0的充放電時間，進而提高整體電路的取樣頻率(sampling rate)。除此之外，外部電容元件C0的存在亦改善整體電路的解析度(resolution)，使得本發明實施例1之多重開關偵測電路系統可同時偵測多個開關(亦即可並聯多個串聯電路單元)。

再者，依據本發明所提供之多重開關偵測電路系統的電路架構，其僅需兩條接線端(即上述之第一信號端T1與第二信號端T2)。藉由輸入脈波信號至第一信號端T1，便可量測第二信號端T2的電壓值而偵測每一個開關的狀態。除大幅降低接線數目的使用外，更能大幅降低製作本發明之多重開關偵測電路系統的成本。

此外，本發明實施例1之多重開關偵測電路系統係可以圖6所示電路方塊實現。圖6係本發明實施例1之多重開關偵測電路系統之電路方塊實現示意圖。其中，電壓量測電路601係用以量測第二信號端T2(即V)，而比較器602與計時器603則用以量測 τ 。藉此，所量測的V及 τ 可藉由(式8)及(式9)式而計算等效電阻 R_v ，經計算出等效電阻 R_v 後，便可進而推算是哪些開關元件S1-S5被按下。綜上所述，根據本發明

實施例1所提供之電路架構，係結合電阻分壓以及電容放電時間的方法，如此，可使本發明實施例1所提供之電路架構有較高的雜訊容忍度。

其中，值得注意的是，上述之類比開關A0的作用在於重置(reset) T2電壓值，讓系統不會因累積電壓而誤判，可有效提升系統穩定度。因此，此開關元件A0係可增進整體電路的效能，但並非為達成本發明之目的的必要元件。

而另一值得注意的是，圖4中所示之本發明實施例1之多重開關偵測電路系統係以5個串聯電路單元為例。然而，串聯電路單元的數目並不限於5個，本發明所屬技術領域中具有通常知識者可依本發明所教示之技術手段，並依不同的需求而增加串聯電路單元的數目，而只要串聯電路單元上之電阻元件之電值皆互不相同即可達成本發明所述之功效。

本發明之多重開關偵測電路系統係可應用在衣料內植入開關以用於偵測人體活動狀態，進而應用到醫療、照護等任何欲偵測人體活動狀態的領域中。例如，如圖7所示，圖7係本發明之一應用實驗例之示意圖。其中，若在襪子701底部佈設開關，則可偵測一穿戴者的步行狀態，或是偵測此穿戴者是否跌到。若於一褲子702的膝蓋處703佈設開關可偵測穿戴者的膝蓋是否有彎曲，而臀部704位置佈設開關，則可偵測穿戴者是否處於坐下、或躺下的狀態等等。

這些佈設於個處位置的開關所偵測的信號都必須輸入至一個感測電路705以偵測其狀態。由於各開關分散，而感

測電路因基於成本考量而僅設置於一處(於應用實驗例中係設置於腰間)，因此整體接線數就需要精簡。再者，衣料多為軟質材料，且具有可揉性或是可洗性，在這些材質上的感測器如接觸開關等其結構必須相對簡單及具強韌性。同時偵測這些開關訊號的電路及電子元件因無法耐受揉洗而無法緊臨開關佈建，因此需要將開關的訊號接點拉出。若材料面積大且開關數目多時，接線數目過多不僅製造成本高，且接觸點脫落的機會亦隨之提高。

因此，最主要的考量即為接到感測電路的接線數目。如果接線數目過多，則易產生如斷線、或接觸不良等狀況。而最理想也是最精簡的方式是只用兩條線。因此，應用本發明實施例1中所述之電路架構，即可將佈設於各處的開關並聯於一個迴路中，最後再接出兩條線至感測電路705即可達成多重開關偵測，並且將接線數減少至最小。

需注意的是，本發明所能應用之範圍並不限於上述之應用實驗例中。任何需要使用多重開關偵測之功能的應用領域皆可利用本發明所提出之電路架構。

實施例2

有關本發明實施例2之多重開關偵測電路系統，其架構、原理、以及實施方式皆與本發明實施例1之多重開關偵測電路系統相似。然而，兩實施例之差異處係在於：於本發明實施例1之多重開關偵測電路系統中，係在於測量外部電容元件放電的時間常數，來達到偵測多重開關之效果；

而於本發明實施例2之多重開關偵測電路系統中，則測量外部電容元件充電的時間常數。

更詳細地說，於實施例1中，多重開關偵測電路系統係先充電，而於放電時開始測量到達電壓H(如圖5所示)所需的時間；而於實施例2中，多重開關偵測電路系統係於充電時即開始計算到達電壓H(如圖5所示)所需要的時間。

相較於實施例1，實施例2的實施方式省去等待電容充電又放電的時間，藉此，可更提高實施例2之多重開關偵測電路系統的取樣頻率(sampling rate)。

以上僅對實施例1與實施例2之差異說明，而其他相同之實施方式便不再贅述。

上述實施例僅係為了方便說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

【圖式簡單說明】

圖1係一習知之多重開關偵測方法示意圖。

圖2係又一習知之多重開關偵測方法示意圖。

圖3係再一習知之多重開關偵測方法示意圖。

圖4A係本發明實施例1之多重開關偵測電路系統之電路架構圖。

圖4B係圖4A中之電路架構的等效電路示意圖。

圖6係本發明實施例1之多重開關偵測電路系統之電路方塊實現示意圖。

圖7係本發明之一應用實驗例之示意圖。

【主要元件符號說明】

V _{CC} 控制電壓	C0-C3 電壓準位
S0-S3 開關	R 電阻
S11、S21、S31、S41、S12、S22、S32、S42、S13、S23、S33、S43、S14、S24、S34、S44	開關
401-405 串聯電路單元	C0 外部電容元件
R0 外部電阻元件	R1-R5 電阻元件
S1-S5 開關元件	A0 外部開關元件
T1 第一信號端	T2 第二信號端
R _v 等效電阻	601 電壓量測電路
602 比較器	603 計時器
701 襪子	702 褲子
703 膝蓋處	704 臀部
705 感測電路	

七、申請專利範圍：

1. 一種多重開關偵測電路系統，包括：

複數個串聯電路單元，每一該串聯電路單元係由一電阻元件及一開關元件互相串聯而形成，而每一該串聯電路單元係互相並聯連接；

一外部電容元件，係與一該串聯電路單元連接；以及

一外部電阻元件，係與一該串聯電路單元連接；

其中，每一電阻元件之電阻值皆互不相同。

2. 如申請專利範圍第1項所述之多重開關偵測電路系統，其更包括一外部開關元件，該外部開關元件係與一該串聯電路單元連接。

3. 如申請專利範圍第2項所述之多重開關偵測電路系統，其中，該外部開關元件係為一類比開關。

4. 如申請專利範圍第1項所述之多重開關偵測電路系統，其中，該外部電容元件係為一電解電容、一陶瓷電容、一雲母電容、一半導體電容、或一薄膜電容。

5. 如申請專利範圍第1項所述之多重開關偵測電路系統，其中，該等開關元件係為薄膜開關。

6. 如申請專利範圍第1項所述之多重開關偵測電路系統，其中，該等電阻元件係為薄膜電阻。

7. 如申請專利範圍第1項所述之多重開關偵測電路系統，其中，互相並聯連接之該等串聯電路單元係形成一等效電阻。

8. 如申請專利範圍第1項所述之多重開關偵測電路系統，其更包括一第一信號端及一第二信號端，該第一信號端及該第二信號端係形成於互相並聯連接之該串聯電路單元之兩端。

9. 如申請專利範圍第8項所述之多重開關偵測電路系統，其中，該第一信號端係接收一輸入信號。

10. 如申請專利範圍第9項所述之多重開關偵測電路系統，其中，該輸入信號係為一脈波信號。

八、圖式 (請見下頁)：

8. 如申請專利範圍第1項所述之多重開關偵測電路系統，其更包括一第一信號端及一第二信號端，該第一信號端及該第二信號端係形成於互相並聯連接之該串聯電路單元之兩端。

9. 如申請專利範圍第8項所述之多重開關偵測電路系統，其中，該第一信號端係接收一輸入信號。

10. 如申請專利範圍第9項所述之多重開關偵測電路系統，其中，該輸入信號係為一脈波信號。

八、圖式 (請見下頁)：

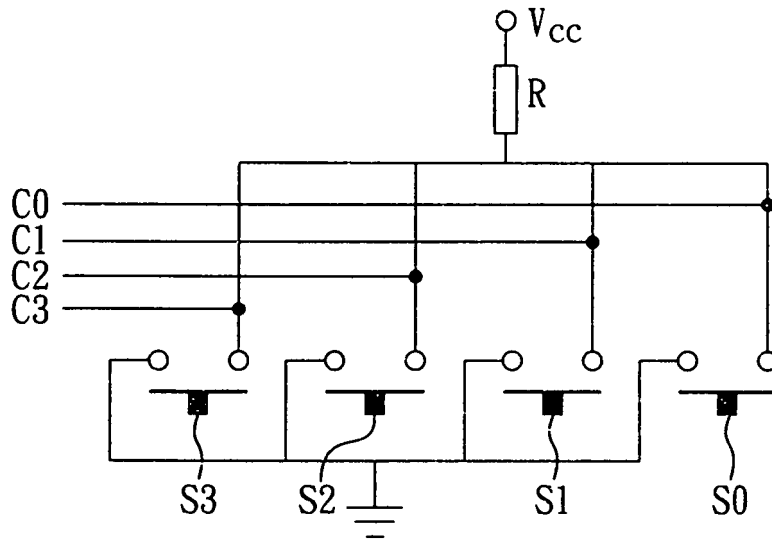


圖 1

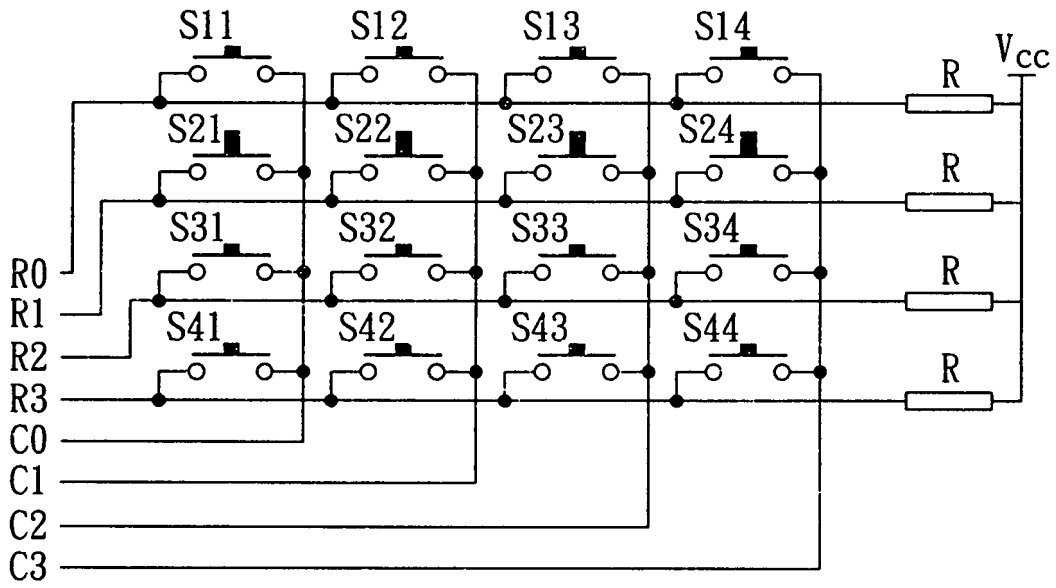


圖 2

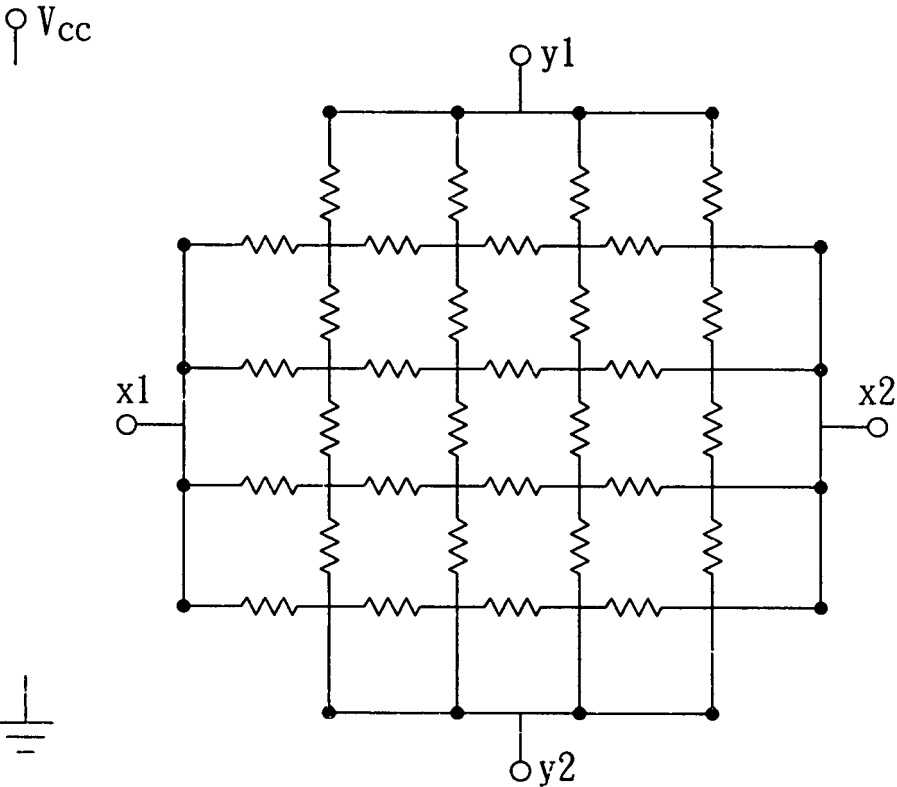


圖3

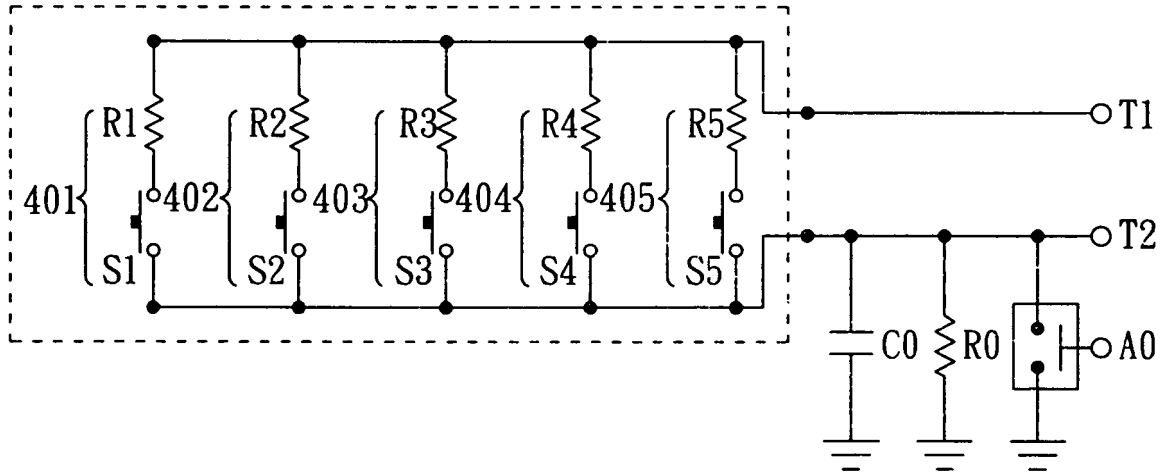


圖 4A

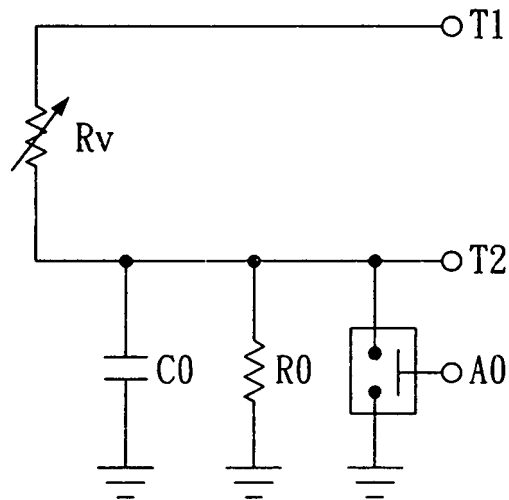


圖 4B

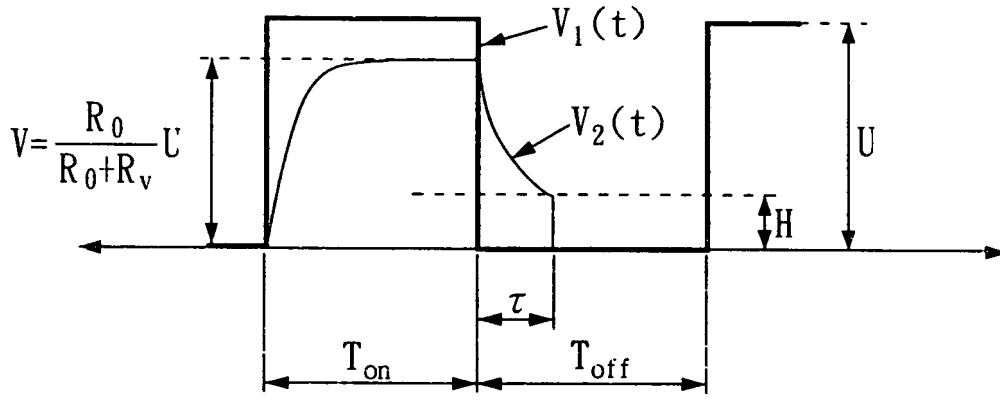


圖5

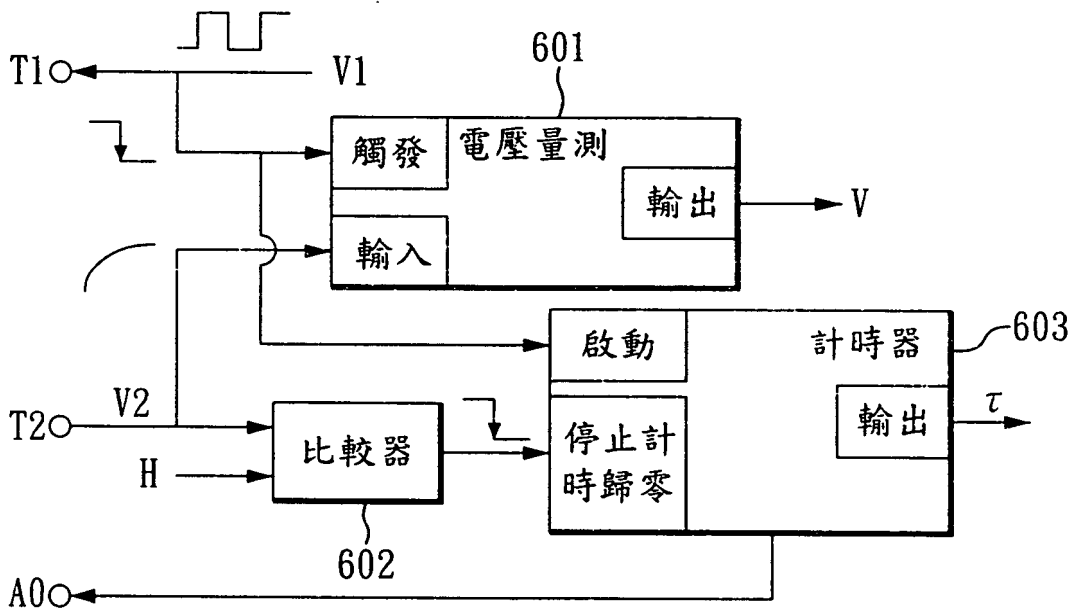


圖6

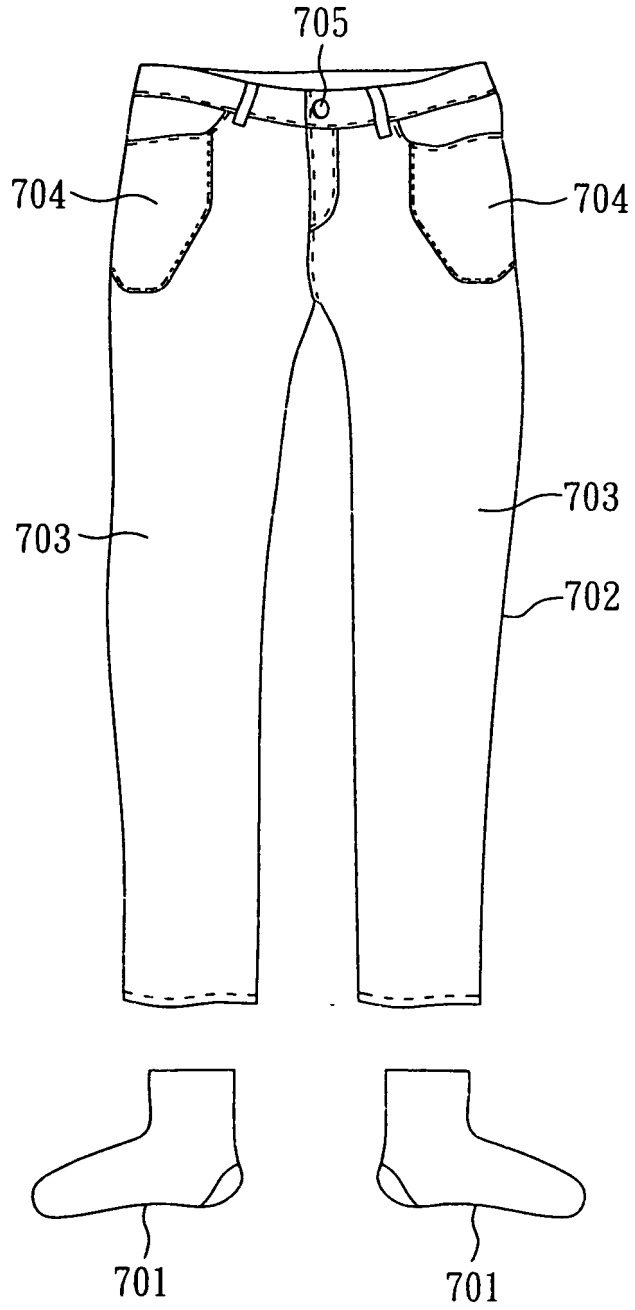


圖 7