



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201310636 A1

(43)公開日：中華民國 102 (2013) 年 03 月 01 日

(21)申請案號：100130732

(22)申請日：中華民國 100 (2011) 年 08 月 26 日

(51)Int. Cl.：

H01L29/778 (2006.01)

H01L21/336 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：張翼 CHANG, EDWARD YI (TW)；唐士軒 TANG, SHIH HSUAN (TW)；林岳欽 LIN, YUEH CHIN (TW)

(74)代理人：林坤成；劉紀盛；謝金原

申請實體審查：有 申請專利範圍項數：6 項 圖式數：2 共 15 頁

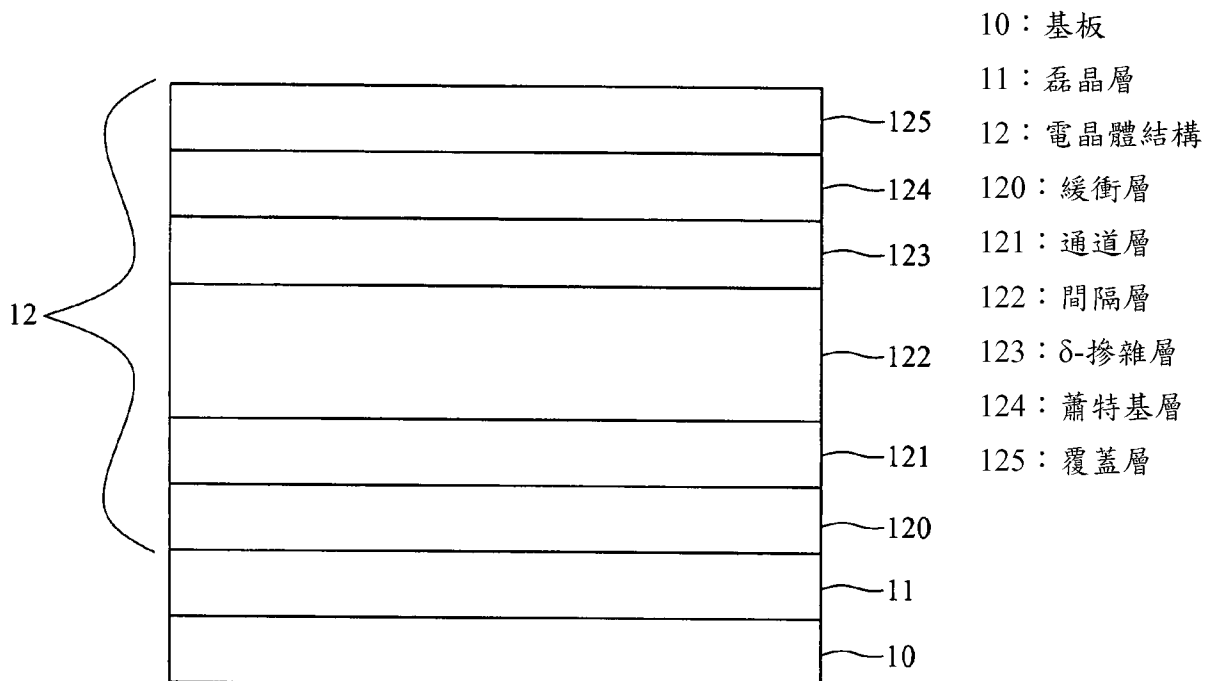
(54)名稱

一種在矽晶片上成長之高載子遷移率電晶體結構及其方法

A STRUCTURE OF HIGH ELECTRON MOBILITY TRANSISTOR GROWTH ON SI SUBSTRATE AND THE METHOD THEREOF

(57)摘要

一種在矽晶片上成長之高載子遷移率電晶體結構及其方法，特別用於半導體產業之半導體元件製程，其係利用超真空化學氣相沉積在矽基板上成長一層鍺磊晶層，在於其上成長變形電子遷移率電晶體結構，在此結構中，鍺磊晶層之功用為防止矽晶片在使用有機金屬化學氣相沉積(MOCVD)成長變形電子遷移率電晶體結構(MHEMT)時產生氧化物而影響電晶體元件結構的特性，其後藉由變形的結構以阻擋成長鍺磊晶層於矽晶片上時所產生的差排及缺陷，以達到降低元件厚度及減少製作成本之功效。



發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：100130732

※申請日期：

100. 8. 26

※IPC 分類：

H01L 29/1778 (2006.01)

H01L 21/376 (2006.01)

一、發明名稱：(中文/英文)

一種在矽晶片上成長之高載子遷移率電晶體結構及其方法 / A structure of high electron mobility transistor growth on Si substrate and the method thereof

二、中文發明摘要：

一種在矽晶片上成長之高載子遷移率電晶體結構及其方法，特別用於半導體產業之半導體元件製程，其係利用超真空化學氣相沉積在矽基板上成長一層鍺磊晶層，在於其上成長變形電子遷移率電晶體結構，在此結構中，鍺磊晶層之功用為防止矽晶片在使用有機金屬化學氣相沉積(MOCVD)成長變形電子遷移率電晶體結構(MHEMT)時產生氧化物而影響電晶體元件結構的特性，其後藉由變形的結構以阻擋成長鍺磊晶層於矽晶片上時所產生的差排及缺陷，以達到降低元件厚度及減少製作成本之功效。

三、英文發明摘要：

A structure of high electron mobility transistor growth on Si substrate and the method thereof, in particular used for the semiconductor device manufacturing in the semiconductor industry. The UHVCVD system was used in the related

invention to grow a Ge film on Si substrate then grow the high electron mobility transistor on the Ge film for the reduction of buffer layer thickness and cost. The function of the Ge film is preventing the formation of silicon oxide when growing III-V MHEMT structure in MOCVD system on Si substrate. The reason of using MHEMT in the invention is that the metamorphic buffer layer in MHEMT structure could block the penetration of dislocation which is formed because of the very large lattice mismatch(4.2%) between Ge and Si substrate.

四、指定代表圖：

(一)本案指定代表圖為：第(一)圖。

(二)本代表圖之元件符號簡單說明：

10-基板

11-磊晶層

12-電晶體結構

120-緩衝層

121-通道層

122-間隔層

123- δ -摻雜層

124-蕭特基層

125-覆蓋層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

一種在矽晶片上成長之高載子遷移率電晶體結構及其方法，特別用於半導體產業之半導體元件製程，其係利用超真空化學氣相沉積(Ultra high Vacuum Chemical Vapor Deposition)在矽基板上成長一層鍺磊晶層，在於其上成長變形電子遷移率電晶體(Metamorphic High Electron Mobility Transistor, MHEMT)結構，以達到降低元件厚度，減少製作成本之功效。

【先前技術】

近年來高頻微波磊晶片使用範圍越來越廣泛，諸如手機通訊、衛星定位系統、無線網路等，因此發展高頻元件已是目前之潮流，而其中一種技術便是化合物半導體磊晶製程。

目前化合物半導體磊晶製程技術主要有三種：大正負電子對撞(Large Electron-Positron, LEP)、分子束磊晶成長(Molecular Beam Epitaxy, MBE)及有機金屬化學氣相沉積(Metal-Organic Chemical Vapor Deposition, MOCVD)。

大正負電子對撞(Large Electron-Positron, LEP)係為較傳統且較簡單之方式，一般應用於發光二極體(LED)之長成上，然而，對於需要摻雜濃度之精準度較高或厚度較薄之磊晶之長成，LPE 技術則較難以掌控。

分子束磊晶成長(Molecular Beam Epitaxy, MBE)係採物理光學方式生產，生產技術較為成熟，良率亦較容易提升，然而，MBE 技術之成本較高。

有機金屬化學氣相沉積(Metal-Organic Chemical Vapor Deposition, MOCVD)係為一種化學變化，技術困難度較高，但具有成本較低，且產量亦較 MBE 高，使用有機金屬化學氣相沉積製作出之元件尺寸小、功率大，廣泛被應用於手機上，例如假型高電子遷移率電晶體(Pseudomorphic High Electron Mobility Transistor, PHEMT)、高電子遷移率電晶體(High Electron Mobility Transistor, HEMT)、變形高電子遷移率電晶體(Metamorphic High Electron Mobility Transistor, MHEMT)等。

一般之變形高電子遷移率電晶體(Metamorphic High Electron Mobility Transistor, MHEMT)結構係由砷化鋁銦緩衝層(InAlAs buffer layer)、砷化鋁銦間隔層(InAlAs spacer layer)、砷化鋁銦通道層(InAlAs channel layer)、砷化鋁銦蕭特基層(InAlAs schottky layer)、砷化鋁銦覆蓋層(InAlAs capping layer)所組成，且此結構生長在磷化銦(InP)或砷化鎵(GaAs)基板上，但磷化銦(InP)及砷化鎵(GaAs)基板價格較為昂貴，且機械性亦較差，造成變形高電子遷移率電晶體結構不易在大型基板上成長，其成本亦大幅提升。

習知技術中，在矽基板及三五族半導體之整合上，使用矽鍺($\text{Si}_x\text{Ge}_{1-x}$)做為緩衝層，將鍺(Ge)磊晶層成長在矽基板上，其中又以漸變鍺組成之矽鍺緩衝層之使用最為廣泛，然而，利用此技術中之矽鍺緩衝層之厚度會達到數十個微米，不僅製作成本較高，製作出之變形高電子遷移率電晶體之厚度亦較厚，且容易產生差排及缺陷不利於後續砷化鎵之成長。

【發明內容】

有鑒於習知技術中矽鍺緩衝層之厚度會達到數十個微米，不僅製作成本較高，製作出之變形高電子遷移率電晶體之厚度亦較厚，且容易產生差排及缺陷不利於後續砷化鎵之成長，本發明提出一種在矽晶片上成長之高載子遷移率電晶體結構及其方法，用以解決習知技術之缺點。

在一實施例中，本發明揭露一種在矽晶片上成長之高載子遷移率電晶體結構，包含有：

一基板，其材質係為矽(Si)；

一磊晶層，其材料係為鍺(Ge)，其係成長於該基板上之一層厚度為 1800 Å~2200Å 之鍺磊晶；

一電晶體結構，係為一種變形高電子遷移率電晶體結構，其係成長於該磊晶層上。

在另一實施例中，本發明揭露一種在矽晶片上成長之高載子遷移率電晶體方法，包含有下列步驟：

提供一基板，其材料為矽(Si)；

使用超真空化學氣相沉積技術，將一層厚度為 1800 Å~2200Å 之鍺(Ge)磊晶成長在該基板上，以形成一磊晶層；

使用有機金屬化學氣相沉積技術將一電晶體結構成長在該磊晶層上，其中，該電晶體結構係為一種變形高電子遷移率電晶體結構。

本發明中鍺磊晶層之功用為防止矽晶片在使用有機金屬化學氣相沉積成長變形電子遷移率電晶體結構時產生氧化物而影響電晶體元件結構的特性，其後藉由變形的結構

以阻擋成長銻磊晶層於矽晶片上時所產生的差排及缺陷，以達到降低元件厚度及減少製作成本之功效。

【實施方式】

以下將參照隨附之圖式來描述本發明為達成目的所使用的技術手段與功效，而以下圖式所列舉之實施例僅為輔助說明，以利 貴審查委員瞭解，但本案之技術手段並不限於所列舉圖式。

再請參閱圖一所示，係為一種在矽晶片上成長之高載子遷移率電晶體結構示意圖，其包含有：

一基板 10，其材質係為矽(Si)；

一磊晶層 11，其材料係為銻(Ge)，其係利用超真空化學氣相沉積(Ultrahigh Vacuum Chemical Vapor Deposition, UHVCVD)在該基板 10 上成長一層厚度為 1800 Å~2200Å 之銻磊晶，其中，最佳之厚度為 2000Å；

一電晶體結構 12，係為一種變形高電子遷移率電晶體(Metamorphic High Electron Mobility Transistor, MHEMT)結構，其係利用有機金屬化學氣相沉積(Metal-Organic Chemical Vapor Deposition, MOCVD)成長於該磊晶層 11 上，其結構包含有：

一緩衝層 120，其材料為三五族化合物，例如：砷化鋁銻(InAlAs)；

一通道層 121，係形成於該緩衝層 120 上，其材料為三五族化合物，例如：砷化銻鎵(InGaAs)；

一間隔層 122，係形成於該通道層 121 上，其材料為

三五族化合物，例如：砷化鋁銻(InAlAs)；

一 δ -摻雜層 123，係形成於該間隔層 122 上，係為一種高濃度 N 型材料，做為通道電子供應；

一 蕭特基層 124，係形成於 δ -摻雜層 123 上，其材料為三五族化合物，例如：砷化鋁銻(InAlAs)；

一 覆蓋層 125，係形成於蕭特基層 124 上，其材料為 n^+ 摻雜之三五族化合物，例如： n^+ -砷化鋁銻(n^+ -InAlAs)。

由於該基板 10 及該磊晶層 11 之材料分別為矽(Si)及鍺(Ge)，兩者之晶格常數(lattice constant)相差甚大(達 4.2%)，而互相無法匹配(lattice mismatch)，因此在該基板 10 與該磊晶層 11 之間會形成差排(dislocation)及缺陷(defect)，然而，由於該電晶體結構 12 係為一種變形高電子遷移率電晶體(MHEMT)結構，可藉由其結構中之緩衝層 120 有效降低該磊晶層 11 之差排及缺陷密度，並成功將矽基板與變形高電子遷移率電晶體(MHEMT)結構做整合。

再請參閱圖二所示，係為一種在矽晶片上成長之高載子遷移率電晶體方法流程圖，係包含下列步驟：

首先進行步驟 20，提供一基板 10，其材料為矽(Si)；

步驟 20 之後進行步驟 21，使用超真空化學氣相沉積(Ultrahigh Vacuum Chemical Vapor Deposition, UHVCVD)技術，將一層厚度為 1800 Å~2200Å 之鍺(Ge)磊晶成長在該基板 10 上，以形成一磊晶層 11，其中，該磊晶層 11 之厚度最佳為 2000Å；

最後進行步驟 22，使用有機金屬化學氣相沉積

(Metal-Organic Chemical Vapor Deposition, MOCVD)技術將一電晶體結構 12 成長在該磊晶層 11 上，其中，該電晶體結構 12 係為一種變形高電子遷移率電晶體(Metamorphic High Electron Mobility Transistor, MHEMT)結構，例如： δ -摻雜砷化銦鎵/砷化鎵高電子移動率電晶體。

綜合上述，本發明的特點在於利用鍺磊晶層保護住基板如矽基板的表面，以防止在使用有機金屬化學氣相沉積成長電晶體結構時產生二氧化矽而降低磊晶的品質。而若直接成長鍺磊晶層在基板上，鍺磊晶會產生缺陷及差排，所以鍺磊晶層上成長的必須為變形的結構，利用變形的結構來阻擋鍺磊晶層中的差排向上竄升，以大大降低元件的厚度及製作成本。

惟以上所述者，僅為本發明之實施例而已，當不能以之限定本發明所實施之範圍。即大凡依本發明權利要求所作之均等變化與修飾，皆應仍屬於本發明專利涵蓋之範圍內，謹請 貴審查委員明鑑，並祈惠准，是所至禱。

【圖式簡單說明】

圖一係為一種在矽晶片上成長之高載子遷移率電晶體結構示意圖

圖二係為一種在矽晶片上成長之高載子遷移率電晶體方法流程圖

【主要元件符號說明】

10-基板

11-磊晶層

12-電晶體結構

120-緩衝層

121-通道層

122-間隔層

123- δ -摻雜層

124-蕭特基層

125-覆蓋層

七、申請專利範圍：

1. 一種在矽晶片上成長之高載子遷移率電晶體結構，其包含有：
 - 一基板，其材質係為矽(Si)；
 - 一磊晶層，其材料係為鍺(Ge)，其係成長於該基板上之一層厚度為 $1800 \text{ \AA} \sim 2200 \text{ \AA}$ 之鍺磊晶；
 - 一電晶體結構，係為一種變形高電子遷移率電晶體結構，其係成長於該磊晶層上。
2. 如申請專利範圍第 1 項所述之一種在矽晶片上成長之高載子遷移率電晶體結構，該磊晶層之厚度為 2000 \AA 。
3. 如申請專利範圍第 2 項所述之一種在矽晶片上成長之高載子遷移率電晶體結構，該電晶體結構更包含有：
 - 一緩衝層，其材料為三五族化合物；
 - 一通道層，係形成於該緩衝層上，其材料為三五族化合物；
 - 一間隔層，係形成於該緩衝層上，其材料為三五族化合物；
 - 一 δ -摻雜層，係形成於該間隔層上，係為一種高濃度 N 型材料；
 - 一蕭特基層，係形成於該 δ -摻雜層上，其材料為三五族化合物；
 - 一覆蓋層，係形成於該蕭特基層上，其材料為 n^+ 摻雜之三五族化合物。
4. 如申請專利範圍第 3 項所述之一種在矽晶片上成長之高

載子遷移率電晶體結構，其中，該緩衝層之材料係為砷化鋁銦(InAlAs)，該通道層之材料係為砷化銦鎵(InGaAs)，該間隔層之材料係為砷化鋁銦(InAlAs)，該蕭特基層之材料係為砷化鋁銦(InAlAs)，該覆蓋層之材料係為 n^+ -砷化鋁銦(n^+ -InAlAs)。

5. 一種在矽晶片上成長之高載子遷移率電晶體方法，其包含下列步驟：

提供一基板，其材料為矽(Si)；

使用超真空化學氣相沉積技術，將一層厚度為 1800 Å~2200Å 之鍺(Ge)磊晶成長在該基板上，以形成一磊晶層；

使用有機金屬化學氣相沉積技術將一電晶體結構成長在該磊晶層上，其中，該電晶體結構係為一種變形高電子遷移率電晶體結構。

6. 如申請專利範圍第 5 項所述之一種在矽晶片上成長之高載子遷移率電晶體方法，其中該磊晶層之厚度為 2000Å。

八、圖式：

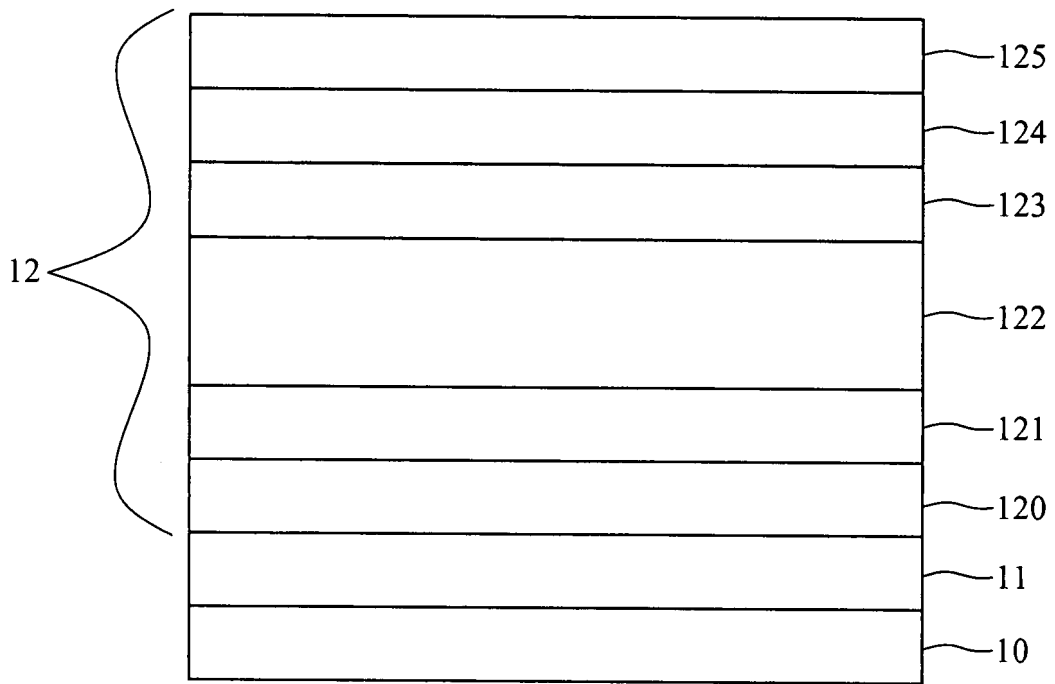


圖 一

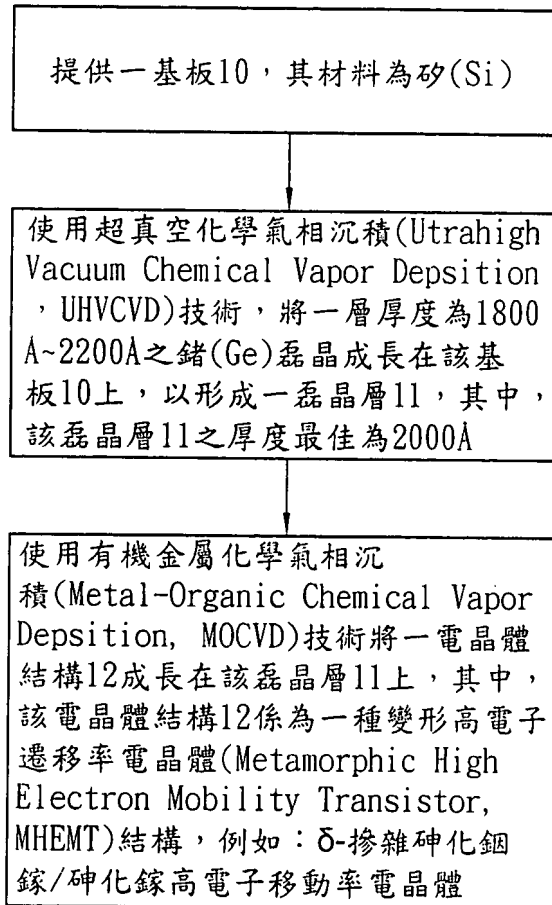


圖 二