



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201236221 A1

(43)公開日：中華民國 101 (2012) 年 09 月 01 日

(21)申請案號：100106427

(22)申請日：中華民國 100 (2011) 年 02 月 25 日

(51)Int. Cl. : **H01L33/62 (2010.01)**

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：王朝勳 WANG, CHAO HSUN (TW) ; 李鎮宇 LI, ZHEN YU (TW) ; 郭浩中 KUO, HAO CHUNG (TW)

(74)代理人：黃孝惇

申請實體審查：有 申請專利範圍項數：19 項 圖式數：9 共 24 頁

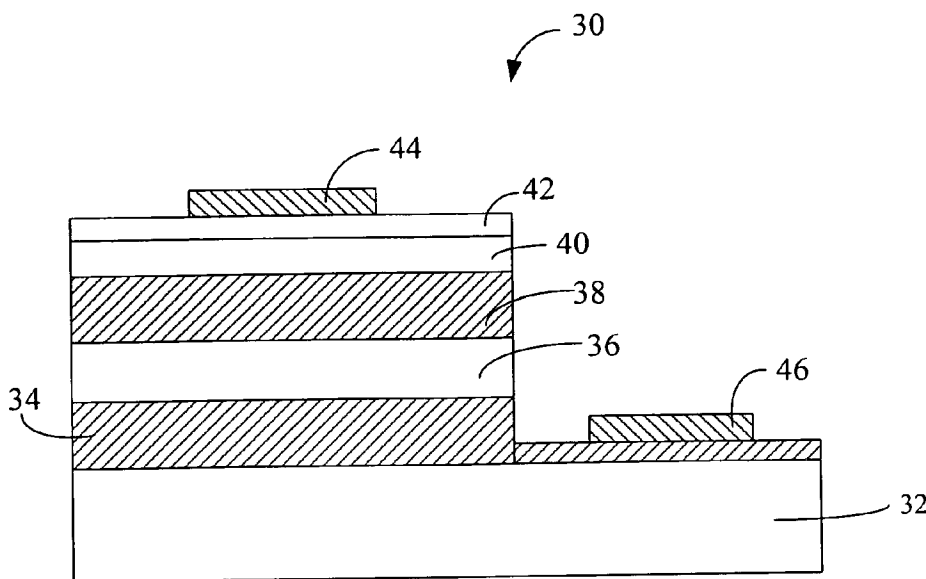
(54)名稱

半導體發光元件

LIGHT EMITTING SEMICONDUCTOR DEVICE

(57)摘要

本發明揭露一種半導體發光元件，其包含：基板，具有第一表面及一第二表面；第一半導體導電層，設置在基板之第一表面上；插入層，設置在第一半導體導電層上；主動層，設置在插入層上；第二半導體導電層，設置在主動層上；第一電極，設置在第二半導體導電層上；及第二電極，設置在基板之第二表面上，且其第二電極之電性與第一電極之電性相反。由於插入層係為具有層寬能隙的材料層，可以同時作為電子阻擋層與電洞注入層，以此插入層取代電子阻障層，不僅能夠使價電帶的能障降低，讓電洞更容易注入主動層內而與電子復合發光，且能阻檔電子溢流，以增加半導體發光元件的發光效率。



30：半導體發光元件

32：基板

34：第一半導體導電層

36：插入層

38：主動層

40：第二半導體導電層

42：透明導電層

44：第一電極

46：第二電極

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100106427

※申請日：100.2.25

※IPC分類：

H01L 33/62 (2010.01)

## 一、發明名稱：

半導體發光元件/Light emitting semiconductor device

## 二、中文發明摘要：

本發明揭露一種半導體發光元件，其包含：基板，具有第一表面及一第二表面；第一半導體導電層，設置在基板之第一表面上；插入層，設置在第一半導體導電層上；主動層，設置在插入層上；第二半導體導電層，設置在主動層上；第一電極，設置在第二半導體導電層上；及第二電極，設置在基板之第二表面上，且其第二電極之電性與第一電極之電性相反。由於插入層係為具有層寬能隙的材料層，可以同時作為電子阻擋層與電洞注入層，以此插入層取代電子阻障層，不僅能夠使價電帶的能障降低，讓電洞更容易注入主動層內而與電子復合發光，且能阻擋電子溢流，以增加半導體發光元件的發光效率。

## 三、英文發明摘要：

A semiconductor light emitting device is provided, which includes: a substrate having a first surface and a second surface; a first semiconductor conductive layer is disposed on the first surface of the substrate; an insert layer is disposed on the first

semiconductor conductive layer; an active layer is disposed on the insert layer; a second semiconductor conductive layer is disposed on the active layer; a first electrode is disposed on the second semiconductor conductive layer; and a second electrode is disposed on the second surface of the substrate, in which the electric of the second electrode is opposite to the that of the first electrode. Because of the insert layer is a material layer with a broad energy gap which can be used as an electron blocking layer and/or electron hole injection layer. Thus, when the insert layer used to replace the electron blocking layer, the barrier of the valence electron band can be reduced so that the electron hole can be injected into the active surface to associate with the electron to emit the light, and the overflow of the electron can be prevented to increase the efficiency of the semiconductor light emitting device.

#### 四、指定代表圖：

(一)本案指定代表圖為：第 7 圖。

(二)本代表圖之元件符號簡單說明：

30 半導體發光元件

32 基板

34 第一半導體導電層

36 插入層

38 主動層

40 第二半導體導電層

42 透明導電層

201236221

44 第一電極

46 第二電極

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：  
無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明主要揭露一種半導體發光元件，更特別地是揭露一種具有插入層之半導體發光元件。

### 【先前技術】

請參考第 1 圖，係表示一般眾所皆知的半導體發光元件 100 的結構至少包含：基板 102；一第一半導體導電層 104，設置在基板 102 上；主動層 106，設置在第一半導體導電層 104 上；一電子阻擋層 (electron blocking layer) 108，設置在主動層 106 上；第二半導體導電層 110，設置在電子阻擋層 108 上，且第二半導體導電層 110 之電性與第一半導體導電層 104 之電性相反；第一電極 122，設置在第二半導體導電層 110 上；及第二電極 124，設置在底材 102 之另一表面上。

而請參考第 2 圖，如另一習知之半導體發光元件 200，其結構包括：一基板 202；一第一半導體導電層 204 具有第一部份(未在圖中表示)及第二部份(未在圖中表示)設置在基板 202 上；一主動層 206，設置在第一半導體導電層 204 之第一部份上；電子阻擋層 208，設置在主動層 206 上；第二半導體導電層 210，設置在電子阻擋層 208 上，其中，第二半導體導電層 210 與第一半導體導電層 204 之電性相反；一第一電極 222，設置在第二半導體導電層 210 上；及第二電極 224，設置在第一半導體導電層 204 的第二部份上，且與第一半導體導電層 204 之第一部份上的元件電

性分離。

因此由上述結構得知，利用寬能隙半導體材料作為載子阻擋層 108、208 已經是半導體發光元件 100、200 中非常普遍的應用，如雷射二極體以及發光二極體。但是於習知技術中提到，利用一定含量的氮化鋁鎵作為電子阻擋層 108、208，能夠大幅降低電子溢流的情況，但是此種載子阻擋層 108、208 也會影響電洞，使其注入主動層 106、206 較為困難。而於其它習知技術中指出，利用漸變摻雜濃度的正型氮化鎵層能夠影響載子在能帶圖中行進的行為。

而如第 3 圖所示之其他習知技術中也提到，利用超晶格的量子能障更進一步地阻擋電子溢流。然而，以上述的方法雖然可以成功阻擋電子的溢流，但是大大地增加電洞注入主動層 106、206 的困難度，而且在發光元件的製作上的難度較高。

參考第 4 圖，對於習知的發光元件在正向偏壓(forward bias)的操作下，由於內部偏極化電場效應(internal polarization field)以及正向偏壓的因素，其電子阻擋層之價帶圖係呈現出一三角形的形狀。電子阻障層的價帶由負型半導體導電層端向上傾斜至正型半導體導電層端，其阻止了電洞經過此三角形阻障層的傳輸能力。但是若是將電子阻障層內的鋁含量由正型半導體導電層向正型半導體導電層增加，則及帶能隙(band-gap)會逐漸地變大。因此，當導電價的斜率增加時，在價帶內的阻障會變成平坦而且有可能會反轉。

## 【發明內容】

鑒於以上習知技術的問題，本發明主要目的在提供一種在半導體發光元件中，利用層寬能隙的材料層可以同時作為電子阻擋層與電洞注入層，而有效的阻擋電子溢流以及增加電洞注入效率。

本發明的另一目的在於提供一種在半導體發光元件中利用層寬能隙的材料層，可以同時作為電子阻擋層與電洞注入層，而能夠使價電帶的能障降低，讓電洞更容易注入主動層，而與電子結合發光，且能阻擋電子溢流，以增加半導體發光元件之發光效率。

根據上述目的本發明揭露一種半導體發光元件，其包含：一基板，具有一第一表面及一第二表面；一第一半導體導電層，設置在基板之第一表面上；插入層，設置在第一半導體導電層上；一主動層，設置在插入層上；一第二半導體導電層，設置在主動層上；一第一電極，設置在第二半導體導電層上；及一第二電極，設置在基板之第二表面上，且其第二電極之電性與第一電極之電性相反。

本發明揭露另外一種半導體發光元件，其包含：一基板；一第二半導體導電層，設置在基板上，且其具有一第一部份及一第二部份；一主動層，設置在第二半導體導電層之第一部份上；一插入層，設置在主動層上；一第一半導體導電層，設置在漸變含量插入層上，其中第一半導體導電層與第二半導體導電層之電性相反；一第一電極，設置在第一半導體導電層上；及一第二電極，設置在第二半導體導電層之第二部份上，其中第二電極之電性與第一電

極之電性相反。由於插入層係為具有層寬能隙的材料層，可以同時作為電子阻擋層與電洞注入層，以此插入層取代電子阻障層，不僅能夠使價電帶的能障降低，讓電洞更容易注入主動層內而與電子復合發光，且能阻檔電子溢流，以增加半導體發光元件的發光效率。

為使對本發明的目的、構造、特徵、及其功能有進一步的瞭解，茲配合實施例詳細說明如下。

### 【實施方式】

本發明在此所探討的方向為一種半導體發光元件。為了能徹底地瞭解本發明，將在下列的描述中提出詳盡的半導體發光元件之結構及其步驟。顯然地，本發明的實行並未限定此半導體發光元件之技藝者所熟習的特殊細節，然而，對於本發明的較佳實施例，則會詳細描述如下。除了這些詳細描述之外，本發明還可以廣泛地施行在其他的實施例中，且本發明的範圍不受限定，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之專利保護範圍須視本說明書所附之申請專利範圍所界定者為準。

請參考第 5 圖係根據本發明所揭露之實施例，表示半導體發光元件之示意圖。故如第 5 圖所示，半導體發光元件 10 包括：一基板 12，具有一第一表面(未在圖中表示)及一第二表面(未在圖中表示)；一第一半導體導電層 (semiconductor conductive layer) 14，設置在基板 12 的第一表面上；一插入層 (insert layer) 16，設置在第一半導體導電



層 14 上；一主動層(active layer)18，設置在插入層 16 上；一第二半導體導電層 20，設置在主動層 18 上，其中第二半導體導電層 20 與第一半導體導電層 14 之電性相反；一第一電極 24，設置在第二半導體導電層 20；及第二電極 26，設置在基板 12 之第二表面，且第二電極 26 之電性與第一電極 24 之電性相反。

在此要說明的是，當第一半導體導電層 14 為正型(P-type)半導體導電層時，則第二半導體導電層 20 為負型(N-type)半導體導電層。另外，在本發明另一較佳實施例中，若第一半導體導電層 14 為負型半導體導電層時，則第二半導體導電層 20 為正型半導體導電層，如第 6 圖所示之半導體發光元件 11。因此，當第一半導體導電層 14 為負型半導體導電層時，則第二半導體導電層 20 為正型半導體導電層時，在第一電極 24 與第二半導體導電層 20 之間更包含一透明導電層 22。

請參考第 7 圖係為本發明所揭露之半導體發光元件之另一實施例，其半導體發光元件 30 包括：一基板 32；一第一半導體導電層 34，其具有第一部份(未在圖中表示)及第二部份(未在圖中表示)，設置在基板 32 上；一主動層 36，設置在第一半導體導電層 34 之第一部份上；一插入層 38，設置在主動層 36 上；一第二半導體導電層 40，設置在插入層 38 上，且第二半導體導電層 40 之電性與第一半導體導電層 34 之電性相反，即當第一半導體導電層 34 為負型半導體導電層時，則第二半導體導電層 40 為正型半導體導電層；一透明導電層 42，設置在第二半導體導電層 40 上；

一第一電極 44，設置在透明導電層 42 上；及一第二電極 46，設置在第一半導體導電層 34 之第二部份上，其中第二電極 46 係與設置在第一半導體導電層 34 之第一部份上之各元件電性分離，且第二電極 46 之電性與第一電極 44 之電性相反。

在本發明的實施例中，在第 5 圖、第 6 圖及第 7 圖的半導體發光元件可以是發光二極體(light emitting diode)、半導體雷射(semiconductor laser)或者是雷射二極體(laser diode)。另外，要說明的是在第 5 圖、第 6 圖及第 7 圖中的基板 12、32 的材料可以是藍寶石、尖晶石( $MgAl_2O_4$ )、氮化鎵(GaN)、氮化鋁(AlN)、碳化矽(SiC)、砷化鎵(GaAs)、磷化鎵(GaP)、矽(Si)、鍺(Ge)、氧化鋅(ZnO)、氧化鎂(MgO)、LAO、LGO 及玻璃材料；主動層 18、38 可以是量子井(quantum well)或是多重量子井(multi-quantum well)，其材質可以是氮化鎵(GaN)或是氮化銦鎵/氮化鎵(InGaN/GaN)系之半導體層；及透明導電層 22、42 的材料可以是氧化銦錫物(ITO)、氧化錫(ZnO)或是鎳/金合金(Ni/Au alloy)、CTO、氮化鈦鎢(TiWN)、三氧化二銦( $In_2O_3$ )、二氧化錫( $SnO_2$ )、氧化鎘(CdO)、氧化鋅(ZnO)、氧化鎳銅( $CuGaO_2$ )、氧化鋇銅( $SrCu_2O_2$ )。

另外，根據以上所述之結構，在本發明中所揭露之半導體發光元件的形成方法，係以磊晶成長(epitaxially grow)的方式，例如金屬有機化學氣相磊晶(MOCVD)或氫化物氣相磊晶(HVPE)或分子束磊晶(MBE)或熱壁磊晶(hot wall epitaxy)。

在本發明的實施例中，係利用利用層寬能隙的材料層，例如插入層 16、36 取代習知之電子阻擋層(electron blocking layer)設置在 P 型半導體導電層 14、34 上，其中插入層 16、36 的材料可以是氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )層，其中氮化鎵銦鋁層係由  $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$  所構成，其中鋁的含量為  $0 \leq x \leq 0.9$ 、銦的含量為  $0 \leq y \leq 0.3$ ，而鎵的含量係隨著鋁和銦的含量變化而改變。在此要說明的是，此插入層 16、36 內元素的含量是以漸變的方式形成在該插入層 16、36 內，即鋁、銦及/或鎵的含量在插入層 16、36 內的每一層是不同的，其含量的變化可由下層往上層增加或是由上層往下層漸增。舉例來說，氮化鎵銦鋁中的鋁含量是由 0 至 0.9，即可以由插入層的上層由 0 開始逐漸增加鋁的含量，直至插入層 16、36 的下層鋁的含量為 0.9；同樣地，氮化鎵銦鋁的銦含量係由 0 至 0.3，因此，由插入層的上層由 0 開始逐漸增加銦的含量，直至插入層 16、36 的下層銦的含量 0.3；而氮化鎵銦鋁中的鎵的含量同樣是隨著鋁和銦的含量而變化，且在插入層 16、35 中每一個位置的含量不同。反之，插入層由上往下的各元素的含量以遞減的方式也是可以達到一樣的效果。因此由上述可知，在本發明中，插入層 16、36 的目的在於：第一、漸變含量；及第二、鎵、銦及鋁漸變含量而造成的能隙漸變，且插入層 16、36 厚度約為 5 至 40 奈米。在本實施例中，對於具有插入層 16、36 之半導體發光元件 10、20 而言，係針對三種具有不同鋁含量之插入層 16、36 其係由 0%~15%、25%及 35% 來討論。在習知的發光元件中，其電子阻擋層(electron [S]

blocking layer)(未在圖中表示)中鋁含量約固定在 15%。一般認為可以進行模擬的物理參數，遮蔽現象的 50%，在界面(interface)上其導電價能帶補償(conduction-valance band offset)的比值為 67:33，而 Shockley-Read-Hall 復合生命期為 1 ns、在量子井內(quantum well)的 Auger 復合係數為  $2 \times 10^{-30} \text{ cm}^6/\text{s}$ 。

參考第 8 圖係表示半導體發光元件 A、B、C 在電流為  $100 \text{ A/cm}^2$  下之能帶示意圖。根據本發明所揭露之技術，其漸變的程度係與電洞注入的能力有關。即使半導體發光元件 10、20 具有較小的漸變程度，其價電帶(valance band)的斜率可以變平。接著，當在正端(即正型半導體導電層)的鋁含量增加至 25%，其斜率開始翻轉。此外，值得注意的是，在氮化鎵阻障(GaN barrier)及電子阻擋層之間的能帶差  $\Delta E_v$  在具有插入層 16、36 之半導體發光元件 10、20 中均已不存在。因此，電洞注入的效率可以藉由插入層 16、36 來提升。同時，當漸變的程度增加時，其在正型氮化鎵層(即正型半導體導電層)及電子阻障層之間界面的導電價能帶補償，同樣的也限制電子的能力。相同地，在電子阻擋層及正型半導體導電層之間的能帶差  $\Delta E_v$ ，隨著鋁含量的提高而增加，其有可能會阻礙電洞的傳輸能力。此外，由於其較低的受體活化效率(acceptor-activation efficiency)及在磊晶中的低晶格品質，高鋁含量的電子阻障層不適合用於實際上半導體發光二極體的應用。

因此，根據以上所述由於插入層 16、36 由於可以同時作為電子阻擋層(electron blocking layer)與電洞注入層<sup>[5]</sup>

(hole injection layer)，能夠使得價電帶的能障降低，如第 9 圖所示，讓電洞更容易注入主動層 18、38，而與電子結合發光，且能阻擋電子溢流，以增加半導體發光元件之發光效率。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

### 【圖式簡單說明】

第 1 圖係根據傳統之技術，表示半導體發光元件之結構示意圖；

第 2 圖係根據傳統之技術，表示半導體發光元件之結構示意圖；

第 3 圖係根據傳統之技術，表示傳統的寬能隙半導體發光元件能帶示意圖，以及其對載子行為的影響；

第 4 圖係根據傳統之技術，表示發光元件在正向偏壓 (forward bias) 的操作下，由於內部偏極化電場效應 (internal polarization field) 以及正向偏壓的因素，其電子阻擋層之價帶圖之示意圖；

第 5 圖係根據本發明所揭露之技術，表示半導體發光元件之結構示意圖；

第 6 圖係根據本發明所揭露之技術，表示半導體發光元件之結構另一較佳實施例之示意圖；

第 7 圖係根據本發明所揭露之技術，表示半導體發光

元件之結構示意圖；

第 8 圖根據本發明所揭露之技術，表示半導體發光元件 A、B、C 在電流為  $100 \text{ A/cm}^2$  下之能帶示意圖；以及

第 9 圖係根據本發明所揭露之技術，表示習知之半導體發光元件及具有插入層之半導體發光元件之電流密度及正向偏壓之比較示意圖。

**【主要元件符號說明】**

10、11、30、100、200 半導體發光元件

12、32、102、202 基板

14、34、104、204 第一半導體導電層

18、38、106、206 主動層

20、40、110、208 第二半導體導電層

108、210 電子阻擋層

24、44、122、222 第一電極

26、46、124、224 第二電極

16、36 插入層

22、42 透明導電層

## 七、申請專利範圍：

## 1. 一種半導體發光元件，包含：

一基板，具有一第一表面及一第二表面；  
一第一半導體導電層，設置在該基板之該第一表面上；

一插入層，設置在該第一半導體導電層上；

一主動層，設置在該插入層上；

一第二半導體導電層，設置在該主動層上，且該第二半導體導電層之一電性與該第一半導體導電層之一電性相反；

一第一電極，設置在該第二半導體導電層上；及

一第二電極，設置在該基板之該第二表面上，其中該第二電極之電性與該第一電極之電性相反。

2. 如申請專利範圍第 1 項所述之半導體發光元件，其中該基板之材料係自：藍寶石、尖晶石( $MgAl_2O_4$ )、氮化鎵(GaN)、氮化鋁(AlN)、碳化矽(SiC)、砷化鎵(GaAs)、磷化鎵(GaP)、矽(Si)、鍺(Ge)、氧化鋅(ZnO)、氧化鎂(MgO)、LAO、LGO 以及玻璃材料等群組中所選出。

3. 如申請專利範圍第 1 項所述之半導體發光元件，其中當該第一半導體導電層為一負型半導體導電層，則該第二半導體導電層為一正型半導體導電層。

4. 如申請專利範圍第 1 項所述之半導體發光元件，其中當該第一半導體導電層為一負型半導體導電層，則該第二半導體導電層為一正型半導體導電層時，更包含一透明導電層在該第二半導體導電層與該第一電極之

[S1]

間。

5. 如申請專利範圍第 1 項所述之半導體發光元件，其中當該第一半導體導電層為一正型半導體導電層，則該第二半導體導電層為一負型半導體導電層。
6. 如申請專利範圍第 1 項所述之半導體發光元件，其中該主動層係自：氮化鎵銦(InGaN)、一多層量子井(MQW, Multi Quantum Well) 以及一量子井(Quantum Well) 等群組中所選出。
7. 如申請專利範圍第 1 項所述之半導體發光元件，其中該插入層為氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )，該氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )之鋁含量、銦含量及鎵含量由上而下漸增，其中  $0 \leq x \leq 0.9$ 、 $0 \leq y \leq 3$ 。
8. 如申請專利範圍第 1 項所述之半導體發光元件，其中該插入層為氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )，該氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )之鋁含量、銦含量及鎵含量由上而下漸減，且  $0 \leq x \leq 0.9$ 、 $0 \leq y \leq 0.3$ 。
9. 如申請專利範圍第 1 項所述之半導體發光元件，其中該漸變含量插入層之厚度為 5 奈米至 40 奈米。
10. 如申請專利範圍第 1 項所述之半導體發光元件，其中該第一半導體導電層、該主動層及該第二半導體導電層之形成方法係自：金屬有機化學氣相磊晶(MOCVD)、氮化物氣相磊晶(HVPE)、分子束磊晶(MBE)、以及熱壁磊晶(hot wall epitaxy) 等群組中所選出。
11. 如申請專利範圍第 1 項所述之半導體發光元件，其中



該透明導電層之材料係自：氧化銦錫物(ITO)、氧化錫(ZnO)、鎳/金合金(Ni/Au alloy)、CTO、氮化鈦鎢(TiWN)、三氧化二銦( $\text{In}_2\text{O}_3$ )、二氧化錫( $\text{SnO}_2$ )、氧化鎘(CdO)、氧化鋅(ZnO)、氧化鎳銅( $\text{CuGaO}_2$ )以及氧化鋇銅( $\text{SrCu}_2\text{O}_2$ )等群組中所選出。

12. 一種半導體發光元件，包含：

一基板；

一第二半導體導電層，設置在該基板上，且其具有一第一部份及一第二部份；

一主動層，設置在該第二型半導體導電層之該第一部份上；

一插入層，設置在該主動層上；

一第一半導體導電層，設置在該插入層上，且該第二半導體導電層與該第一半導體導電層之一電性相反；

一透明導電層，設置在該第一半導體導電層上；

一第一電極，設置在該透明導電層上；及

一第二電極，設置在該第二半導體導電層之該第二部份上，其中該第二電極與該第一電極之電性相反。

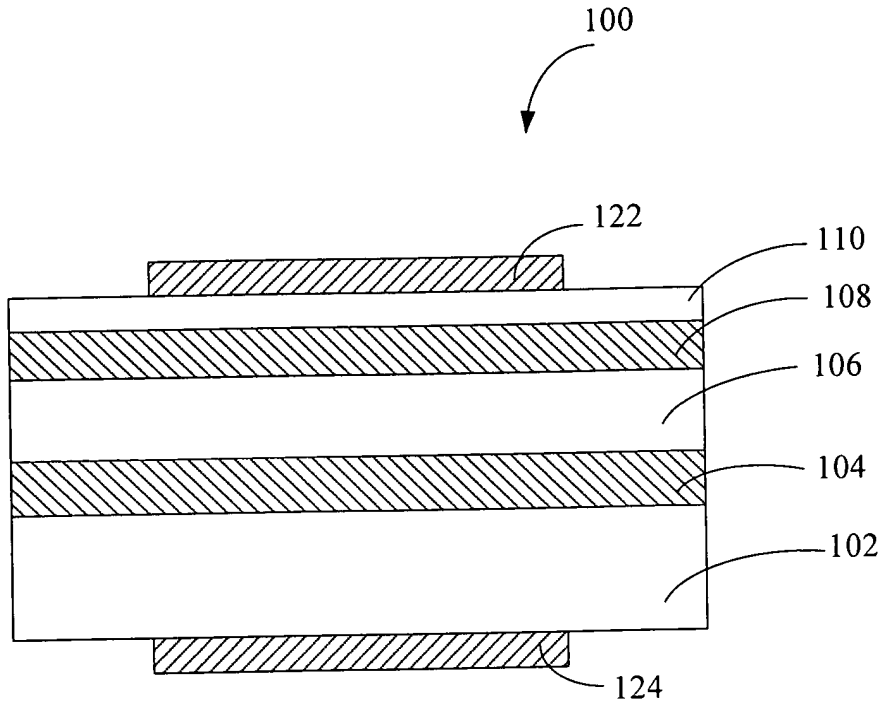
13. 如申請專利範圍第 12 項所述之半導體發光元件，其中該基板之材料係自：藍寶石、尖晶石( $\text{MgAl}_2\text{O}_4$ )、氮化鎵(GaN)、氮化鋁(AlN)、碳化矽(SiC)、砷化鎵(GaAs)、磷化鎵(GaP)、矽(Si)、鍺(Ge)、氧化鋅(ZnO)、氧化鎂(MgO)、LAO、LGO 以及玻璃材料等群組中所選出。

14. 如申請專利範圍第 12 項所述之半導體發光元件，其中該主動層係自：氮化鎳銦、一多層量子井(MQW, Multi<sub>[S]</sub>)

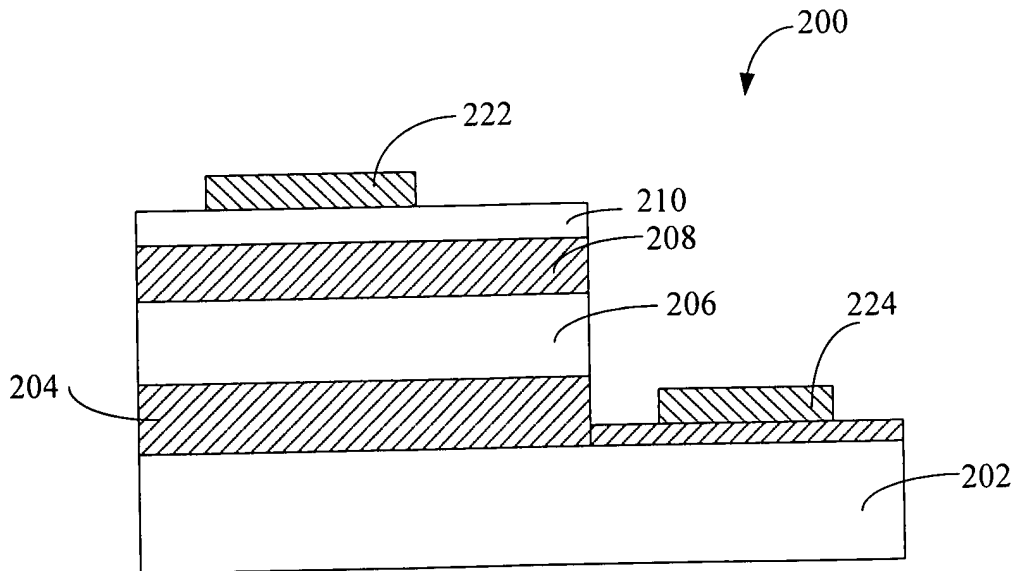
Quantum Well) 以及一量子井(Quantum Well) 等群組中所選出。

15. 如申請專利範圍第 12 項所述之半導體發光元件，其中該插入層為氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )，該氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )之鋁含量、銦含量及鎵含量由上而下漸增，其中  $0 \leq x \leq 0.9$ 、 $0 \leq y \leq 0.3$ 。
16. 如申請專利範圍第 13 項所述之半導體發光元件，其中該插入層為氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )，該氮化鎵銦鋁( $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ )之鋁含量、銦含量及鎵含量由上而下漸減，其中  $0 \leq x \leq 0.9$ 、 $0 \leq y \leq 0.3$ 。
17. 如申請專利範圍第 12 項所述之半導體發光元件，其中該電洞注入層之厚度為 5 奈米至 40 奈米。
18. 如申請專利範圍第 12 項所述之半導體發光元件，其中該第一半導體導電層、該主動層及該第二半導體導電層之形成方法係自：金屬有機化學氣相磊晶(MOCVD)、氮化物氣相磊晶(HVPE)、分子束磊晶(MBE)、以及熱壁磊晶(hot wall epitaxy) 等群組中所選出。
19. 如申請專利範圍第 12 項所述之半導體發光元件，其中該透明導電層之材料係自：氧化銦錫物(ITO)、氧化鋅(ZnO)、鎳/金合金(Ni/Au alloy)、CTO、氮化鈦鎢(TiWN)、三氧化二銦( $\text{In}_2\text{O}_3$ )、二氧化錫( $\text{SnO}_2$ )、氧化鎘(CdO)、氧化鋅(ZnO)、氧化鎵銅( $\text{CuGaO}_2$ )以及氧化鋇銅( $\text{SrCu}_2\text{O}_2$ ) 等群組中所選出。

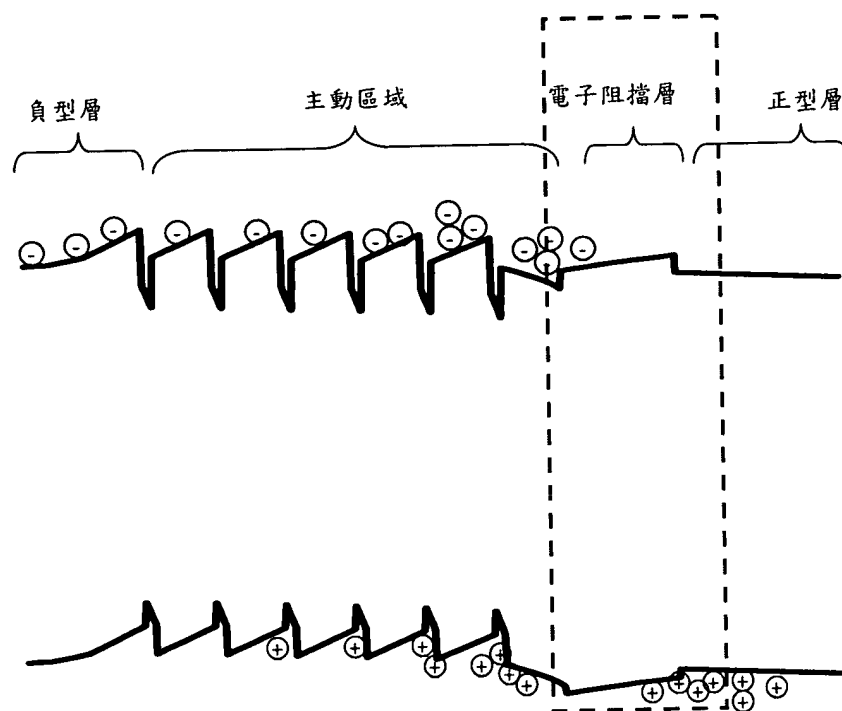
八、圖式：



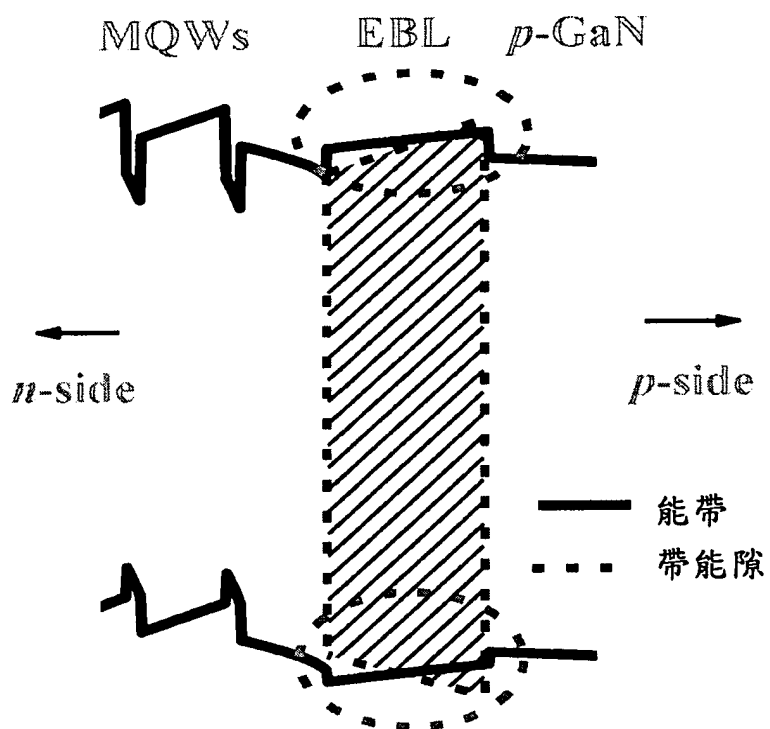
第1圖 (習知技術)



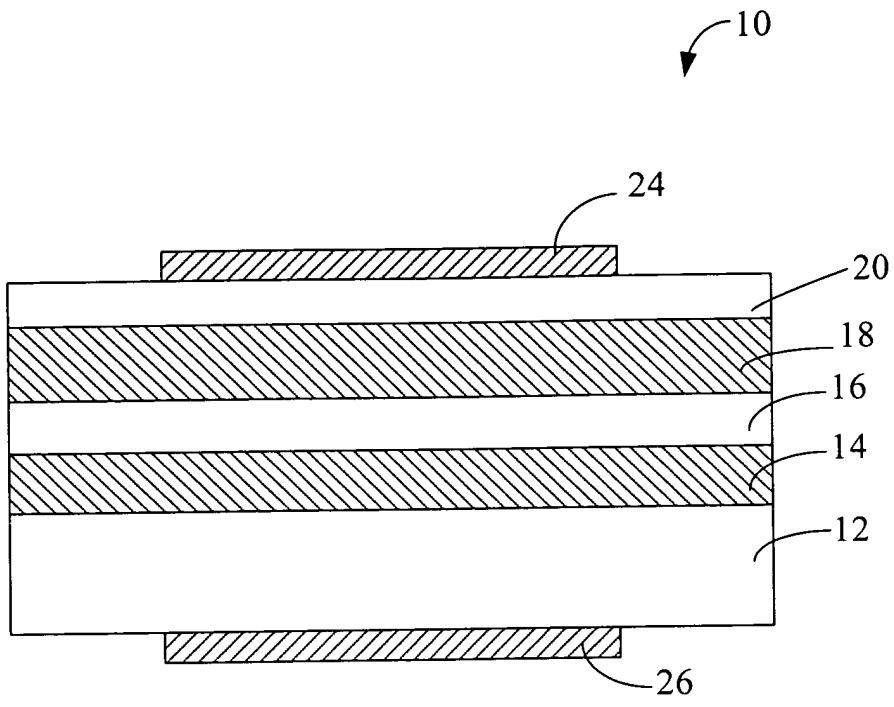
第2圖 (習知技術)



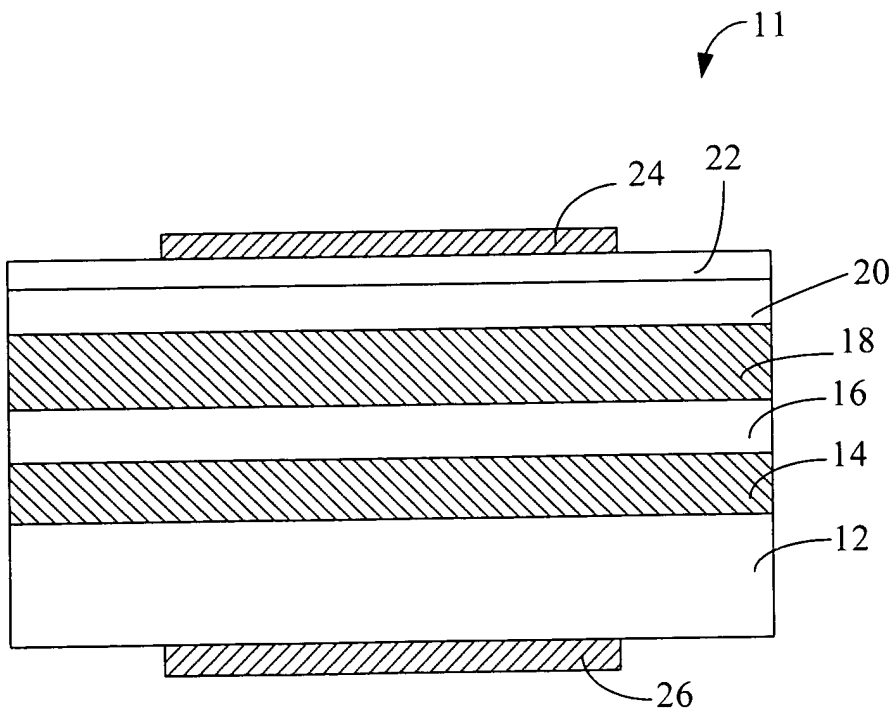
第 3 圖(習知技術)



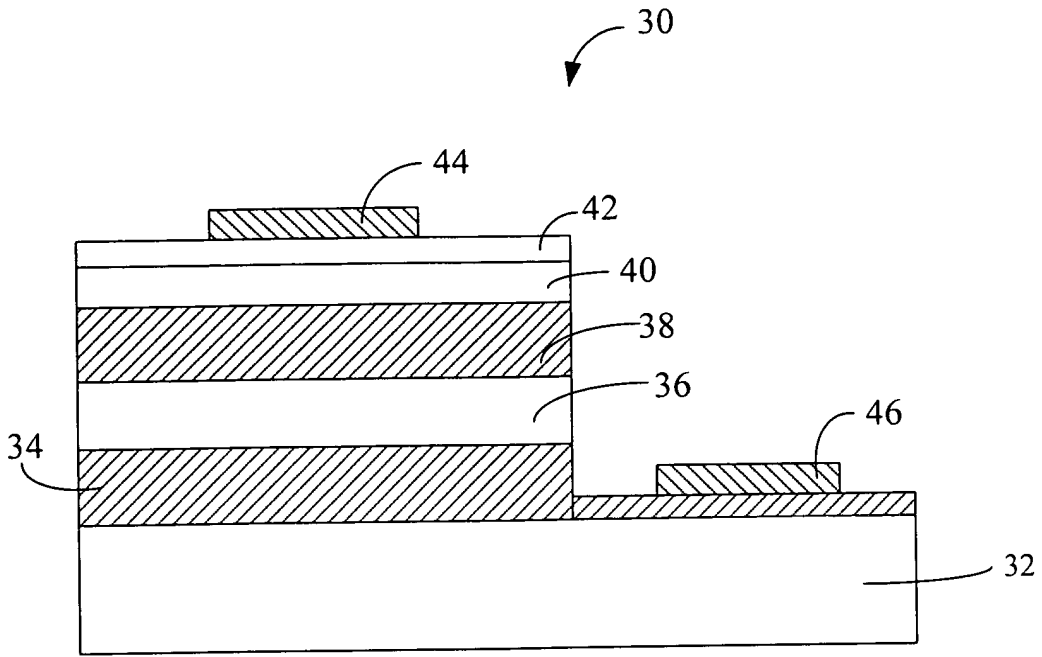
第 4 圖



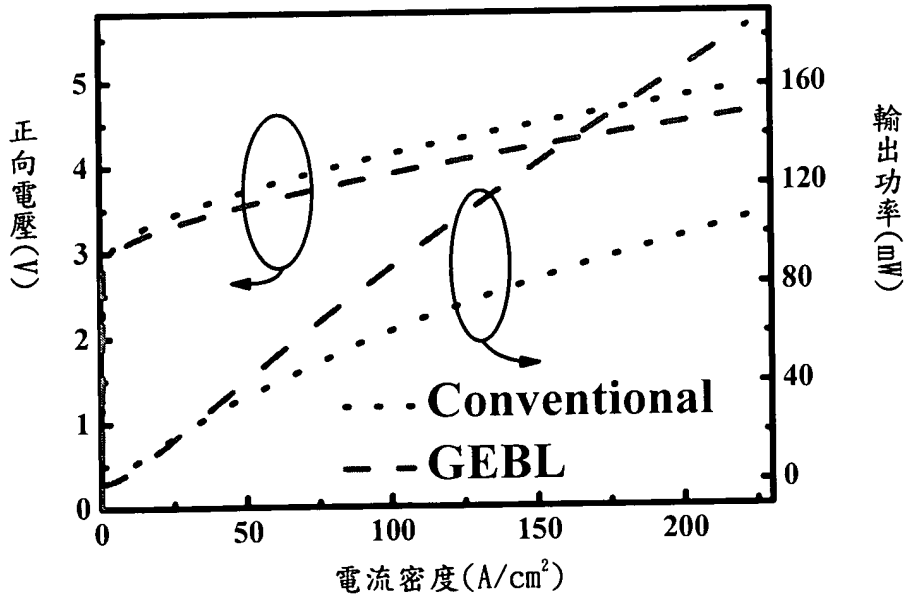
第5圖



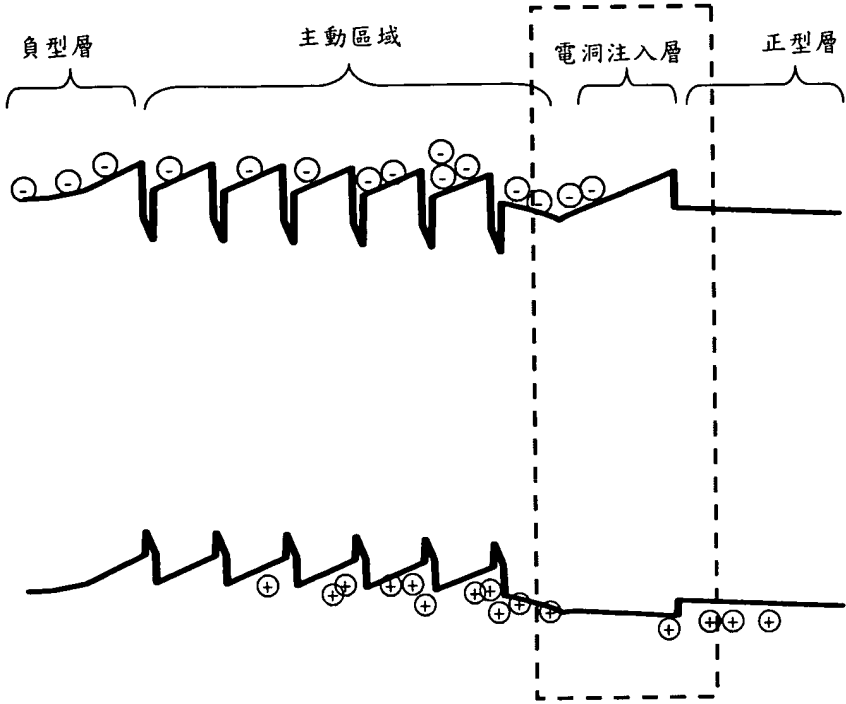
第6圖



第7圖



第8圖



第 9 圖