

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96105796

※ 申請日期：96.2.15

※IPC 分類：

H03K 17/62

G06F 5/16

一、發明名稱：(中文/英文)

低功率動態序向控制多工器

二、申請人：(共 1 人)

姓名或名稱：(中文/英文) ID：46804706

國立交通大學

代表人：(中文/英文) 黃威

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

國 籍：(中文/英文) 中華民國

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 黃俊達

2. 陳嘉怡

國 籍：(中文/英文)

1. 中華民國

2. 中華民國

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種低功率動態序向控制多工器，係在原有之多工器旁邊再加一個序向電路。將原有 2^N-1 個多工器之 N 條控制線經過該序向電路分析考量各個控制訊號之前後關係，以動態產生 M 條控制線於實際控制 N 至 2^N-1 組之子多工器，且其關係係為 N 小於等於 M ， M 小於等於 2^N-1 ($N \leq M \leq 2^N-1$)，以致能將各子多工器之控制訊號予以獨立，而減少不必要之變換活動，使整體多工器之變換動作降到最低，沒有必要轉換之子多工器則不需動作，進而降低整體之功率損耗。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

多工器主體 1

動態控制器 2

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種低功率動態序向控制多工器，尤指一種藉分析控制訊號之前後關係而使多工器本身發生變換之行為次數降到最低，以節省功率之消耗，進而使整體功率效益達到最大。

【先前技術】

在電子元件之設計中，多工器佔了整體很大之比重，而多工器之信號變換頻繁，更消耗了大量之功率。以目前可攜式之產品為設計主流，功率消耗在設計階段係一個很重要之考量，因動態功率公式為 $P = \alpha CV^2f$ ，所以降低功率之方式不外乎係減少負載電容 (C)、壓低工作電壓 (V)、降低工作頻率 (f) 或減少不必要之元件 (α) 等動作。今以八對一之多工器 6 a 為例 (如第 7 圖所示)，其分別需要三條之第一條控制線 (CS1) 7 1、第二條控制線 (CS2) 7 2 及第三條控制線 (CS3) 7 3，且該第一條控制線 7 1 係輸入至第一子多工器 (MUX1) 6 1、第二子多工器 (MUX2) 6 2、第三子多工器 (MUX3) 6 3 及第四子多工器 (MUX4) 6 4，該第二條控制線 7 2 係輸入至第五子多工器 (MUX5) 6 5 及第六子多工器 (MUX6) 6 6，而該第三條控制線 7 3 則係輸入至第七子多工器 (MUX7) 6 7。當控制訊號由 000 變

成 101 時，該第一條控制線 7 1 由原本 0 變成 1，而該第一子多工器 6 1、該第二子多工器 6 2、該第三子多工器 6 3 及該第四子多工器 6 4 都會受到影響；而該第三條控制線 7 3 由 0 轉成 1，其第七子多工器 6 7 也會受影響。故，在一個單純之控制線由 000 換成 101，會造成總和為五個子多工器因為控制訊號之改變而發生變換，使其多工器之變換次數太過頻繁。

而目前在學術上有一些對於多工器之控制訊號和其所消耗功率間關係之研究，但也僅止於靜態分析其控制訊號之特性以實現較低功率之多工器，以下列舉分述之：

一種係將各子多工器替換成多工器輸出單位 (multiplexer output cells) 及多工器輸入單位 (multiplexer input cells)，依據控制信號之值及各多工器輸出單位及輸入單位間之信號傳遞進行邏輯運算，使得只有在信號路徑 (signal path) 上之多工器輸出單位及輸入單位才會有功率消耗。雖然係從避免不必要之多工器運作之角度去節省整體多工器之功率消耗，但卻會造成被替換成多工器輸出單位及輸入單位之各子多工器本身之複雜度增加。再者，由於邏輯運算係被整合在該多工器輸出單位及輸入單位中，此限制將使其他應用在該多工器本身之低功率技巧無法套用；此外也無法於電路成本及功率消耗之間取得彈性

平衡。

另一種則係對整個序向電路之輸入、電路結構及控制信號之相依性和邏輯功能 (functionality) 進行分析，重新設計及定義新之控制邏輯和電路結構，以減少不必要之元件頻率變動，進而降低功率消耗。然而，此做法考慮之層面太廣並不見得符合效益，一旦電路有些微之更動即必須重新進行分析；同時由於電路之架構會有所變動，以致造成設計者於檢視上重重之困擾。

綜上述兩者之方法，皆係根據輸入資料之選擇機率 (selection probability) 及邏輯正機率 (on probability) 而加以分析，藉由變動控制訊號的方式進而降低多工器之功率消耗。然而，此作法卻單純使得功率節省之程度受到限制。故，一般習用者係無法符合使用者於實際使用時之所需。

【發明內容】

本發明之主要目的係在於，藉由一外加序向電路之多工器，可分析控制訊號之前後關係，藉由改變控制訊號而使該多工器本身發生變換之行為次數降到最低，以有效減少該多工器本身之功率消耗，進而使整體之功率效益達到最大。

為達以上之目的，本發明係一種低功率動態序向控制多工器，至少包含有一多對一多工器主體 (MUX)

及一動態控制器 (Dynamic Controller)，藉此，可分析控制訊號之前後關係並將各子多工器之控制訊號予以獨立，而減少不必要之變換活動，使整體多工器之變換動作降到最低，沒有必要轉換之子多工器則不需動作，進而降低整體之功率損耗。

【實施方式】

請參閱『第 1 圖～第 3 圖』所示，係分別為本發明之多工器結構示意圖、本發明之第一多工器線路示意圖及本發明之第一序向電路示意圖。如第 1 圖所示：本發明係一種低功率動態序向控制多工器，至少包含有一多對一多工器主體 (MUX) 1 及一動態控制器 (Dynamic Controller) 2，藉此，可有效減少多工器本身之功率消耗，使整體功率效益達到最大。

該多對一多工器主體 1 係由數個二對一或四對一或其他元件資料庫 (cell library) 所提供之子多工器所組成，且各子多工器係依據不同目的而進行分組共同控制訊號線。

該動態控制器 2 係依據原本之控制訊號，動態決定各子多工器之實際變換活動 (switching activity)，以降低電路中多工器本身之功率消耗，且該動態控制器 2 係為一序向電路，而該動態控制器 2 係由記憶元件及邏輯元件所組成。

當本發明於運用時，係將由數個二對一或四對一或其他元件資料庫所提供之子多工器所組成之一多對一（K 對一）多工器主體 1，於其架構外再加一個該動態控制器 2，使原本輸入之控制訊號於經過此動態控制器 2 之序向電路，會產生新之控制訊號以實際控制該多工器主體 1，進而有效減少該多工器主體 1 之變換頻率，以達到降低功率之目的。

今以原本八對一之多工器 5 為例（如第 2 圖所示），可以將原本三條之控制訊號（請參第 7 圖）變成七條，使第一子多工器（MUX1）1 1、第二子多工器（MUX2）1 2、第三子多工器（MUX3）1 3、第四子多工器（MUX4）1 4、第五子多工器（MUX5）1 5、第六子多工器（MUX6）1 6 及第七子多工器（MUX7）1 7 之間都各自有第一組控制訊號（S1）3 1、第二組控制訊號（S2）3 2、第三組控制訊號（S3）3 3、第四組控制訊號（S4）3 4、第五組控制訊號（S5）3 5、第六組控制訊號（S6）3 6 及第七組控制訊號（S7）3 7。當控制訊號欲控制之資料訊號 4 由 000 變成 101 時，需要更動之最多只會有三個子多工器，分別為該第七子多工器 1 7、該第六子多工器 1 6 及該第三子多工器 1 3；並且由於在該資料訊號 4 之 000~101 間只有該第七子多工器 1 7 之控制訊號和原本互斥，所以最少可能只需要更動該第

七子多工器 1 7，而該第六子多工器 1 6 及該第三子多工器 1 3 實際上到底需不需要變換則係由更前面之控制訊號決定。藉此最多只有三個子多工器發生變換，因而達到有效降低該多工器 5 本身之功率消耗。

而該動態控制器 2 係由一邏輯元件之組合電路 2 1 及一記憶元件之暫存器 2 2 兩部分所組成（如第 3 圖所示），且該組合電路 2 1 之輸入係為當下假設有 N 條之控制訊號及前一組之控制訊號經過該組合電路 2 1 所產生假設有 M 條之控制線，因此係共有 $N + M$ 條；而該組合電路 2 1 之輸出則為當下新之 M 條控制線。藉此，以分析原本外部給予之控制訊號加上前一次實際控制各子多工器之控制訊號，而產生新之子多工器控制線。

請進一步參閱『第 4 A 圖及第 4 B 圖』所示，係分別為本發明之第一組序向電路示意圖及本發明之第二組序向電路示意圖。如圖所示：為充分說明該動態控制器 2 係如何運作，今將原本 N 條控制線之多工器拆解成 $2N - 1$ 條，並分別以不同之時間說明。第一組控制訊號 3 1 為 000，此時該暫存器 2 2 裡之值為預設值或前一組之運算結果，而該組合電路 2 1 就係根據此輸入而得到 $(0, X, X, X, 0, X, 0)$ 之輸出，其中每一項分別代表該第一子多工器 1 1 ~ 該第七子多工器 1 7 (MUX1 ~ MUX7) 之第一組控制訊號 4 1 ~ 第

七組控制訊號 4 7 (S1~S7)，其中，(0, X, X, X, 0, X, 0) 即為該第一子多工器 1 1、該第五子多工器 1 5 及該第七子多工器 1 7 之控制線都必須為 0，其他為 X 之子多工器則不需變動。

接著於 000 之下一組控制訊號為 101 (如第 4 B 圖所示)，此時該暫存器 2 2 裡之值為之前所算出來之 (0, X, X, X, 0, X, 0)，而該組合電路則根據此輸入得到 (X, X, 1, X, X, 0, 1) 之輸出，其表示為該第三子多工器 1 3、該第六子多工器 (MUX6) 1 6 及該第七子多工器 1 7 之控制線必須為 1、0 及 1，並同上述其他為 X 之子多工器則不需變動，如此即為該動態控制器 2 之運作過程。

請進一步參閱『第 5 圖及第 6 圖』所示，係分別為本發明第二多工器線路示意圖及本發明之第二序向電路示意圖。如圖所示：實際上視設計之需求，不一定每個二對一或四對一之子多工器都需要自己獨立之控制線，其序向電路產生之實際控制線為 M 條輸出，係分別為 M 組子多工器之控制訊號，而 $N \leq M \leq 2N-1$ 。故 $M=N$ 即為原先不加額外序向電路之情況(請參第 4 A 圖)。但在實用上，設計時可針對各輸入資料 (input data) 之各項資料訊號 4 a (D1~D7)，如選擇機率 (selection probability) 及邏輯正機率 (on probability)，於經過分析後，而將使某些多工器共用

相同之控制線，如第一子多工器 1 1 a 及第二子多工器 1 2 a 係共用第一組控制訊號 3 1 a；第三子多工器 1 3 a 及第四子多工器 1 4 a 係共用第二組控制訊號 3 2 a；第五子多工器 1 5 a 及第六子多工器 1 6 a 係共用第三組控制訊號 3 3 a；而第七子多工器 1 7 a 之控制訊號則係為第四組控制訊號 3 4 a，藉由將此多工器 5 a 之線路配上此序向電路 2 a，可節省該序向電路 2 a 之複雜度，以致於能在電路成本和功率消耗之間取得平衡。

另外，多工器之資料通常係以匯流排（BUS）之型式輸入，當資料輸入之位元愈多，其資料內容變動所造成之功率消耗便愈大，所以在此同時外接動態控制器之功率負荷並不會因此而增加，反而可在資料輸入位元數增加所必須負擔額外功率消耗之同時，利用外接之動態控制器可將其壓低，故，縱然本發明外接之動態控制器其控制電路本身雖有功率消耗，但消長之後仍然存在節省之空間，此亦也為本發明優於他法之處。

綜上所述，本發明係一種低功率動態序向控制多工器，可有效改善習用之種種缺點，藉分析控制訊號之前後關係而使多工器本身發生變換之行為次數降到最低，以節省功率之消耗，進而使本發明之產生能更進步、更實用、更符合使用者之所須，確已符合發明

專利申請之要件，爰依法提出專利申請。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍；故，凡依本發明申請專利範圍及發明說明書內容所作之簡單的等效變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。

【圖式簡單說明】

第 1 圖，係本發明之多工器結構示意圖。

第 2 圖，係本發明之第一多工器線路示意圖。

第 3 圖，係本發明之第一序向電路示意圖。

第 4 A 圖，係本發明之第一組序向電路示意圖。

第 4 B 圖，係本發明之第二組序向電路示意圖。

第 5 圖，係本發明第二多工器線路示意圖。

第 6 圖，係本發明之第二序向電路示意圖。

第 7 圖，係習用之多工器線路示意圖。

【主要元件符號說明】

(本發明部分)

多工器主體 1

第一子多工器 1 1、1 1 a

第二子多工器 1 2、1 2 a

第三子多工器 1 3、1 3 a

第四子多工器 1 4、1 4 a

第五子多工器 1 5、1 5 a

第六子多工器 1 6、1 6 a

第七子多工器 1 7、1 7 a

動態控制器 2

組合電路 2 1

暫存器 2 2

第一組控制訊號 3 1、3 1 a

第二組控制訊號 3 2、3 2 a

第三組控制訊號 3 3、3 3 a

第四組控制訊號 3 4、3 4 a

第五組控制訊號 3 5、3 5 a

第六組控制訊號 3 6、3 6 a

第七組控制訊號 3 7、3 7 a

資料訊號 4、4 a

多工器 5、5 a

(習用部分)

多工器 6 a

第一子多工器 6 1

第二子多工器 6 2

第三子多工器 6 3

第四子多工器 6 4

第五子多工器 6 5

第六子多工器 6 6

第七子多工器 6 7

200835151

第一條控制線 7 1

第二條控制線 7 2

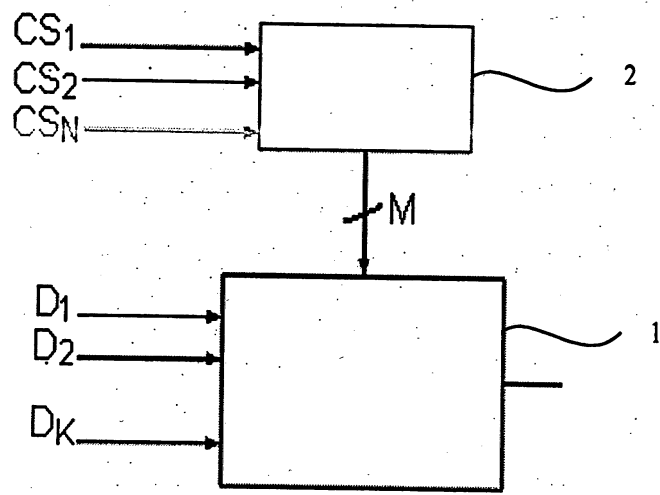
第三條控制線 7 3

十、申請專利範圍：

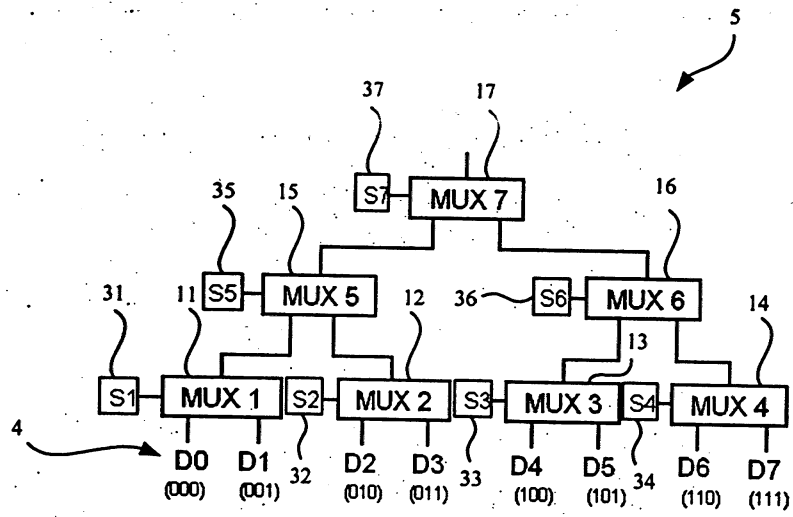
1. 一種低功率動態序向控制多工器，係包括：
 - 一多對一多工器主體；以及
 - 一動態控制器，該動態控制器係用以減少該多工器主體之功率消耗。
2. 依據申請專利範圍第 1 項所述之低功率動態序向控制多工器，其中，該多對一多工器主體係由數個二對一或四對一之子多工器或其他元件資料庫所提供之其他子多工器種類所組成。
3. 依據申請專利範圍第 2 項所述之低功率動態序向控制多工器，其中，該數個子多工器係將共同控制訊號線依據不同目的進行分組。
4. 依據申請專利範圍第 2 項所述之低功率動態序向控制多工器，其中，該子多工器之組數係為 N 至 $2N-1$ 組。
5. 依據申請專利範圍第 4 項所述之低功率動態序向控制多工器，其中，該 N 係為原多對一多工器必須存在之控制訊號數目。
6. 依據申請專利範圍第 1 項所述之低功率動態序向控制多工器，其中，該動態控制器係為一序向電路。
7. 依據申請專利範圍第 6 項所述之低功率動態序向控

制多工器，其中，該序向電路之 M 條輸出係分別為 M 組子多工器之控制訊號。

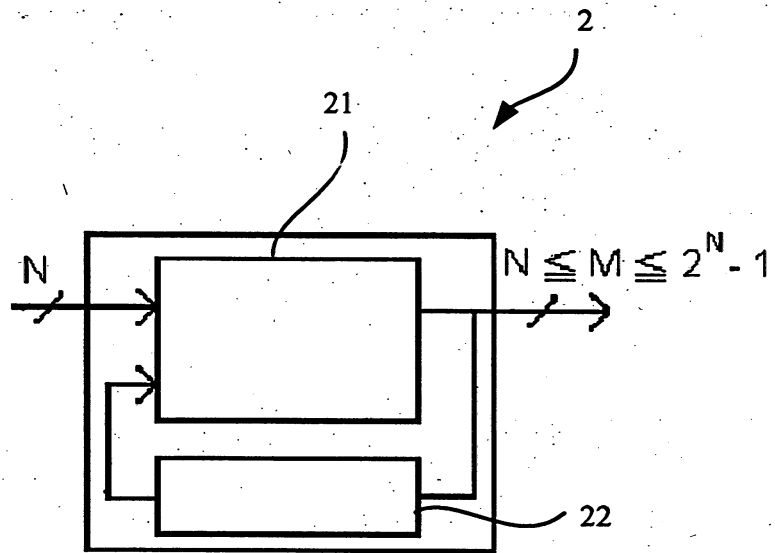
8. 依據申請專利範圍第 1 項所述之低功率動態序向控制多工器，其中，該動態控制器係由記憶元件及邏輯元件所組成。
9. 依據申請專利範圍第 8 項所述之低功率動態序向控制多工器，其中，該記憶元件係為暫存器 (Register)。
10. 依據申請專利範圍第 8 項所述之低功率動態序向控制多工器，其中，該邏輯元件係為組合電路 (Combinational Circuit)。
11. 依據申請專利範圍第 8 項所述之低功率動態序向控制多工器，其中，該記憶元件之內容係為上一次組合電路運算結果之全部或其中一部分。
12. 依據申請專利範圍第 10 項所述之低功率動態序向控制多工器，其中，該組合電路之輸入係為 $N+M$ 條。
13. 依據申請專利範圍第 12 項所述之低功率動態序向控制多工器，其中，該 M 係為前一組輸出之結果。



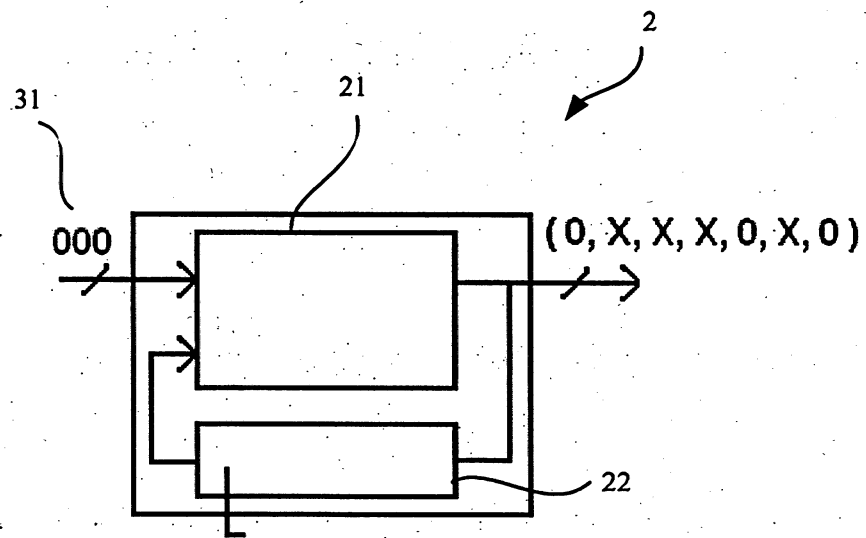
第1圖



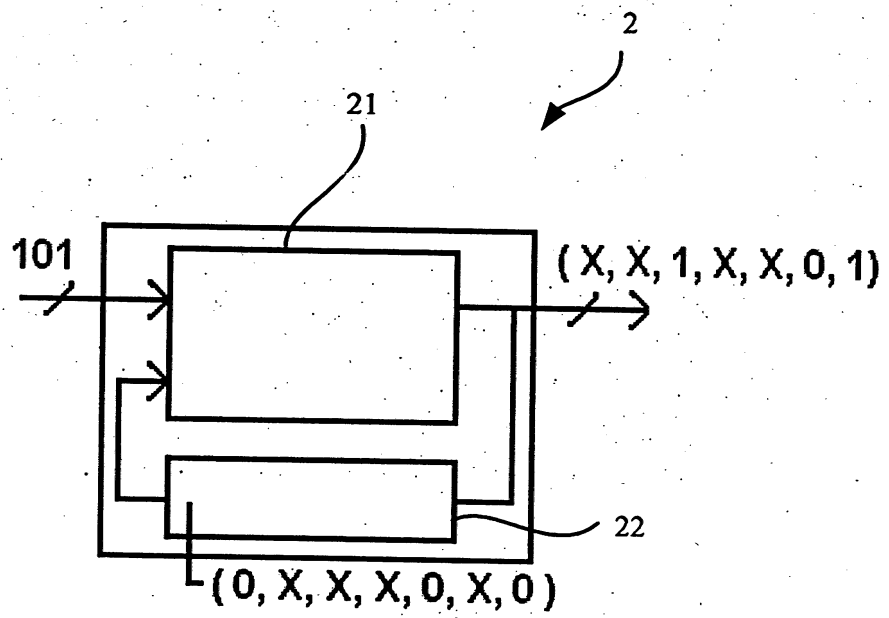
第 2 圖



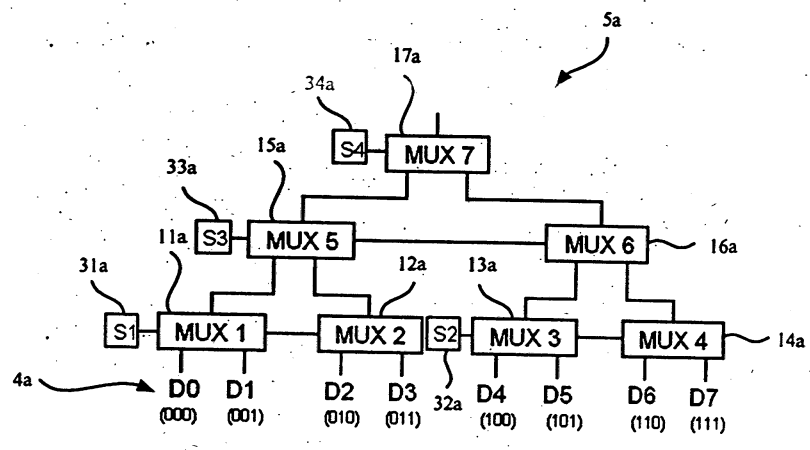
第3圖



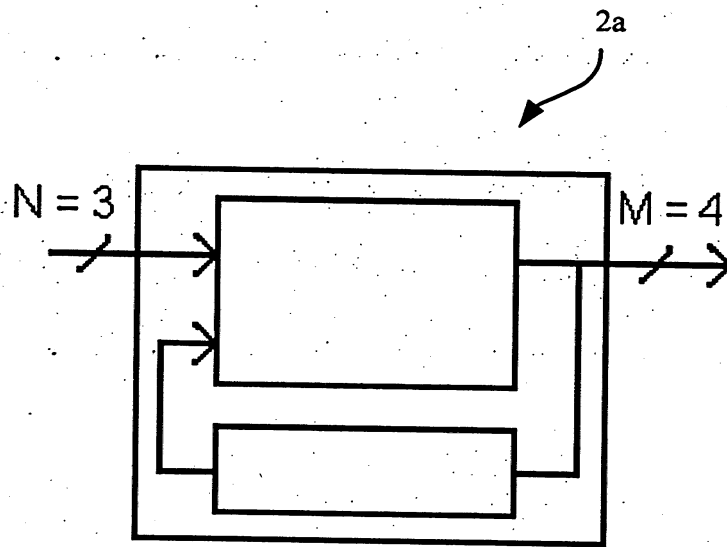
第 4 A 圖



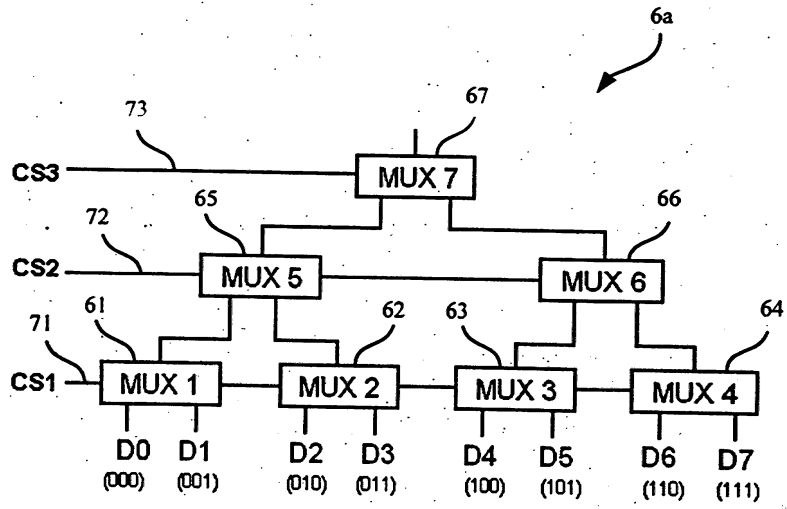
第4B圖



第 5 圖



第6圖



第7圖 (先前技術)