

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 97117423

※申請日期： 97.5.12

※IPC 分類： H03L 7/00 (2006.01)

H04L 7/00 (2006.01)

一、發明名稱：(中文/英文)

無石英震盪器之通訊收發裝置與可自我校正時脈輸出之方法

Crystal-less Communications Device and Self-Calibrated Clock Generation

Method

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學/NATIONAL CHIAO TUNG UNIVERSITY

代表人：(中文/英文)(簽章) 吳妍華/ Lee Wu, Yan-Hwa

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號/ No.1001, Daxue Rd., East Dist., Hsinchu City 300,

Taiwan, R.O.C.

國 籍：(中文/英文) 中華民國/TW

三、發明人：(共 2 人)

姓 名：(中文/英文)

李鎮宜/ LEE, CHEN-YI

游瑞元/ YU, JUI-YUAN

國 籍：(中文/英文)(皆同) 中華民國/TW

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種通訊裝置利用一時脈產生器以更新輸出一來自遠端通訊裝置之參考訊號之載波頻率。本發明特別是利用一封閉迴路用以自我校正本地端時脈使其頻率在一固定誤差範圍內之後，一訊號解碼解調變器將解碼參考訊號以輸出資料訊號。

六、英文發明摘要：

A communication device uses a local clock generator to regenerate the carrier frequency of the reference signal from a remote communication. In particular, a closed loop is used to self-calibrate the local pulse till the frequency is fixed to be within a fixed frequency margin. Once the local pulse is obtained, the demodulator will use the local pulse to demodulate the reference signal to generate the data signal.

七、指定代表圖：

(一)、本案代表圖為：第 2 圖

(二)、本案代表圖之元件代表符號簡單說明：

40、60	通訊收發裝置
42	濾波器
43	差頻器
44	訊號解碼解調變器
45	頻率合成器
50	嵌入式虛擬晶體震盪器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種通訊收發裝置與方法，特別是一種無石英震盪器之通訊收發裝置與自我校正輸出時脈之方法。

【先前技術】

當今各式無線通訊電子產品，舉凡行動電話、無線都會網路（WMAN）、無線區域網路（WLAN）、衛星定位系統（GPS）、及藍芽等，除了講究使用方便與尺寸外觀之外，其性能自是無法忽視的研發焦點。而身居收發功能關鍵要角的基頻傳收組件技術，其重要性亦屬無待贅言。

習知一種典型的無線通訊系統架構圖如第 1 圖所示，當通訊裝置 10 與通訊裝置 20 以無線收發資料時，需要確保收發兩端的時序與頻率能夠一致，為了達到此目的，則必須有一不受外在環境變化與製作條件差異（例如：製作流程差異、操作電壓、操作溫度）的參考頻率，使得通訊裝置 10 與通訊裝置 20 藉由此參考頻率能夠產生頻率與時序一致的行為，達到收發兩端的同步。為了能夠得到一不受外在環境變化的參考頻率，目前的無線收發器皆使用一石英震盪器 30 做為參考頻率，由於石英震盪器 30 擁有基本的物理特性，因此可以得到一穩定的輸出頻率。然而，石英震盪器 30 本身所佔有的面積相當大，而且價錢十分昂貴。

現有無石英震盪器（crystal-less）相關技術，僅止於實現震盪器（oscillator）的範疇內。此技術可控制震盪器所產生的頻率誤差在一定範圍內，同時此誤差是處理器（processor）相關應用能夠接受的範圍。

美國專利 US 6,219,797 B1 “Microcontroller with Selectable Oscillator Source”中，一微控制器可選擇不同的震盪源做為參考頻率，在不使用外部石英震盪器時，可選擇內震盪之 Ring Oscillator，此架構運用於微處理器應用。此專利所產生之誤差範圍為 $|\Delta f| \geq 2.5\%$ ，為通訊系統可容忍範圍（40ppm）之 625 倍以上，所以不適用於通訊裝置。

美國專利申請案 US 5,963,105 “Trimable Circuitry for Providing Compensation for The Temperature Coefficients of a Voltage Controlled Crystal-Less Oscillator”中，說明一種不需石英晶體的震盪器設計方法，架構中使用 bandgap 與 resistive network 來補償因為電壓與溫度造成的震盪器頻率誤差。此專利主要設計於微處理器應用，所產生之誤差範圍為 $|\Delta f| \geq 2.5\%$ ，為通訊系統可容忍範圍（40ppm）之 625 倍以上，不適用於通訊裝置。

由 Krishnakumar Sundaresan, et. Al, 於西元 2006 年 2 月所發表之“Process and Temperature Compensation in a 7-MHz CMOS Clock Oscillator,”（IEEE J. Solid-State Circuits, vol.41, no.2, pp.433-442），其說明一種不需石英晶體的震盪器設計方法，可補償因為操作電壓、操作溫度、與製程差異造成的頻率飄移與誤差，所提供之概念，所產生之誤差範圍為 $|\Delta f| \leq 2.6\%$ ，為通訊裝置可容忍範圍（40ppm）之 650 倍，故不適用。

由上述討論可發現，現有無石英震盪器 (crystal-less) 方案皆強調震盪器的設計方式，說明在沒有石英晶體做為參考頻率輔助時，如何克服外在環境參數飄移造成的震盪器頻率誤差，而這些相關設計皆為微處理器之相關系統與應用。

然而在有線或無線通訊系統中，若要達到成功的訊號收發，則收發兩端所容許的頻率誤差相當低，因此僅僅控制震盪器的誤差範圍

將無法實現於通訊系統的相關應用。因此在通訊系統中實現無石英震盪器(crystal-less)相關技術必須尋求其他的解決方案。

【發明內容】

為了解決上述問題，本發明目的之一係提出一種無石英震盪器(crystal-less)之通訊收發裝置與自我校正嵌入式虛擬晶體震盪器時脈輸出之方法，其接收一通信系統傳送之訊號，以修正通訊收發裝置內部之參考時脈，使通訊收發裝置之頻率和時序與發射訊號之通信系統之頻率與時序一致。

本發明目的之一係提出一種無石英震盪器之通訊收發裝置，其以電路設計取代石英震盪器，使得有線或無線通訊的接收端或發射端大幅降低操作面積以及設計成本，以達到微型化及低成本的目的。

為了達到上述目的，本發明一實施例為無石英震盪器(crystal-less)之通訊收發裝置，其包含一差頻器、一訊號解碼解調變器、一嵌入式虛擬晶體震盪器以及一頻率合成器。差頻器用以接收一參考訊號之第一頻率與一本地端時脈之第二頻率，依據第一頻率與第二頻率之差，輸出一差量訊號。訊號解碼解調變器，與差頻器連接，用以接收差量訊號。嵌入式虛擬晶體震盪器與差頻器連接，用以接收差量訊號並產生一本地端訊號。一頻率合成器，連接差頻器與嵌入式虛擬晶體震盪器，用以接收本地端訊號以產生本地端時脈並且提供本地端時脈至差頻器。上述差頻器、嵌入式虛擬晶體震盪器以及頻率合成器形成一封閉迴路，頻率合成器根據差量訊號用以調整本地端時脈之第二頻率，當差量訊號小於一固定誤差範圍內時，本地端訊號發送至訊號解碼解調變器，用以解碼差量訊號以輸出一資料訊號，當差量訊號大於固定誤差範圍內時，則更新本地端時脈之第二頻率並重新發送至差頻器，以更新差量訊號。

本發明另一實施例為通訊收發裝置之可自我校正時脈輸出之方法，其包括：接收一遠端通訊裝置傳送之一參考訊號之第一頻率以及一頻率合成器傳送之一本地端時脈之第二頻率，依據第一頻率與第二頻率之差以產生一差量訊號，偵測差量訊號以產生一差異特徵量，依據差異特徵量，產生一頻率誤差，計算頻率誤差以產生一誤差數值，決定誤差數值是否小於一固定誤差範圍，若誤差數值小於固定誤差範圍，則解碼差量訊號，並依據一本地端訊號以輸出一資料訊號，若誤差數值大於固定誤差範圍，則更新並發送本地端時脈之第二頻率，然後重複上述步驟。

【實施方式】

在通訊系統中，小面積與低成本的需求一直是研發人員追求的目標，為了符合這樣的需求，本發明提出一種不需使用石英晶體震盪器的設計方法，可提供通訊電子元件或裝置在無線及有線通訊系統中一具有可靠度之參考頻率。

本發明之通訊收發裝置可接收一遠端通訊收發裝置傳送之訊號，並將所接收之訊號與通訊收發裝置內之參考時脈計算出一類似石英震盪器所產生之頻率訊號，以提供通訊收發裝置一穩定之工作頻率。

本發明一實施例以電路設計的方式來達到等同石英震盪器的效果的作法，亦即嵌入式虛擬石英震盪器（embedded virtual crystal）的觀念。由於本發明是以電路搭配通訊系統設計方式實現，因此可適用於任何電路製程。本發明之無石英震盪器（crystal-less）之通訊收發裝置一實施例如第2圖所示，本實施例是以無線通訊為例，但亦可實現在有線或電路板通訊中。於此實施例中，通訊收發裝置60提供一準確之參考訊號（reference signal）給通訊收發裝置40做為校正使用。於通訊收發裝置40中，一嵌入式虛擬晶體震盪器50有一本地端時脈產生器（圖中未示）提供一本地端訊號給頻率合成器45，濾波器42過濾所接收之無線訊號的頻寬外之雜訊後，差頻器43接收頻率合成器45之一本地端時脈，並接收經過濾的無線訊號，然後依據本地端時脈與參考訊號之頻率差以產生一差量訊號，此差量訊號若是在系統所允許之誤差內時，則訊號解碼解調變器44可以接收並處理差量訊號；否則會由嵌入式虛擬晶體震盪器50接收處理。

一般而言，通訊收發裝置40的參考訊號之頻率有誤差時，差頻器43輸出之差量訊號會有頻率差量或相位差量等特徵訊號產生。因此，本發明利用一嵌入式虛擬晶體震盪器（embedded virtual

crystal) 50 作為震盪頻率產生器，其接收差頻器 43 所輸出之差
量訊號並與本地端時脈產生器之時脈訊號產生一本地端訊號
之一頻率用以修正本地端時脈。頻率合成器 45 調整本地端時
脈之頻率至可接受誤差範圍內，然後將本地端時脈提供至差
頻器 43。最後，一訊號解碼解調變器 44 接收差頻器 43 所傳
送之差量訊號，且該差量訊號為一有固定誤差範圍內之差量訊號；
否則訊號解碼解調變器 44 不會被啟動以解碼差頻器 43 輸出之訊號。

再詳細說明嵌入式虛擬晶體震盪器 50 內各元件之動作，
請參考第 3 圖為第 2 圖無石英震盪器 (crystal-less) 之通訊收
發裝置之詳細說明圖，濾波器 51 接收來自差頻器 43 的訊號將非通
訊系統之雜訊濾除，之後由差量偵測器 52 判斷通訊收發裝置 60
與通訊收發裝置 40 的頻率差異量，其接收差頻器 43 輸出之差量訊
號以產生一差異特徵量並將所偵測之差異特徵量提供給差量計算器
54 以產生一頻率誤差，再將頻率誤差傳送至本地端時脈產生器 53 作
修正，修正後之訊號再由頻率合成器 45 接收，使本地端時脈產生器
53 調整本地端訊號之頻率至可接受誤差範圍之內，最後啟動訊號解碼
解調變器 44。因此，本發明所提出的嵌入式虛擬石英震盪器
(embedded virtual crystal) 50 以電路方式實現一般石英震盪器的功
能。可以選擇的，在另外之實施例中可以將嵌入式虛擬晶體震盪
器 50 整合於通訊晶片之中，達到微型化、低成本等目的。

上述之實施例中之其中一應用在於無線通信系統，在第 2 圖之
無線通信系統中通訊收發裝置 60 發射一無偏差之 1.4GHz 參考訊號
進入通訊收發裝置 40，以做為通訊收發裝置 40 內部校正頻率之
參考。當通訊收發裝置 40 硬體開機執行時，通訊收發裝置 40 之
本地端時脈產生器 46 產生 35MHz 的參考頻率($f_{baseband}$)時脈訊號，此
35MHz 訊號之誤差範圍(ϵ)可控制在絕對值約 2.5% 以內，而頻率合成
器 45 則將參考頻率 35MHz 以 40 倍的倍頻產生出 1.4GHz 之高頻訊號

(f_{out})，此高頻訊號誤差與參考頻率時脈訊號之誤差相同，為絕對值 2.5% 以內 ($|\varepsilon| \leq 2.5\%$)。

因此經過低通濾波器 42 以及差頻器 43 將訊號做降頻 (down conversion) 之後得到訊號 $R_{before\ LPF}$ 表示如式 (1)

$$\begin{aligned} R_{before\ LPF}(t) &= \text{synthesize } r_out * \text{reference_signal} \\ &= \cos[2\pi \cdot 1.4G(1 + \varepsilon)]t \cdot \cos(2\pi \cdot 1.4G)t \quad \dots (1) \\ &= \frac{1}{2} \cos(2\pi \cdot 1.4G \cdot \varepsilon)t + \frac{1}{2} \cos[2\pi \cdot 1.4G \cdot (2 + \varepsilon)]t \end{aligned}$$

當 $\varepsilon=2.5\%$ 時，可使用一頻寬為 35MHz 之低通濾波器 51 將式 (1) 之後項高頻成分過濾掉，則低通濾波器之輸出可表示如式 (2)

$$R_{after\ LPF}(t) = \frac{1}{2} \cos(2\pi \cdot 1.4G \cdot \varepsilon)t \quad \dots (2)$$

因此當頻率誤差為最大值時 ($\varepsilon=2.5\%$)， $R_{after\ LPF}$ 亦為最大值 35MHz。也就是說，由式 (2) 之頻率大小即可得知頻率誤差值 (ε)。因此差量偵測器 52 設計為可偵測 56kHz~35MHz 之範圍，差量偵測器 52 所測得之頻率將提供本地端時脈產生器 53 做為頻率調整之依據。同時，當差量偵測器 52 所偵測之頻率小於 56kHz 時，即代表頻率誤差值 (ε) 已小於通訊系統要求之 40ppm。

根據上述，嵌入式虛擬晶體震盪器 50 所表現之整體行為可視為一虛擬石英震盪器 (virtual crystal)，協助參考時脈達到系統所要求之誤差範圍內。

上述之差量偵測器 52 之一實施例可利用類比數位轉換器 (ADC) 與離散快速傅立葉轉換 (FFT) 來達到頻率偵測之目的。當收到 $R_{after\ LPF}$ 後，利用 ADC 將 $R_{after\ LPF}$ 取樣為數位訊號，再將此數位訊號做 FFT 轉換。從 FFT 輸出之頻域訊號，可以得知 $R_{after\ LPF}$ 之頻率

分佈，換句話說，就是可以得知 $R_{after\ LPF}$ 的頻率組成，達到頻率偵測的目的。請參考第 4 圖所示為使用不同點數之離散快速傅立葉轉換 (FFT) 所得到之起始參考時脈誤差(ε)及最終估計誤差之對照圖。由圖中可得知使用 FFT Length=4096 以上 (L5、L6、L7、L8) 之頻率偵測器，將可有效偵測出 $R_{after\ LPF}$ 之頻率，並將偵測誤差控制在 40ppm 以內，亦即達到通訊系統之需求，也有效將頻率誤差 2.5%縮小至 40ppm。

因此，本發明揭露一種無石英震盪器(crystal-less)之通訊收發裝置，其接收一遠端通訊收發裝置傳送之訊號，並將該訊號與該通訊收發裝置內之參考時脈計算出一類似石英震盪器所產生之頻率訊號，以提供該通訊收發裝置一穩定之工作頻率。

請參考第 5 圖所示為本發明之可自我校正嵌入式虛擬晶體震盪器時脈輸出之方法，包括：步驟 S61 從遠端之通訊收發裝置接收一參考訊號；步驟 S62 過濾所接收之參考訊號以消除雜訊；步驟 S63 比較參考訊號與嵌入式虛擬晶體震盪器之輸出時脈之頻率差；步驟 S64 偵測該參考訊號與嵌入式虛擬晶體震盪器輸出時脈的差異量；步驟 S65 計算差異量產生一頻率或相位誤差數值；步驟 S66 更新嵌入式虛擬晶體震盪器輸出時脈；步驟 S67 如果更新後之參考時脈為可容許之誤差範圍，則停止修正嵌入式虛擬晶體震盪器輸出時脈，接著開始步驟 S68 訊號解碼；否則重複步驟 S63、S64、S65 及 S66 以得到與遠端通訊收發裝置或通信系統的頻率範圍之內。

上述之方法中，更新後之嵌入式虛擬晶體震盪器輸出時脈為具有精確度之時脈訊號，且在參考訊號結束前即完成自我校正與同步的動作。因此在嵌入式虛擬晶體震盪器結束自我

校正後，可獨立做為具精準度之時脈訊號產生器供其他相連之電路系統使用。

因此在不使用石英晶體的條件下，本發明以嵌入式虛擬晶體震盪器 (embedded virtual crystal) 的觀念，使用了電路設計的方式產生類似石英震盪器之震盪頻率提供給參考時脈，如 (第 2、3 圖) 所示。操作概念即是由收發兩端的其中一通訊收發裝置提供另一通訊收發裝置一參考訊號，則通訊收發裝置可以根據此參考訊號產生一個對應的參考頻率。此發明以電路方式實現，因此可以在任何電路製程上實現，尤其是 CMOS 製程，因此可以達到高度整合，極低成本的目的，也可大幅改變現有通訊系統的設計架構、硬體成本、與硬體面積。

綜合上述，在通訊系統中要維持一個成功的收發連結，通常會將收發兩端的頻率誤差控制在 $\pm 20\text{ppm}$ 的範圍內。因此本發明在不使用石英晶體的前提下，利用系統的校正方式再搭配硬體可調控的能力，來達到通訊系統所需的頻率準確度。因此無論收發兩端震盪器初始震盪誤差有多大，只要搭配本發明所提之方法就可將頻率誤差收斂至所需的精確度，進而達到成功的通訊收發目的。

此外，由於本方案是以電路設計方式實現，因此可在任何電路製程底下實現，尤其是低成本之 CMOS 電路製程。因此無論通訊系統晶片在何種製程方案下實現，皆可搭配此運算與設計法則達到無需使用石英震盪器之目的。

以上所述之實施例僅係為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。

【圖式簡單說明】

第 1 圖所示為習知無線通訊系統架構示意圖。

第 2 圖所示為根據本發明一實施例之無石英震盪器之通訊收發裝置，說明嵌入式虛擬晶體震盪器與系統搭配之方式。

第 3 圖所示為根據第 2 圖實施例之無石英震盪器之通訊收發裝置，說明嵌入式虛擬晶體震盪器內部操作之示意方塊圖。

第 4 圖所示為根據本發明使用不同點數之離散快速傅立葉轉換 (FFT) 所得到之起始參考時脈誤差 (ϵ) 及最終估計誤差之對照圖。

第 5 圖所示為根據本發明一實施例之可自我校正嵌入式虛擬晶體震盪器時脈輸出之方法步驟流程示意圖。

【主要元件符號說明】

10、20	通訊裝置
30	石英震盪器
40、60	通訊收發裝置
42	濾波器
43	差頻器
44	訊號解碼解調變器
45	頻率合成器
53	本地端時脈產生器
50	嵌入式虛擬晶體震盪器
51	濾波器
52	差量偵測器
54	差量計算器
L1-L7	誤差曲線
S61~S68	流程步驟

十、申請專利範圍：

1. 一種通訊收發裝置，其包括：

一差頻器，接收一參考訊號之第一頻率與一本地端時脈之第二頻率，依據該第一頻率與該第二頻率之差，輸出一差量訊號；

一訊號解碼解調變器，與該差頻器連接，用以接收該差量訊號；

一嵌入式虛擬晶體震盪器，與該差頻器連接，用以接收該差量訊號並產生一本地端訊號；以及

一頻率合成器，連接該差頻器與該嵌入式虛擬晶體震盪器，該頻率合成器接收該本地端訊號以產生該本地端時脈並且提供該本地端時脈至該差頻器，其中該差頻器、該嵌入式虛擬晶體震盪器以及該頻率合成器形成一封閉迴路，該頻率合成器根據該差量訊號用以調整該本地端時脈之該第二頻率，當該差量訊號小於一固定誤差範圍內時，該本地端訊號發送至該訊號解碼解調變器，用以解碼該差量訊號以輸出一資料訊號，當該差量訊號大於該固定誤差範圍內時，則更新該本地端時脈之該第二頻率並重新發送至該差頻器，以更新該差量訊號。

2. 如請求項1所述之通訊收發裝置，更包括一第一濾波器，其連接該差頻器之接收端以消除該參考訊號之雜訊。

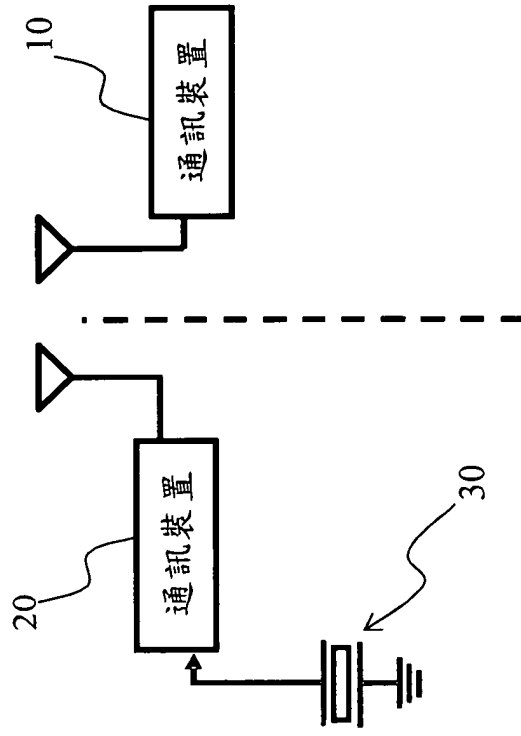
3. 如請求項1所述之通訊收發裝置，其中該嵌入式虛擬晶體震盪器包括：

一本地端時脈產生器，其接收一頻率誤差，依據該頻率誤差以產生該本地端訊號；

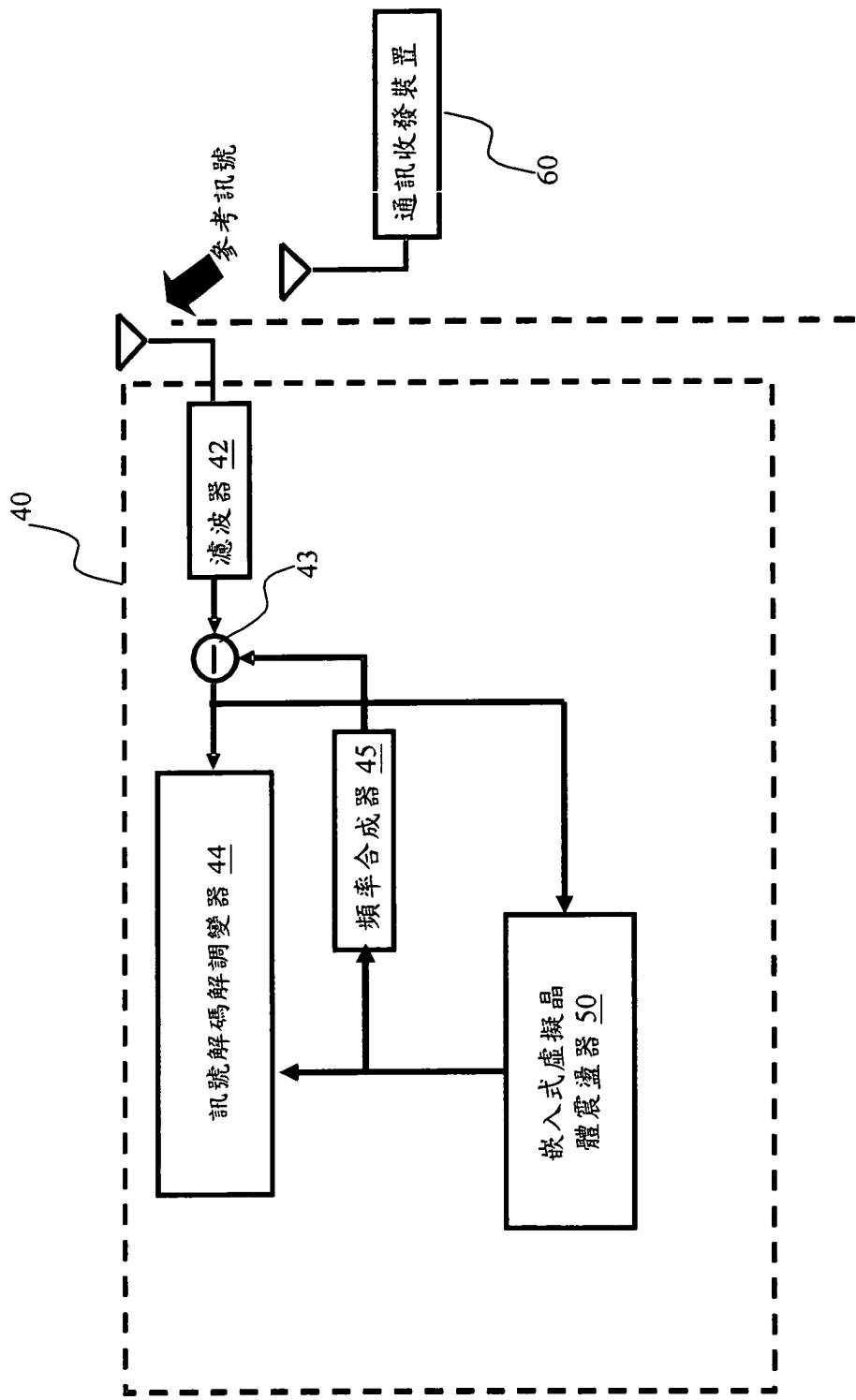
一差量偵測器，連接該差頻器，用以接收該差頻器輸出之差量訊號以產生一差異特徵量；以及

一差量計算器，連接該差量偵測器與該本地端時脈產生器，用以接收該差異特徵量並產生該頻率誤差至該本地端時脈產生器。

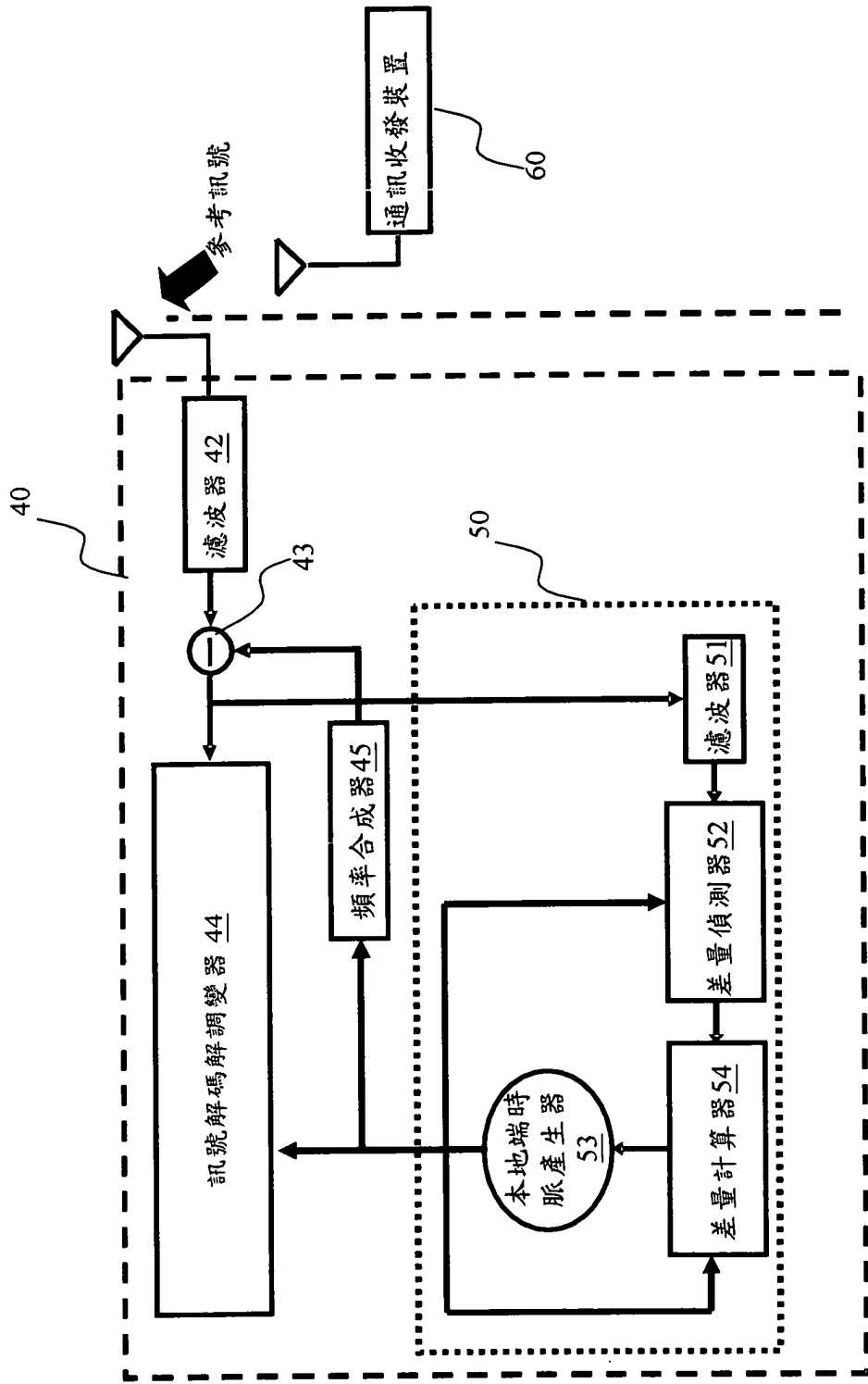
4. 如請求項 3 所述之通訊收發裝置，更包括一第二濾波器，其連接該嵌入式虛擬晶體震盪器之輸入端以消除該差量訊號之雜訊。
5. 一種通訊收發裝置之可自我校正時脈輸出之方法，其包括：
 - (a)接收一遠端通訊裝置傳送之一參考訊號之第一頻率以及一頻率合成器傳送之一本地端時脈之第二頻率；
 - (b)依據第一頻率與該第二頻率之差以產生一差量訊號；
 - (c)偵測該差量訊號以產生一差異特徵量；
 - (d)依據該差異特徵量，產生一頻率誤差；
 - (e)計算該頻率誤差以產生一誤差數值；
 - (f)決定該誤差數值是否小於一固定誤差範圍；以及
 - (g)若該誤差數值小於該固定誤差範圍，則解碼該差量訊號，並依據一本地端訊號以輸出一資料訊號，若該誤差數值大於該固定誤差範圍，則更新並發送該本地端時脈之第二頻率，然後重複上述步驟(b)至步驟(g)。
6. 如請求項 5 所述之通訊收發裝置之可自我校正時脈輸出之方法，更包括接收該參考訊號前，過濾該參考訊號以消除雜訊。



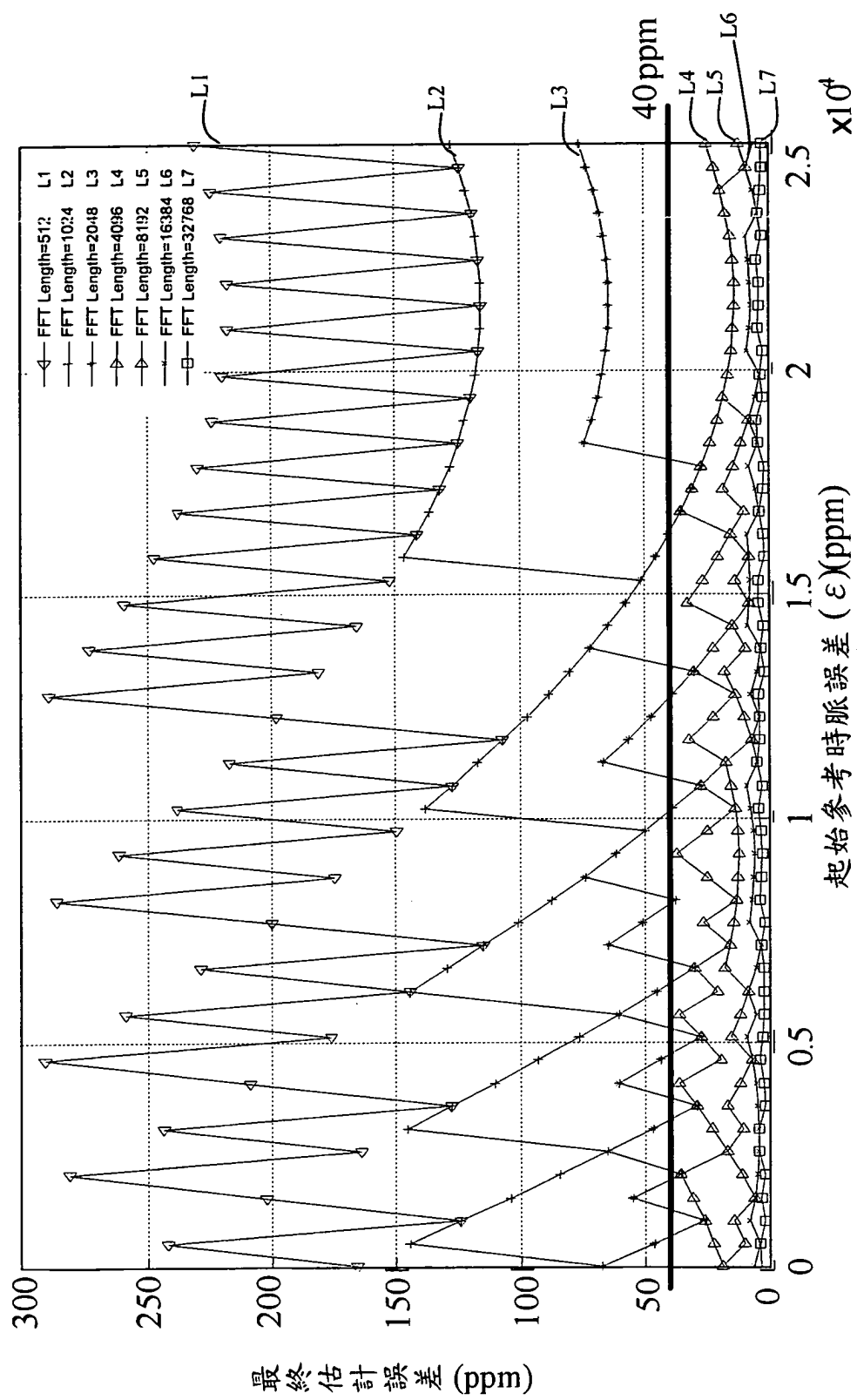
第1圖(習知技術)



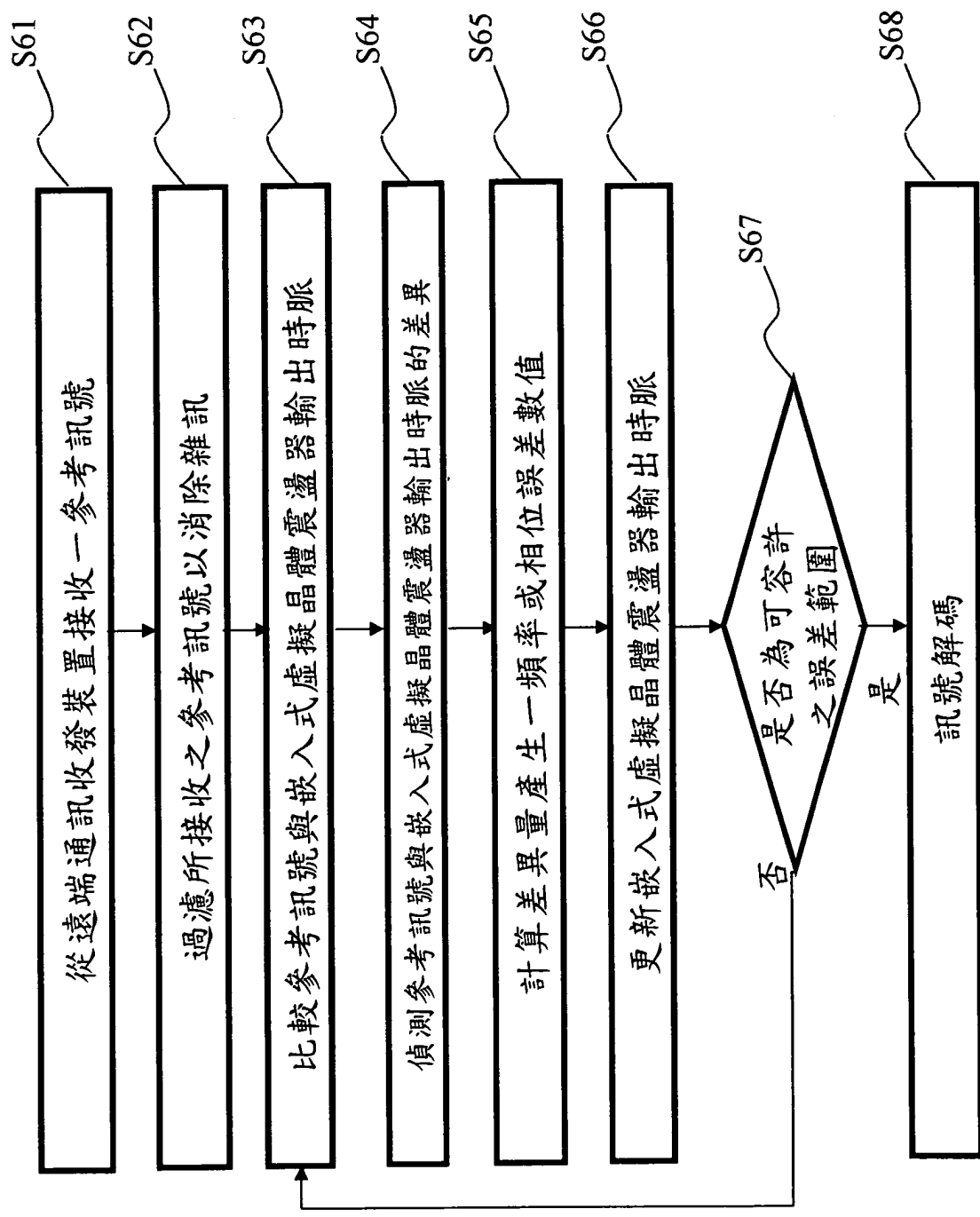
第2圖



第3圖



第4圖



第5圖