



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201604293 A

(43)公開日：中華民國 105 (2016) 年 02 月 01 日

(21)申請案號：103125237

(22)申請日：中華民國 103 (2014) 年 07 月 24 日

(51)Int. Cl. : *C22C5/02 (2006.01)* *C25D3/48 (2006.01)*
C25D5/18 (2006.01) *C23C10/28 (2006.01)*
B32B15/00 (2006.01) *B32B7/04 (2006.01)*
B32B37/00 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
 新竹市大學路 1001 號

(72)發明人：陳智 CHEN, CHIH (TW)；邱韋嵐 CHIU, WEI LAN (TW)

(74)代理人：蘇建太；林志鴻；蘇清澤

申請實體審查：有 申請專利範圍項數：24 項 圖式數：14 共 36 頁

(54)名稱

具有優選排列方向之金膜、其製備方法、及包含其之接合結構

PREFERRED ORIENTED AU FILM, METHOD FOR PREPARING THE SAME AND CONNECTING
 STRUCTURE COMPRISING THE SAME

(57)摘要

本發明係有關於一種具有優選排列方向之金膜、其製備方法、及包含其之接合結構，該金膜係包括互相連接之複數個金晶粒，其中，至少 50%以上之該些金晶粒係由複數個奈米雙晶金晶粒所組成，且該奈米雙晶金晶粒係由複數個奈米雙晶金沿著[111]晶軸方向推疊而成。

The present invention is related to a preferred oriented Au film, a method for preparing the same, and a connecting structure comprising the same. The Au film comprises a plurality of Au grains adjacent to each other, wherein at least 50% in volume of the Au grains are composed of nano-twins Au grains, and those nano-twins Au grains comprises a plurality of nano-twins Au stacked along the [111] crystal axis.

指定代表圖：

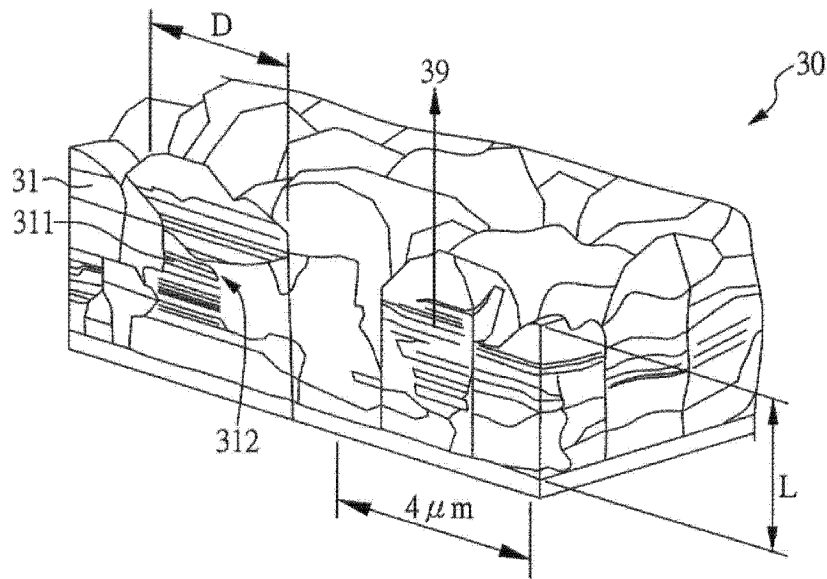


圖 3B

符號簡單說明：

30 . . . 金膜

31 . . . 晶粒

311 . . . 奈米雙晶金
晶粒

312 . . . 奈米雙晶金

39 . . . 堆疊方向

發明摘要

※ 申請案號：103.7.24

※ 申請日：103.7.24

※IPC 分類：

C22C5/02(2006.01)
C25D3/48(2006.01)
C25D5/18(2006.01)
C23C10/28(2006.01)
B32B15/00(2006.01)
B32B7/04(2006.01)
B32B37/00(2006.01)

【發明名稱】(中文/英文)

具有優選排列方向之金膜、其製備方法、及包含其之接合結構/
Preferred Oriented Au Film, Method for Preparing the Same and Connecting
Structure Comprising the Same

【中文】

本發明係有關於一種具有優選排列方向之金膜、其製備方法、及包含其之接合結構，該金膜係包括互相連接之複數個金晶粒，其中，至少50%以上之該些金晶粒係由複數個奈米雙晶金晶粒所組成，且該奈米雙晶金晶粒係由複數個奈米雙晶金沿著[111]晶軸方向推疊而成。

【英文】

The present invention is related to a preferred oriented Au film, a method for preparing the same, and a connecting structure comprising the same. The Au film comprises a plurality of Au grains adjacent to each other, wherein at least 50% in volume of the Au grains are composed of nano-twins Au grains, and those nano-twins Au grains comprises a plurality of nano-twins Au stacked along the [111] crystal axis.

【代表圖】

【本案指定代表圖】：圖（ 3B ）。

【本代表圖之符號簡單說明】：

金膜 30

晶粒 31

奈米雙晶金晶粒 311

奈米雙晶金 312

堆疊方向 39

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

【發明名稱】(中文/英文)

具有優選排列方向之金膜、其製備方法、及包含其之接合結構 / Preferred Oriented Au Film, Method for Preparing the Same and Connecting Structure Comprising the Same

【技術領域】

【0001】 本發明係關於一種具有優選排列方向之金膜、其製備方法、及包含其之接合結構，尤指一種包含複數個具有優選[111]排列方向之奈米雙晶金晶粒之金膜、其製備方法，以及包含其之接合結構。

【先前技術】

【0002】 金屬材料之硬度以及其機械性質會隨著金屬之晶粒大小而改變，舉例而言，一些具有奈米級晶粒以及具有奈米雙晶結構之金屬薄膜具有特別高硬度，藉由其高硬度，可應用於飾品或珠寶鑲嵌金屬之表面，以提升其硬度，除了不易磨損，亦可確保鑲嵌之寶石不易掉落，此外，具有奈米結晶性質之雙晶金屬，也可應用作為如直通矽晶穿孔(TSV, through silicon via)、半導體晶片中之內連線(interconnect)、封裝基板之引脚通孔(pin through hole)、金屬導線(如，銅導線(copper interconnect))、或基板線路等之金屬材料，以確保其電性接點的可靠性，並延長其使用壽命。

【0003】 而從電性的角度來看，不同的晶格結構會影響其抗電遷移能力(anti electro-migration ability)，若欲提升金

屬的抗電遷移性，可藉由改變導線晶格結構，使導線內部的晶粒結構具有[111]優選方向，以大幅增加電遷移阻抗；或者，可藉由形成金屬的奈米雙晶結構，使得原子沿著電子流動的方向而產生電遷移時，於雙晶晶粒間之晶界可延遲原子流失的速度。如此一來，可減慢金屬中空孔形成的速率，以改善電子元件的使用壽命。

【0004】 另外，由於現今多數電子產品的研發趨勢皆朝向更輕、更薄的方向發展，同時，對於電子產品的反應及運作速度的要求也更加嚴格，爲了節省半導體晶片封裝的空間，其封裝結構由最原始的一維及二維封裝結構，發展到目前所使用的二點五維或三維的封裝結構，由於二點五維以及三維的封裝結構中，係垂直堆疊半導體晶片，爲了成功的運作該些高密度堆疊之半導體晶片，其傳遞信號之路由的設計相當重要，而作爲電性連接之金屬接合結構須符合窄間距化以及高接合性的要求，且須同時具有優異機械性質以及良好的導電特性，因此其使用的材料以及製程顯得相當重要。

【0005】 金具有高傳導係數，相當適合作爲封裝結構之電性連接金屬，然而由於習知的金材料所製備之電性接點中，金的晶粒結晶方向並無一定的趨勢，其接點表面係形成方向性零散的晶粒，故於接合時須於高溫或高壓下進行接合，而過高的溫度或壓力容易造成半導體晶片的損壞，若降低金接合之製程溫度，製程壓力則需增加，如此一來，金接合之製程將過於繁複且設備昂貴，過大的壓力也容易

導致元件的損壞，難以量產。

【0006】 故目前急需一種新穎的金膜以及其製備方法，其具有優選排列方向以及奈米雙晶之結構，以及一種新穎的金接合結構以及製備方法，除了可應用於飾品業，更可應用於電子業中，以改善習知高溫及高壓製程的缺點，以提升產品良率、降低成本、並達到高效能且小體積之電子產品。

【發明內容】

【0007】 本發明係提供一種具有優選排列方向之金膜以及其製備方法，該金膜係包括複數個奈米雙晶金晶粒，可使得該金膜具有良好硬度以及機械性質，且該金膜可應用於珠寶業與金飾業，於金飾表面形成該包括複數個奈米雙晶金晶粒之金膜，可提高金飾之硬度，但不影響其外觀。

【0008】 此外，根據本發明所提供之具有優選排列方向之金膜，其優異的機械性質以及其抗電遷移特性，本發明亦提供了一種具有優選排列方向之金膜之接合結構及其製備方法，以應用於電子產品中各種電性接點，其係透過控制金晶粒的成長方向，於金膜表面形成具有[111]優選方向之結晶平面。如圖1所示，圖中之金原子11係沿著[111]方向堆疊，並形成[111]結晶平面111，由於金的[111]結晶平面具有最高的面堆積密度，且金晶粒於[111]方向具有最高的自擴散速度，因此，本發明所提供之具有優選排列方向之金膜之接合結構係綜合以上兩種特點，使得具有[111]結晶平面之金膜，可於低溫低壓下達到良好的接合情況。

【0009】 本發明所提供之具有優選排列方向之金膜係包括互相連接之複數個金晶粒，其中，至少50%以上之該些金晶粒係由複數個奈米雙晶金晶粒所組成，且該奈米雙晶金晶粒係由複數個奈米雙晶金沿著[111]晶軸方向推疊而成。此外，該金膜具有一厚度方向，且垂直於該厚度方向之任一截面具有至少50%以上之面積為[111]結晶平面。

【0010】 本發明所提供之具有優選排列方向之金膜之厚度可為 $0.05\sim 1000\ \mu\text{m}$ ，較佳為 $1\sim 10\ \mu\text{m}$ ，而其中，該奈米雙晶金晶粒之厚度可為 $0.05\sim 1000\ \mu\text{m}$ ，較佳為 $1\sim 10\ \mu\text{m}$ ，及直徑可為 $0.1\sim 10\ \mu\text{m}$ ，較佳為 $0.5\sim 5\ \mu\text{m}$ 。

【0011】 本發明之另一目的係在於提供一種具有優選排列方向之金膜之製備方法，包括：(A)提供一電鍍裝置，該電鍍裝置可包括一陽極、一陰極、一脈衝電流供應源、以及一電鍍液，其中，該脈衝電流供應源係與該陽極以及該陰極電性連接，且該陽極及該陰極係浸泡於該電鍍液中；以及(B)使用該電力供應源提供一脈衝電流以進行電鍍，並於該陰極表面成長一金膜；其中，該金膜係包括互相連接之複數個金晶粒，且至少50%以上之該些金晶粒可由複數個奈米雙晶金晶粒所組成，而較佳係至少75%以上之該些金晶粒可由複數個奈米雙晶金晶粒所組成。此外，該奈米雙晶金晶粒係由複數個奈米雙晶金沿著[111]晶軸方向推疊而成。另外，該電鍍液可包括一金離子、一氯離子、以及一酸。

【0012】 根據本發明所提供之具有優選排列方向之金

膜之製備方法，於步驟(B)中，當電鍍進行時，該陰極或該電鍍液可以 500~2000 rpm 之轉速旋轉，而其中係以 800~1600 rpm 之轉速旋轉為較佳，藉以幫助雙晶成長方向及速率。

【0013】 根據本發明所提供之具有優選排列方向之金膜之製備方法，於步驟(B)中，該脈衝電流供應器所提供之該脈衝電流之 T_{on}/T_{off} (sec)可為 0.1/1~0.1/2.0，而較佳可為 0.1/1~0.1/1.6。此外，該脈衝電流之 T_{on}/T_{off} (sec)可為 0.1/1~0.1/2.0，而較佳係 0.1/1~0.1/1.6；以及該脈衝電流之電流密度為 1~100 mA/cm²，其中較佳為 1~10 mA/cm²。

【0014】 根據本發明所提供之具有優選排列方向之金膜之製備方法，其中，該電鍍液可更包括至少一選自由：介面活性劑、晶格修整劑、及其混合物所組成之群組。而該電鍍液中之該酸可為一有機或無機酸，以增加電解質濃度而提高電鍍速度，該酸可為至少一選自由鹽酸、硝酸、及硫酸所組成之群組，其中又以鹽酸、硝酸為較佳，且其金離子濃度可為 5~15 g/L，較佳為 8~12 g/L。再者，該電鍍液中之該金離子係由一含金之鹽類解離而得，該含金之鹽類可為至少一選自硫酸鹽、及亞硫酸鹽所組成之群組，而其中係以亞硫酸鹽為較佳。而該電鍍液中之該氯離子之主要功能係用以微調整晶粒成長方向，使雙晶金屬具有結晶優選方向，該氯離子可由一含氯之化合物解離而得，其可為至少一選自由鹽酸(HCl)、過氯酸(HClO₄)、氯酸(HClO₃)、亞氯酸(HClO₂)、及次氯酸(HOCl)所組成之群組所提供，而其中較佳為鹽酸及氯酸。

【0015】 根據本發明所提供之具有優選排列方向之金膜之製備方法，其中，電鍍沉積之金膜厚度可依據電鍍時間的長短而進行調整，其厚度範圍可為 $0.05\sim 1000\ \mu\text{m}$ ，較佳為 $1\sim 10\ \mu\text{m}$ ，而於該金膜中，該奈米雙晶金晶粒之厚度可為 $0.05\sim 100\ \mu\text{m}$ ，較佳為 $1\sim 10\ \mu\text{m}$ ，及直徑 $0.1\sim 10\ \mu\text{m}$ ，較佳為 $0.5\sim 5\ \mu\text{m}$ 。

【0016】 如圖 3A 的聚焦離子束(FIB)剖面圖以及圖 3B 的立體示意圖所示，本發明所提供之具有優選方向之金膜 30 係由大量的晶粒 31 所構成，其中包括了複數個層狀奈米雙晶金晶粒 311(如相鄰的一組黑線與白線構成一個雙晶結構)。其中，奈米雙晶金 312 係依序以[111]結晶表面堆疊，而形成具有優選方向的晶粒奈米雙晶金晶粒 311。

【0017】 根據以上所形成之金膜，本發明之另一目的係在提供一種具有優選排列方向之金膜之接合結構，包括：一第一基板，具有一第一金膜；一第二基板，具有一第二金膜；其中，該第一金膜與該第二金膜係彼此接合，且具有一金接合介面，該金接合介面可具有 50%至 100%之面積為一[111]結晶平面。

【0018】 本發明所提供之接合結構中，該第一基板以及該第二基板可各自獨立選自由一半導體晶片、一電路板、一導電基板、以及各種電子元件所組成之群組。

【0019】 於本發明所提供之接合結構中，該第一金膜以及該第二金膜之厚度可根據該第一基板以及該第二基板之電性連接結構設計，而藉由調控成長時的參數而控制，其

厚度可各自獨立為 $0.05\text{-}1000\ \mu\text{m}$ ，其中較佳可為 $1\text{-}500\ \mu\text{m}$ 。

【0020】 再者，於本發明所提供之接合結構中，該第一金膜以及第二金膜係包括互相連接之複數個金晶粒。且該第一金膜以及該第二金膜至少一者中，其至少 50% 以上之該些金晶粒係由複數個奈米雙晶金晶粒所組成。換言之，該第一金膜以及該第二金膜中至少一者係本發明中所提供之具有優選排列方向之金膜。

【0021】 本發明所提供一種具有優選排列方向之金膜接合結構可用於電性連接一第一基板以及一第二基板，其製備方法係於下文中說明，包括：(A)提供一第一基板以及一第二基板；(B)於該第一基板上形成一第一金膜，該第一金膜具有顯露之一第一金膜表面；以及於該第二基板上形成一第二金膜，該第二金膜具有顯露之一第二金膜表面，其中該第一金膜表面具有 50% 至 100% 之表面積為 [111] 結晶平面，且該第二金膜表面具有 0% 至 100% 之表面積為 [111] 結晶平面；(C)進行一接合程序，其係使該第一金膜表面與該第二金膜表面相互接觸，並施加一壓合力使得該第一金膜以及該第二金膜彼此接合，並形成一金接合介面，其中，該壓合力係 1 MPa 以下；其中，該金接合介面具有 50% 至 100% 之表面積為 [111] 結晶平面。

【0022】 根據本發明所提供之接合結構之製備方法，步驟(A)中，該第一基板以及該第二基板可各自獨立選自由一半導體晶片、一電路板、一導電基板、以及各種電子元件所組成之群組。

【0023】 此外，根據本發明所提供之接合結構之製備方法中，於步驟(B)中，形成該第一金膜以及該第二金膜之方法並無特別的限制，可各自獨立選自由電子槍蒸鍍、直流電鍍、脈衝電鍍、物理氣相沉積、以及化學氣相沉積所組成之群組，然其中係以上述之具有優選排列方向之金膜之製備方法為較佳，即利用脈衝電鍍的方法形成具有[111]優選方向以及具有奈米雙晶金晶格之第一金膜或第二金膜。並藉由調控上述形成第一金膜以及第二金膜之製程參數，可得到厚度各自獨立為 $0.05\text{-}1000\ \mu\text{m}$ 之該第一金膜以及該第二金膜，而較佳可為 $1\text{-}500\ \mu\text{m}$ ，更佳可為 $1\text{-}10\ \mu\text{m}$ 。此外，藉由調控形成該第一金膜以及該第二金膜之參數，可於該第一金膜或第二金膜表面提供具有[111]優選方向之結晶平面，而其中，該第一金膜表面可具有 50%至 100%之表面積為[111]結晶平面，較佳為 75%至 100%之表面積為[111]結晶平面，更佳為 85%至 100%之表面積為[111]結晶平面；而該第二金膜表面之結晶型態可不受限制，可具有 0%至 100%之表面積為[111]結晶平面，而較佳 50%至 100%之表面積為[111]結晶平面，更佳為 75%至 100%之表面積為[111]結晶平面。

【0024】 於步驟(C)所進行之接合程序中，所施加之該壓合力係由該第一基板朝該第二基板方向壓合、由該第二基板朝該第二基板方向壓合、或該第一基板與該第二基板係彼此壓合，且該施加之壓合力可為 0.01 至 1000 MPa，較佳為 0.1 至 10 MPa。此外，該接合程序可於 10^{-4} 至 10^{-2} torr

之真空度下進行，較佳可於 10^{-4} 至 10^{-2} torr 之真空度下進行。再者，步驟(C)之接合程序可於 20°C 至 300°C 的溫度下進行。再者，接合的時候並無特別的限制，只要可將兩基板經由金膜接合即可。具體而言，當接合時的環境溫度較低時，所需之接合時間則相對較長。例如，當接合溫度為 150°C 時，其接合時間須達 1 小時以上，然而當接合時的環境溫度較高時，所需之接合時間則相對較短，如當接合溫度為 200°C 時，僅需 15 分鐘即可完成接合程序。

【0025】 本發明所提供之具有優選排列方向之金膜之接合結構及其製備方法中，係透過控制金晶粒成長方向，於金膜表面形成具有[111]優選方向之結晶平面，使得金膜表面接觸後進行熱壓接合程序。而當接合時，該第一金膜表面具有 50%以上之表面積為[111]結晶平面，而該第二金膜表面則可為方向隨機分布之結晶平面，或較佳為 50%以上之表面積為[111]結晶平面。由於[111]結晶平面為面心立方(FCC)之最高堆積面，其具有較高的擴散速度以及較低之表面能，故於接合時容易達到無接縫接合，因此只要接合之金膜表面其中一者具有[111]優選方向之結晶平面，藉由金原子在[111]結晶平面擴散速度較快的特性，即可於低溫及低壓合力下達到優異的接合結果，並大幅降低生產成本。

【0026】 此外，於本發明之具有優選排列方向之金膜之接合結構及其製備方法中，第一基板及第二基板可各自獨立為一半導體晶片、一封裝基板、或一電路板；且較佳為

半導體晶片。據此，本發明之技術可應用於，例如覆晶封裝(Flip chip)、球列陣列基板(Ball grid array, BGA)、晶圓級晶片封裝(wafer level chip scale packaging, WLCSP)等常見於IBM C4技術所衍生的各種封裝技術中，尤其是具高頻與高功率元件。特別是，本發明之技術更可應用於需要高機械性質且產品可靠度之三維封裝結構上。舉例而言，當第一基板及第二基板為半導體晶片時，經接合後則可形成所謂的三維積體電路(3D-IC)；此外，亦可將三維積體電路做為第一基板，且封裝基板做為第二基板進行接合，然而，本發明並不受限於此。

【圖式簡單說明】

【0027】

圖 1 係[111]方向結晶平面之示意圖。

圖 2 係本發明製備例 1~3 之電鍍裝置配置示意圖。

圖 3A 係本發明製備例 1 之奈米雙晶金膜之聚焦離子束(Focused Ion Beam)剖面圖。

圖 3B 係本發明製備例 1 之奈米雙晶金膜之立體示意圖。

圖 4 係本發明製備例 1 之奈米雙晶金膜之 X 光繞射分析結果圖。

圖 5 係使用電子背向散射繞射(EBSD)測定由製備例 2 所形成之金膜表面之結果。

圖 6~圖 7 分別係本發明製備例 2~3 中，熱壓接合之步驟示意圖。

圖 8 係本發明實施例 1 所完成之金膜接合結構之剖面 SEM 圖。

圖 9 係本發明實施例 1 所完成之金膜接合結構之剖面 SEM 圖。

圖 10 係為本發明實施例 1 所完成之金膜接合結構之剖面圖。

圖 11 係為本發明實施例 2 所完成之金膜接合結構之剖面圖。

圖 12 係為本發明實施例 3 所完成之金膜接合結構之剖面圖。

圖 13 係為本發明測試製備例 1 所完成金膜之硬度對壓痕深度圖。

圖 14 係為本發明測試製備例 3 所完成金膜之硬度對壓痕深度圖。

【實施方式】

【0028】 以下係藉由特定的具體實施例說明本發明之實施方式，熟習此技藝之人士可由本說明書所揭示之內容輕易地了解本發明之其他優點與功效。本發明亦可藉由其他不同的具體實施例加以施行或應用，本說明書中的各項細節亦可基於不同觀點與應用，在不悖離本發明之精神下進行各種修飾與變更。

【0029】 [製備例 1]- 製備包含具有優選[111]排列方向之奈米雙晶金晶粒之金膜

【0030】 本製備例係提供一種利用電鍍方法製備包含

具有優選[111]排列方向之奈米雙晶金晶粒之金膜。首先，提供一如圖 2 所示之電鍍裝置 2，電鍍裝置 2 包括有陽極 21、陰極 22，係浸泡於電鍍液 23 中並分別連接至一脈衝電流供應源 25(KEITHLEY2400)。在此，陽極 21 使用之材料為白金基板或網格；陰極 22 使用之材料為表面鍍有金之基板，亦可選擇使用表面鍍有金屬層及晶種層之玻璃基板、石英基板、金屬基板、塑膠基板、或印刷電路板等。電鍍液 23 係包括有金離子(10 g/L)，其係由亞硫酸金(sulfite acid gold)解離而得、氯化氫(150 mL/L)、硝酸(150 mL/L)、以及二次水(700 mL/L)。

【0031】 接著，施加一具有 0.005 A/cm^2 電流密度， T_{on}/T_{off} (sec)為 0.1s/1.4s 之脈衝電流，並加入旋轉磁石(圖未示)以 1200rpm 的轉速攪拌電鍍液 23，並由陰極 22 開始朝箭頭所指之方向成長金膜以完成包括複數個晶粒之金膜。圖 3A 係本實施例所製得之金膜之聚焦離子束(Focused Ion Beam, FIB)剖面圖，圖 3B 係本實施例之金膜之立體示意圖，如圖 3A 及 3B 所示，該晶粒 31 中係包括複數個奈米雙晶金晶粒 311，且奈米雙晶金晶粒係由複數個奈米雙晶金 312 沿著[111]晶軸方向推疊而成(例如，相鄰的一組黑線與白線構成一個奈米雙晶金，係以堆疊方向 39 堆疊而構成奈米雙晶金晶粒 311。本實施例所提供之金膜 30 中奈米雙晶金晶粒 311 之厚度 L 係 $1\sim 10 \mu\text{m}$ ，其直徑 D 為 $0.5\sim 5 \mu\text{m}$ 。

【0032】 圖 4 係本實施例所製得之金膜之 X 光分析結果圖，由圖 4 可看到，其大部分之金晶粒具有[111]晶軸之優

選方向(preferred orientation)(如圖 4 中標示之「Au(111)」所示)。

【0033】 [製備例 2]-製備具有優選[111]方向之金膜

【0034】 本製備例係提供一種藉由電鍍方法以形成不規則之金膜。首先，提供一如製備例 1 相同之電鍍裝置以及電鍍液，其係如圖 2 所示。接著，於室溫下施加一具有 5 mA/cm² 電流密度， T_{on}/T_{off} (sec)為 0.1s/1.0s 之脈衝電流，並加入旋轉磁石(圖未示)以 600rpm 的轉速攪拌電鍍液 23，並由陰極 22 開始朝箭頭所指之方向成長金膜以完成不規則排列之金膜。

【0035】 接著，藉由電子背向散射繞射(EBSD)測定所形成之金膜表面，其結果係如圖 5 所示，可由此觀察該金膜表面之晶粒組織並正確的判定其結晶方向。經分析後，如圖 5 所示，本實施例所製備之金膜表面有 90%以上的面積皆為[111]結晶平面。

【0036】 圖 6 係本實施例所製得之金膜之 X 光分析結果圖，由圖 6 可看到，其大部分之金晶粒具有[111]晶軸之優選方向(preferred orientation)(如圖 6 中標示之「Au(111)」所示)。

【0037】 [製備例 3]-製備不規則排列之金膜

【0038】 本製備例係提供一種藉由電鍍方法以形成不規則金膜。首先，提供一如製備例 1 相同之電鍍裝置以及電鍍液，其係如圖 2 所示。接著，將該電鍍液加熱至 60°C，並施加一具有 5 mA/cm² 電流密度， T_{on}/T_{off} (sec)為 0.1s/1.0s

之脈衝電流，並加入旋轉磁石(圖未示)以 600rpm 的轉速攪拌電鍍液 23，並由陰極 22 開始朝箭頭所指之方向成長金膜以完成不規則排列之金膜。

【0039】 圖 7 係本實施例所製得之金膜之 X 光分析結果圖，由圖 7 可看到，其金膜表面之晶粒排列包含多種方向(如圖 7 中標示之「Au(111)」、「Au(200)」、「Au(220)」、「Au(400)」、「Au(311)」及「Au(222)」所示)。

【0040】 [實施例 1] -金膜之接合

【0041】 首先，提供一第一基板以及一第二基板，並利用製備例 1 所述之電鍍方法於該第一基板上形成一具有優選[111]排列方向之奈米雙晶金晶粒之第一金膜。接者，於該第二基板上，利用製備例 3 所述之電鍍方法形成一不規則排列之第二金膜。其中，該第一金膜具有約 $5\mu\text{m}$ 之厚度，該第二金膜具有約 $7\mu\text{m}$ 之厚度。接者，如圖 8 所示，分別將第一基板 601 與第二基板 602 置於夾具 71、72 上，並使得第一金膜表面 613 以及第二金膜表面 661 彼此相對。而後，置於真空爐管中，於 10^{-3} torr 之低真空度下，將爐管升溫至 200°C 並維持 1 小時，並施以 0.78 MPa 之壓合力。藉由以上步驟，得到一具有優選排列方向之金膜之接合結構。

【0042】 所完成之金膜接合結構係如圖 9 所示，包括：第一基板 601，具有第一金膜 63；以及第二基板 602，具有第二金膜 66；其中，第一金膜 63 與第二金膜 66 係彼此接合，且具有金接合介面 67。

【0043】 圖 10 係為本實施例所完成之金膜接合結構之

剖面圖，其中第一金膜 61 具有優選[111]排列方向之奈米雙晶金晶粒，第二金膜 66 係不規則排列之金膜；此結果顯示，以奈米雙晶金晶粒之金膜作為接合面時，接合處並無大面積的孔洞產生，接合情況相當良好。

【0044】 [實施例 2] -金膜之接合

【0045】 本實施例所提供之金膜之接合方法與實施例 1 大致相同，其不同在於利用製備例 2 所述之電鍍方法於第一基板及第二基板上分別形成具有優選[111]方向之金膜，在此實施例中，該第一金膜及第二金膜之表面有 50%至 100%之面積為[111]結晶平面，且具有 $7\mu\text{m}$ 之厚度。藉由實施例 1 所述之接合步驟，得到一具有優選排列方向之金膜之接合結構。

【0046】 圖 11 係為本實施例所完成之金膜接合結構之剖面圖，其中第一金膜 61 及第二金膜 66 係具有優選[111]排列方向之金膜；此結果顯示，以[111]結晶平面作為接合面時，接合處並無大面積的孔洞產生，接合情況相當良好。

【0047】 [實施例 3] -金膜之接合

【0048】 本實施例所提供之金膜之接合方法與實施例 1 大致相同，其不同在於利用製備例 2 所述之電鍍方法於第一基板形成具有優選[111]方向之金膜，以及利用製備例 3 所述之電鍍方法於第二基板上形成不規則排列之金膜。在此實施例中，該第一金膜之表面有 50%至 100%之面積為[111]結晶平面，且具有 $7\mu\text{m}$ 之厚度。藉由實施例 1 所述之接合步驟，得到一具有優選排列方向之金膜之接合結構。

【0049】 圖 12 係為本實施例所完成之金膜接合結構之剖面圖，其中第一金膜 61 係具有優選[111]排列方向之金膜，第二金膜 66 係不規則排列之金膜；此結果顯示，以[111]結晶平面作為接合面時，接合處並無大面積的孔洞產生，接合情況相當良好。

【0050】 [測試例 1]-硬度測試

【0051】 本測試例係使用奈米壓痕儀，於上述製備例 1 所製備之具有優選[111]排列方向之奈米雙晶金晶粒之金膜上取九個點做硬度測試，其硬度對壓痕深度圖係如圖 13 所示，其所量測之硬度為 1.646 GPa。此外，本測試例亦使用與上述相同之硬度測試方法測試由上述製備例 3 所製備之不規則排列之金膜，其硬度對壓痕深度圖係如圖 14 所示，硬度為 1.2 GPa。

【0052】 由本測試例之結果可明顯看出，具有優選[111]排列方向之奈米雙晶金晶粒之金膜，其硬度較不規則排列之金膜提升約 33%，故在不影響金飾的外觀的情況下，可增加金飾的硬度，並且可做為電子元件之電性接點，以提升電性接點之可靠度以及耐久度。

【0053】 上述實施例僅係為了方便說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

【符號說明】

金原子	11	[111]結晶平面	111
陽極	21	陰極	22
電鍍液	23	電流供應源	25
金膜	30	晶粒	31
奈米雙晶金晶粒	311	奈米雙晶金	312
堆疊方向	39	金接合介面	67
第一基板	601	第二基板	602
第一金膜	63	第二金膜	66
第一金膜表面	631	第二金膜表面	661
第一夾具	71	第二夾具	72

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

無。

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

無。

【序列表】(請換頁單獨記載)

無。

申請專利範圍

1. 一種具有優選排列方向之金膜，該金膜係包括互相連接之複數個金晶粒，其中，至少50%以上之該些金晶粒係由複數個奈米雙晶金晶粒所組成，且該奈米雙晶金晶粒係由複數個奈米雙晶金沿著[111]晶軸方向推疊而成。

2. 如申請專利範圍第1項所述之金膜，其中，該金膜具有一厚度方向，且垂直於該厚度方向之任一截面係具有至少50%以上之面積為[111]結晶平面。

3. 如申請專利範圍第1項所述之金膜，其中，該金膜之厚度為 $0.05\sim 1000\ \mu\text{m}$ 。

4. 如申請專利範圍第1項所述之金膜，其中，該奈米雙晶金晶粒之厚度係 $0.05\sim 1000\ \mu\text{m}$ 。

5. 如申請專利範圍第1項所述之金膜，其中，該奈米雙晶金晶粒之直徑係 $0.1\sim 10\ \mu\text{m}$ 。

6. 一種具有優選排列方向之金膜之製備方法，包括：

(A)提供一電鍍裝置，該電鍍裝置包括一陽極、一陰極、一脈衝電流供應源、以及一電鍍液，其中，該脈衝電流供應源係與該陽極以及該陰極電性連接，且該陽極及該陰極係浸泡於該電鍍液中；以及

(B)使用該電力供應源提供一脈衝電流以進行電鍍，並於該陰極表面成長一金膜；

其中，該金膜係包括互相連接之複數個金晶粒，其中，至少50%以上之該些金晶粒係由複數個奈米雙晶金晶粒所組成，且該奈米雙晶金晶粒係由複數個奈米雙晶金沿著[111]晶

軸方向推疊而成；且該電鍍液係包括一金離子、一氯離子、以及一酸。

7. 如申請專利範圍第6項所述之製備方法，其中，於步驟(B)中，當電鍍進行時，該陰極或該電鍍液係以100~2000 rpm之轉速旋轉。

8. 如申請專利範圍第6項所述之製備方法，其中，於步驟(B)中，該脈衝電流供應器所提供之該脈衝電流之 T_{on}/T_{off} (sec)係0.1/0.4~0.1/2。

9. 如申請專利範圍第6項所述之製備方法，其中，於步驟(B)中，該脈衝電流供應器所提供之該脈衝電流之電流密度為1~100 mA/cm²。

10. 如申請專利範圍第6項所述之製備方法，其中，該電鍍液更包括至少一選自由：介面活性劑、晶格修整劑、極其混合物所組成之群組。

11. 如申請專利範圍第6項所述之製備方法，其中，該電鍍液中之該酸係至少一選自由鹽酸、硝酸、及硫酸所組成之群組。

12. 如申請專利範圍第6項所述之製備方法，其中，該電鍍液中之該酸之濃度係5~15 g/L。

13. 如申請專利範圍第6項所述之製備方法，其中，該電鍍液中之該金離子係由一含金之鹽類解離而得，該含金之鹽類係至少一選自由硫酸鹽、及亞硫酸鹽所組成之群組。

14. 如申請專利範圍第6項所述之製備方法，其中，該電鍍液中之該氯離子之係由至少一選自由鹽酸、過氯酸、氯酸、亞氯酸、及次氯酸所組成之群組所提供。

15. 如申請專利範圍第6項所述之製備方法，其中，該金膜之厚度為 $0.05\sim 1000\mu\text{m}$ 。

16. 如申請專利範圍第6項所述之製備方法，其中，該奈米雙晶金晶粒之厚度係 $0.05\sim 1000\mu\text{m}$ 。

17. 如申請專利範圍第6項所述之製備方法，其中，該奈米雙晶金晶粒之直徑係 $0.1\sim 10\mu\text{m}$ 。

18. 一種具有優選排列方向之金膜之接合結構，包括：
 一第一基板，具有一第一金膜；以及
 一第二基板，具有一第二金膜；
 其中，該第一金膜與該第二金膜係彼此接合，且具有一金接合介面，該金接合介面具有50%至100%之面積為一[111]結晶平面。

19. 如申請專利範圍第18項所述之接合結構，其中，該第一金膜以及該第二金膜之厚度係各自獨立為 $0.05\sim 1000\mu\text{m}$ 。

20. 如申請專利範圍第18項所述之接合結構，其中，該第一基板以及該第二基板係各自獨立選自由：一半導體晶片、一電路板、以及一導電基板所組成之群組。

21. 如申請專利範圍第18項所述之接合結構，其中，該第一金膜表面具有50%至100%之表面積為[111]結晶平面；以及該第二金膜表面具有0%至100%之表面積為[111]結晶平面。

22. 如申請專利範圍第18項所述之接合結構，其中，該第一金膜以及該第二金膜之係各自獨立由電子槍蒸鍍、直流電鍍、脈衝電鍍、物理氣相沉積、或化學氣相沉積所形成。

23. 如申請專利範圍第18項所述之接合結構，其中，該第一金膜以及該第二金膜係包括互相連接之複數個金晶粒。

24. 如申請專利範圍第23項所述之接合結構，其中，該第一金膜以及該第二金膜至少一者中，其至少50%以上之該些金晶粒係由複數個奈米雙晶金晶粒所組成。



圖式

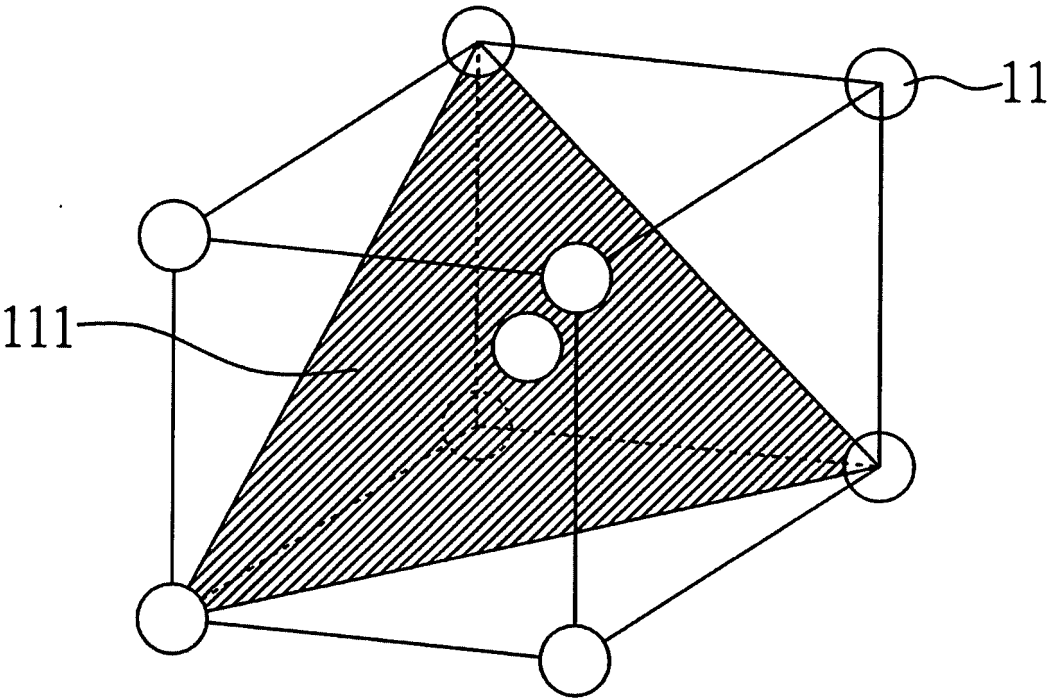


圖 1

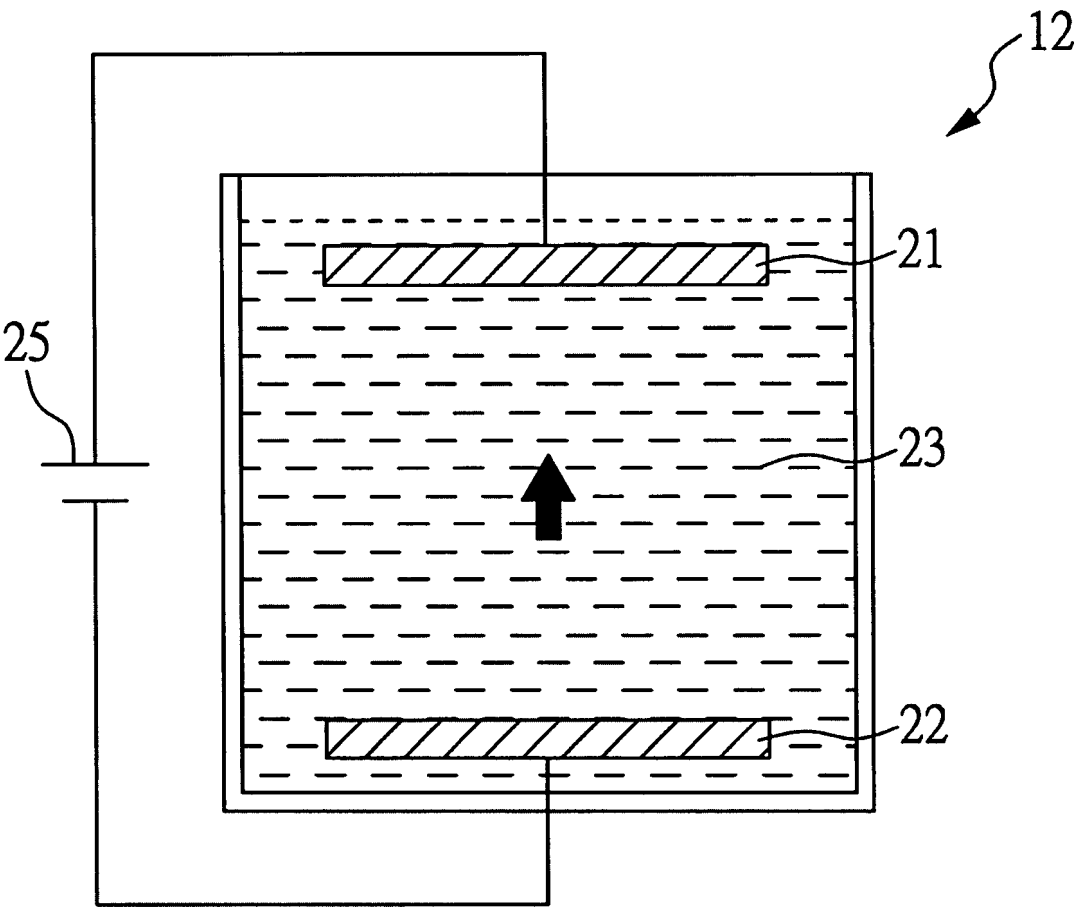


圖 2

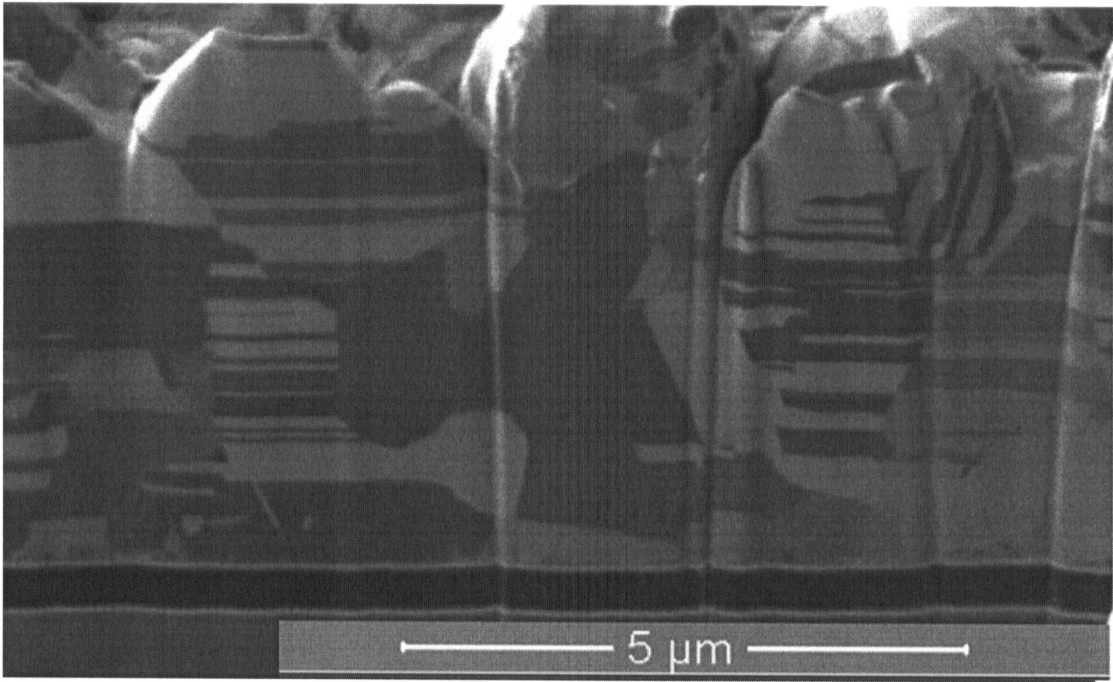


圖 3A

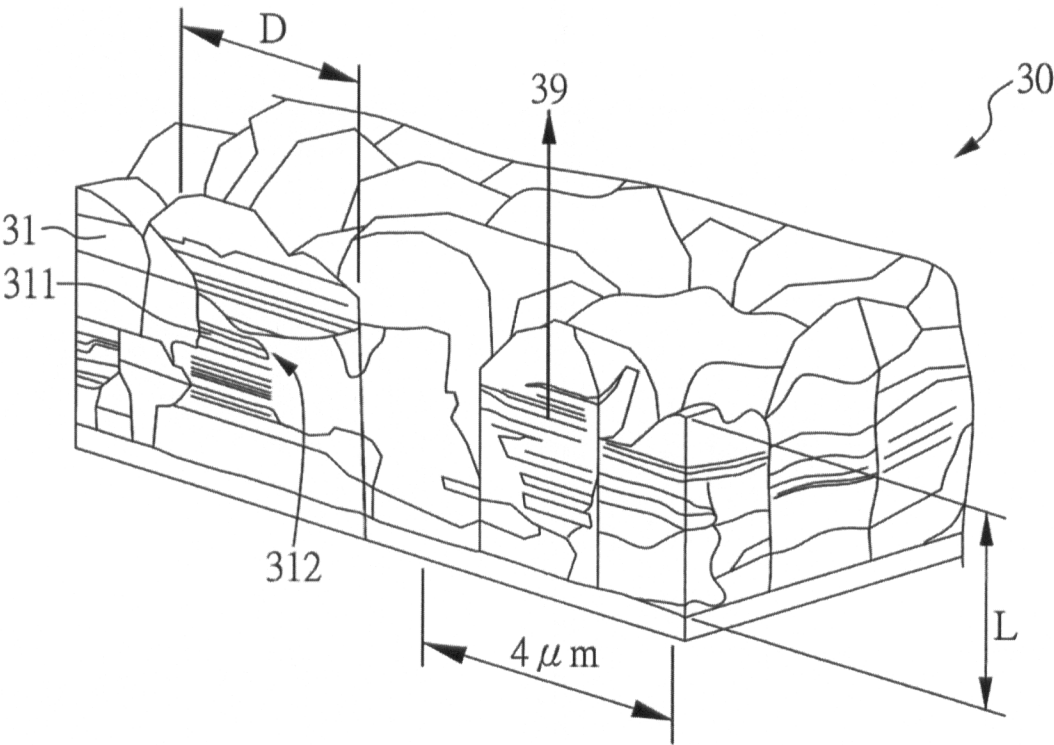


圖 3B

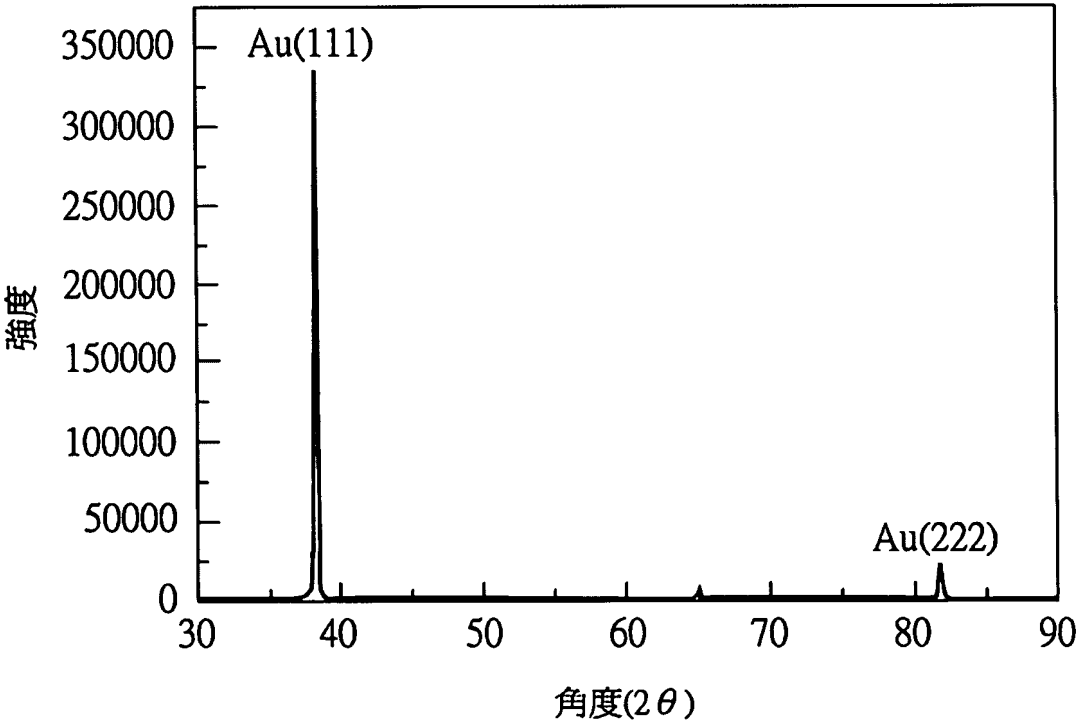


圖 4

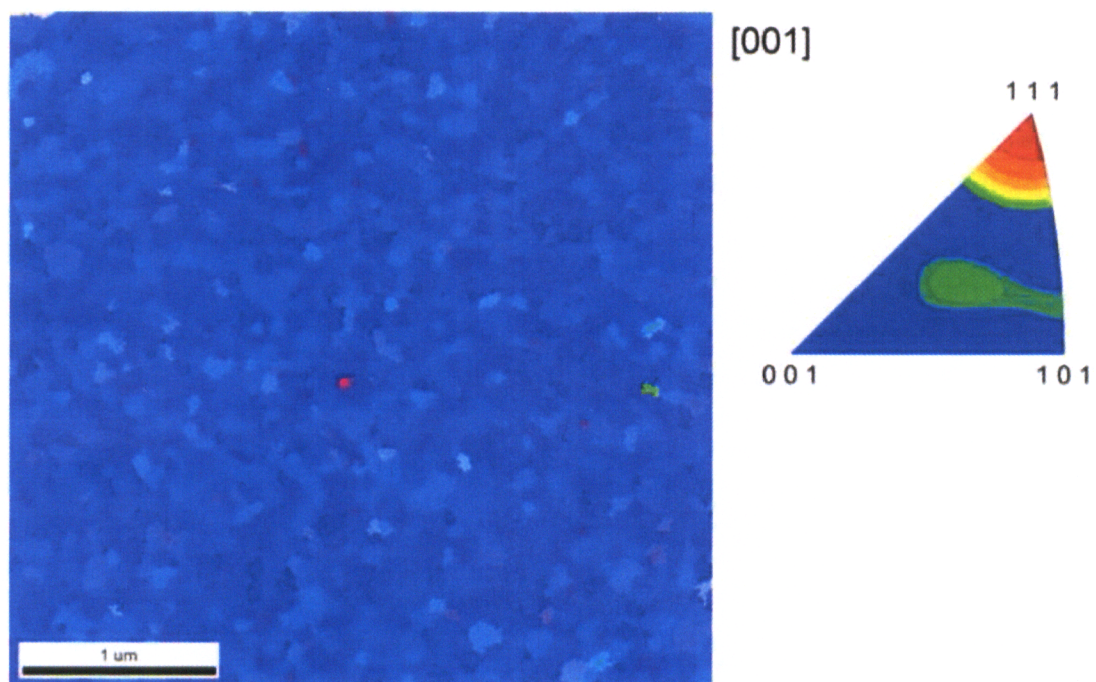


圖 5

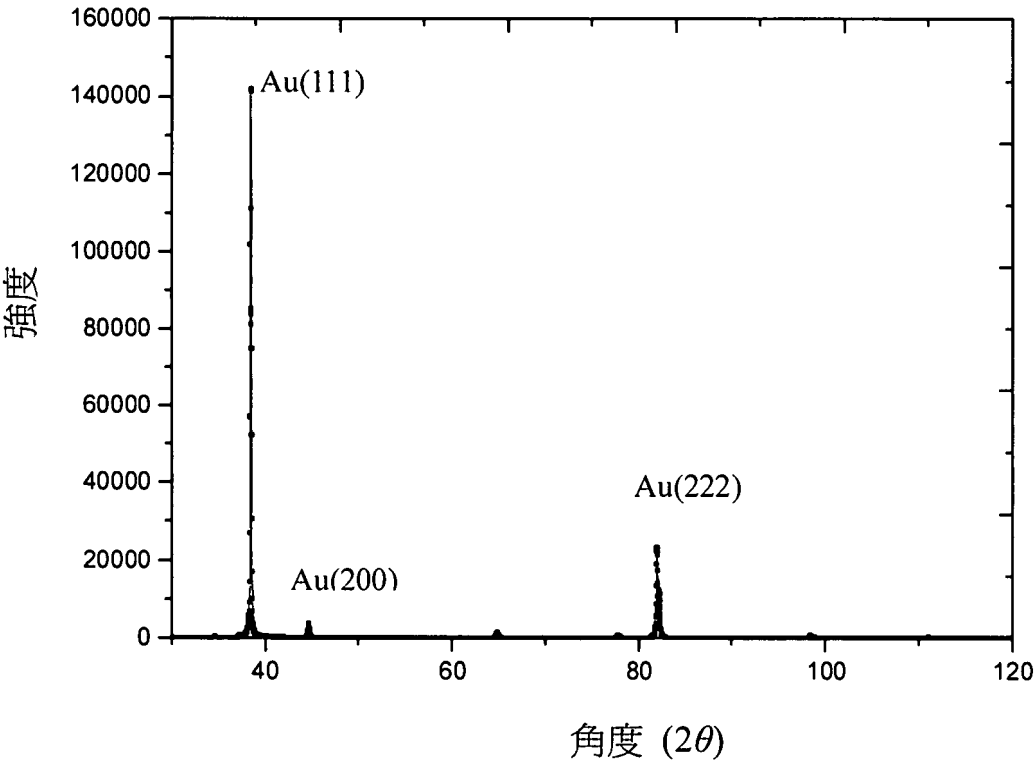


圖 6

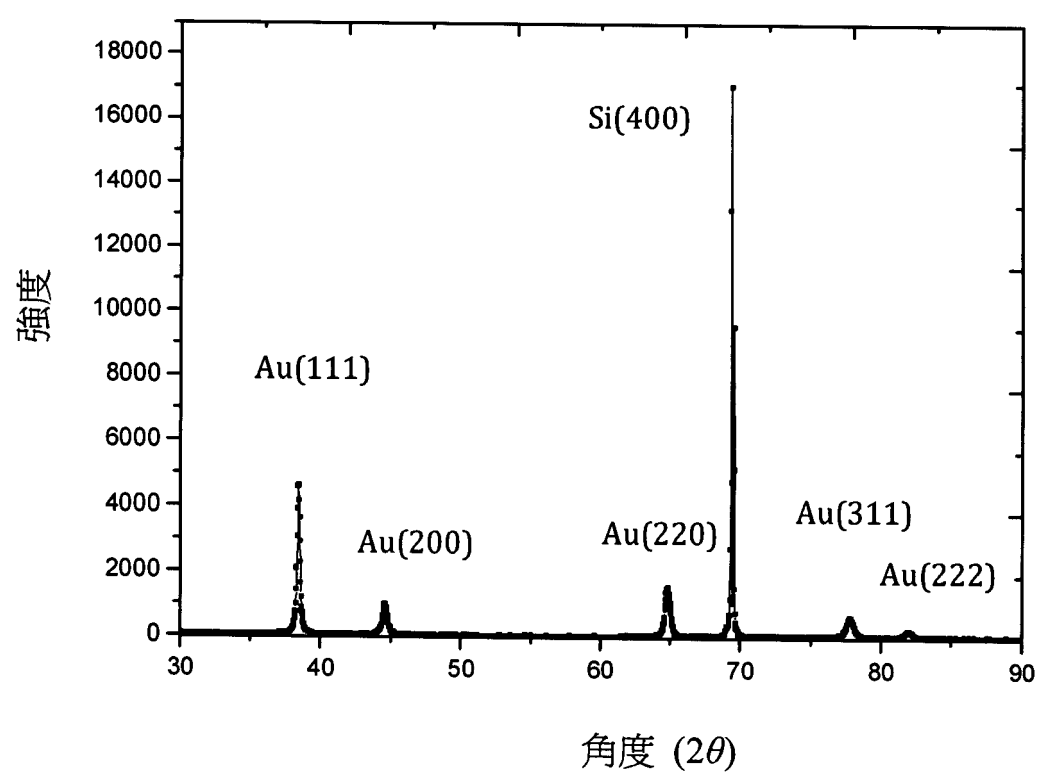


圖 7

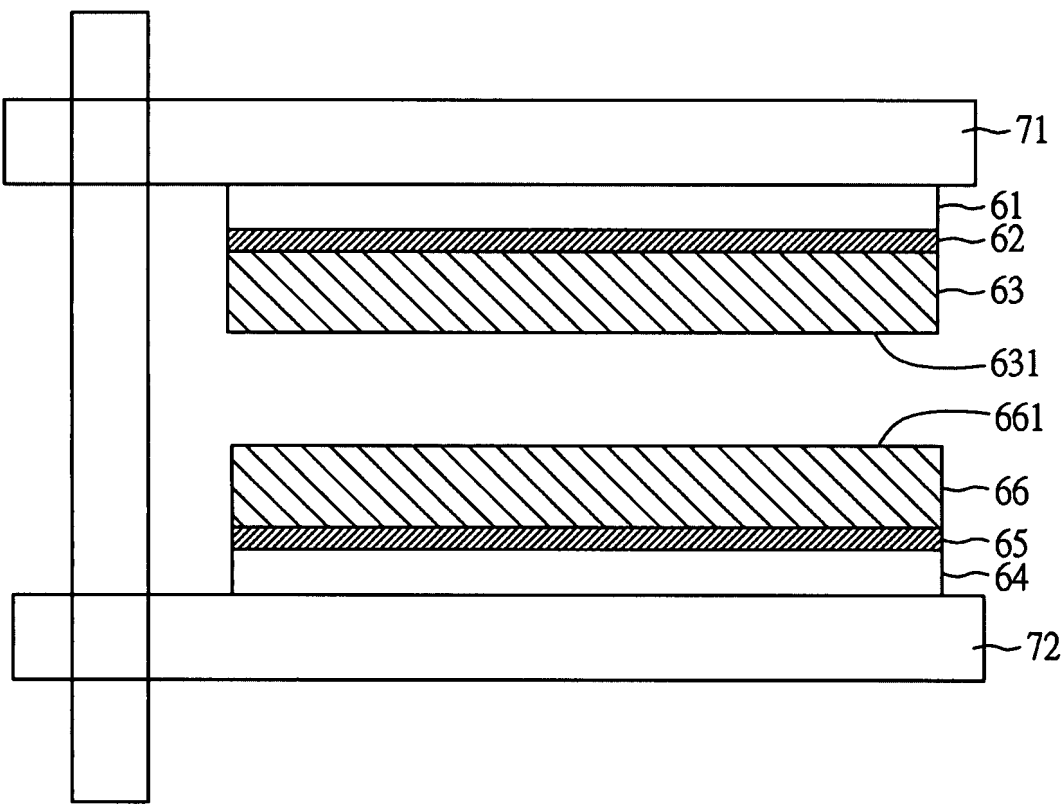


圖 8

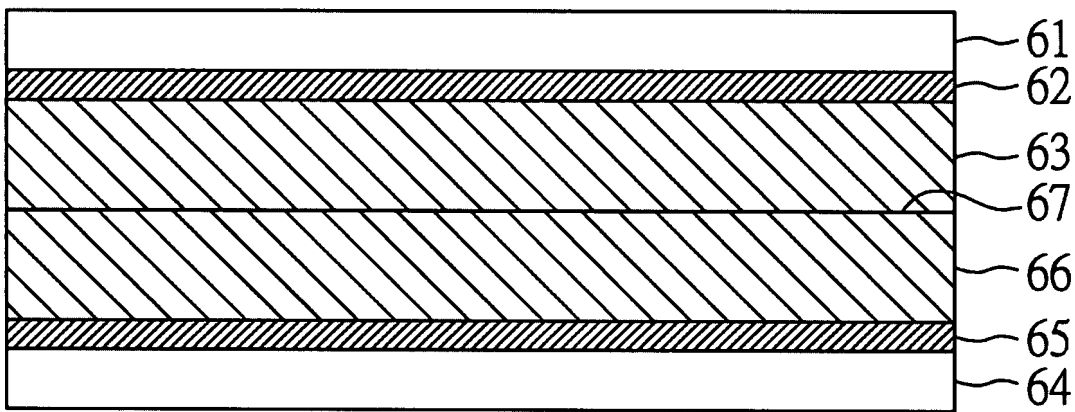


圖 9

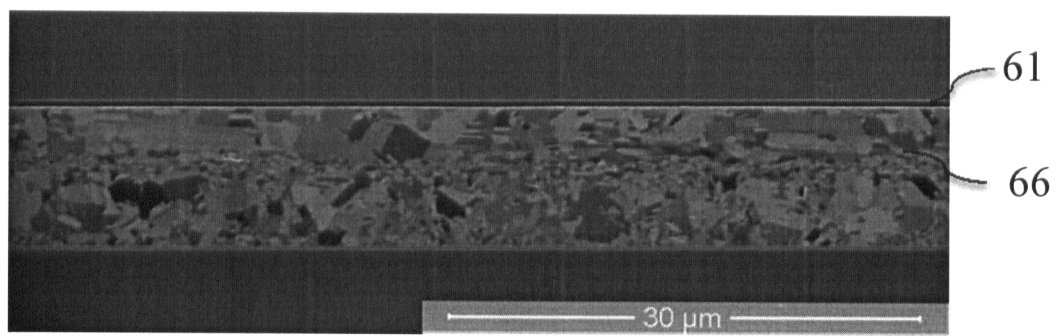


圖 10

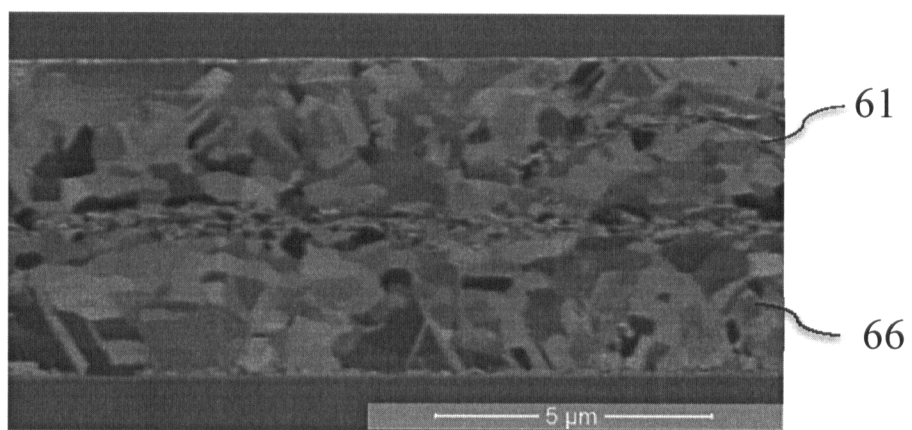


圖 11

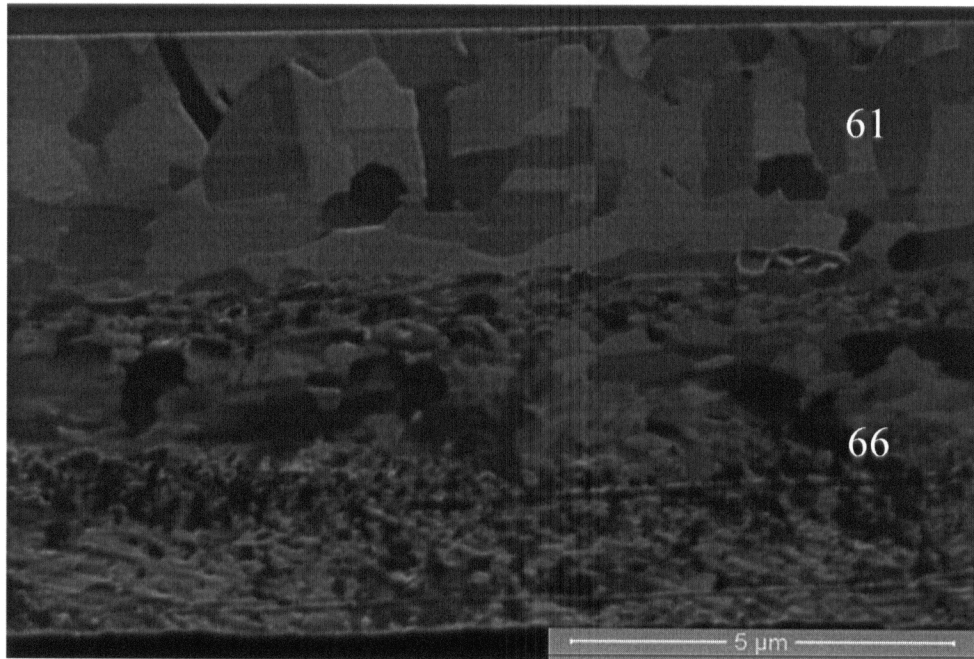


圖 12

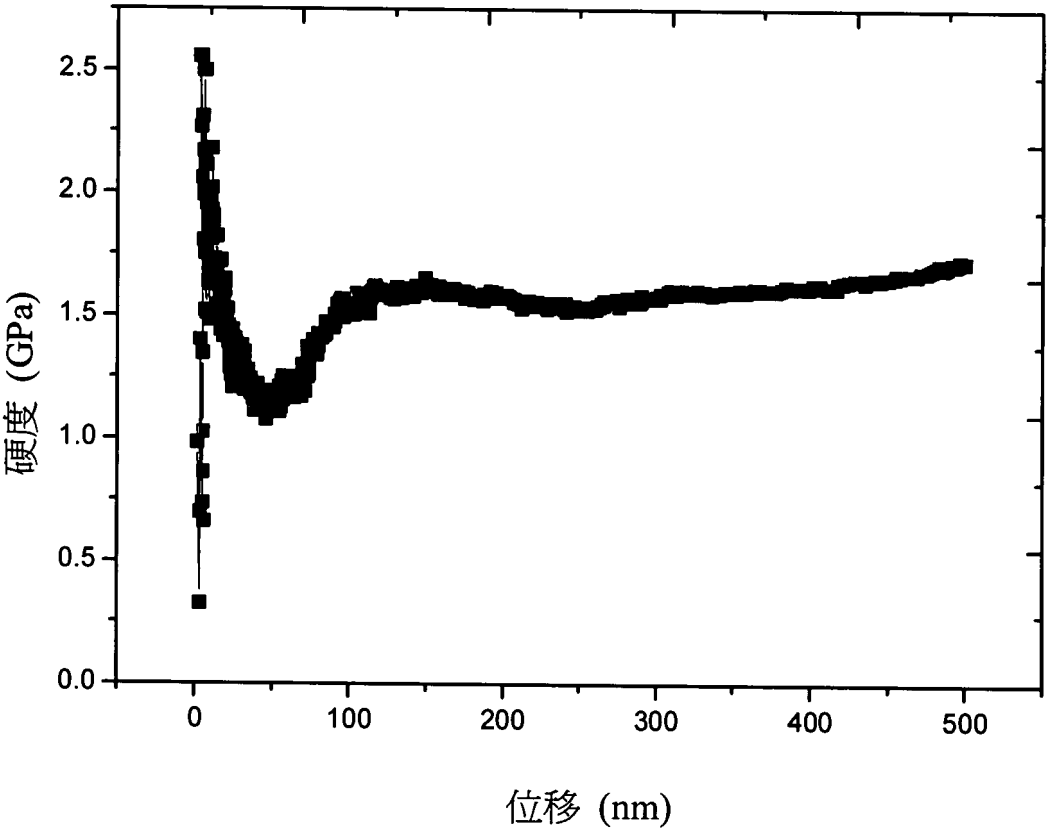


圖 13

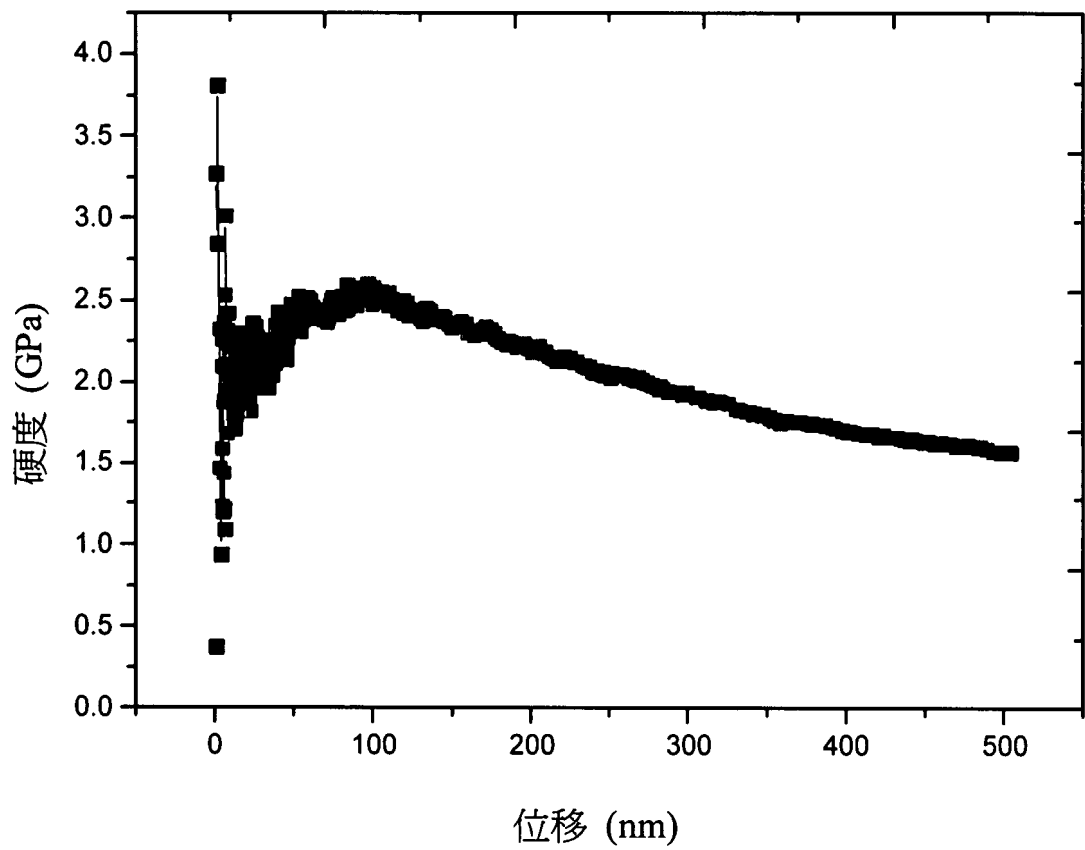


圖 14