

3. J.M.R. Danneels and W.M.C. Sansen, "Active Bipolar Transistor Solid-State Crosspoints" IEEE J. of Solid-State Circuit, SC-11, No. 3 (June, 1976).
4. M.Y. Yeh, "The Hardware Design of Electronic Telephone Switching System," Master Thesis of N.C.T.U. (1974).
5. David Talley, "Basic Telephone Switching System", 9-25, 129, 128-132 (1969).
6. Robertson and Beadle, "Deltaphone", Electrical Communication, 42, No. 2 (1967).

平面移動排列型態分時多工交換網路新線路設計

A Novel Circuit Design of Time Division Multiplexed Switching Network of Planar Shifting Array

葉沐陽 Mu-Young Yeh

Department of Communication Engineering, N. C. T. U.

(Received November 16, 1976)

ABSTRACT — A switching network using planar shifting array was first published in BSTJ by R. S. Krupp and L. A. Tomko in 1973. They proposed a time division multiplexed switching network using TSI (time slot interchanger) and PS (parallel-serial converter) as building blocks. A design having cost advantage over the foregoing-mentioned technique is presented in this paper. Standard commercially available logic circuits are utilized to realize the TSI, PS and the entire switching network. It is noticed that in the present design the PS circuit is combined into the TSI circuit of the proceeding stage, thus reduces the number of parts needed and in turn decreases the cost.

摘要——平面移動排列 (planar shifting array) 型分時多工交換網路 (time division multiplexing switching network) 是 1973 年 R. S. Krupp 及 L. A. Tomko 在 BSTJ 發表的一種分時多工交換方式。它是利用時孔交換器 (time slot interchanger) 與並串轉換器 (parallel serial converter) 來達成時空交換之目的。筆者應用該文的分時多工交換方式，用邏輯電路來設計此型交換網，並說明並串轉換器利用前級時孔交換器之電路略加擴展，即可包含並串轉換器之功用而不必另設並串轉換器。

本文分三段，第一段說明平面移動排列型分時多工交換網路之結構，第二段敘述時孔交換器之設計，第三段敘述複合式時孔交換並串轉換器之設計。

一、背景資料

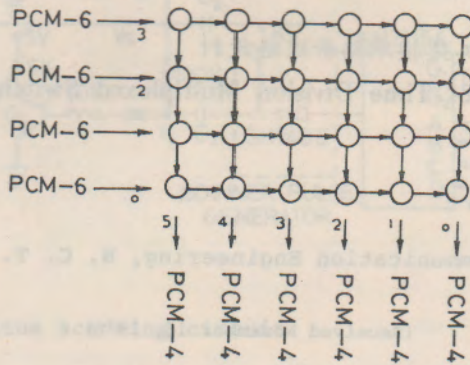
本節之目的在於說明平面移動排列型分時多工交換網路之結構。蓋分時多工交換網路之最大目的，在於使博碼調變系統 (pulse code modulation, 簡稱 PCM) 中之訊號，能夠在時域中直接交換，而無須使用複雜的空域交換網路。

平面移動排列型分時多工交換網由下列二種元件組成：

(一) 時孔交換器 (time slot interchanger)：其功用是將 PCM 中之時孔互相交換，這是一種時間位置之互換，經過時孔交換器後，各路訊號所在之時孔數，即可做一調整。例如一訊號

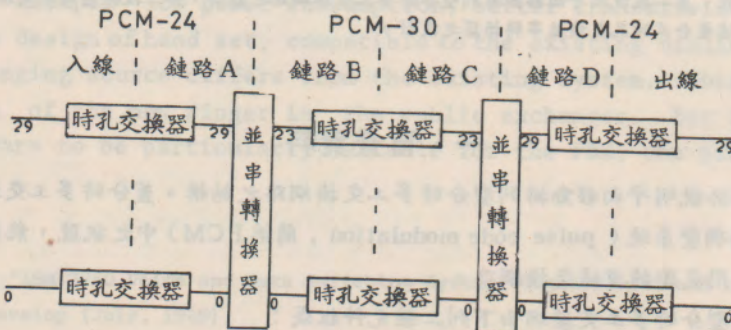
，原在第五號時孔，今欲將其移到第七號時孔，即需使用時孔交換器。

(二)並串轉換器 (parallel-serial converter)：其功用是將PCM中之時孔數與網路之鏈數 (link number) 做一互換，這是一種時間與空間之互換。圖一是一 4×6 並串轉換器之簡圖，它有四條入綫，每條均為六通路之PCM，以PCM-6表示之。出綫有六條，均為PCM-4，圖中圓圈表示記錄器 (register)，箭頭表示記錄移動之方向。每一碼匡 (frame) 開始時，時孔即陸續進入記憶器，並自左向右移動。碼匡完結時，各時孔所載之訊息，即記入水平方向之一列記錄器內，隨後用另一速度，將記錄自上向下移動，則每一出綫即為PCM-4。



圖一 4×6 並串轉換器

圖二是30對PCM-24之交換網。它是由三級時孔交換器及二級並串轉換器複合而成。此交換網入綫30條，出綫30條，中間有24條鏈路，在此鏈路上是以PCM-30之方式傳送信號。如果有一電話是在第a條入綫第x個時孔，以(a, x)表示此電話之位置，欲通往第b條出綫第y個時孔，以(b, y)表示此位置，欲達此目的，交換機可就24條鏈路中選出一條空閒之鏈路，以c表示之，做傳送之路徑，以第一級時孔交換器，把電話在鏈路A之位置改為(a, c)，經過第一級並串轉換器之後，則此電話在鏈路B之位置為(c, a)，再以第二級時孔交換器把此電話在鏈路C之位置改為(c, b)，經過第二級並串轉換器後，此電話在鏈路D之位置為(b, c)，再以第三級時孔交換器把此電話在出綫之位置改為(b, y)。

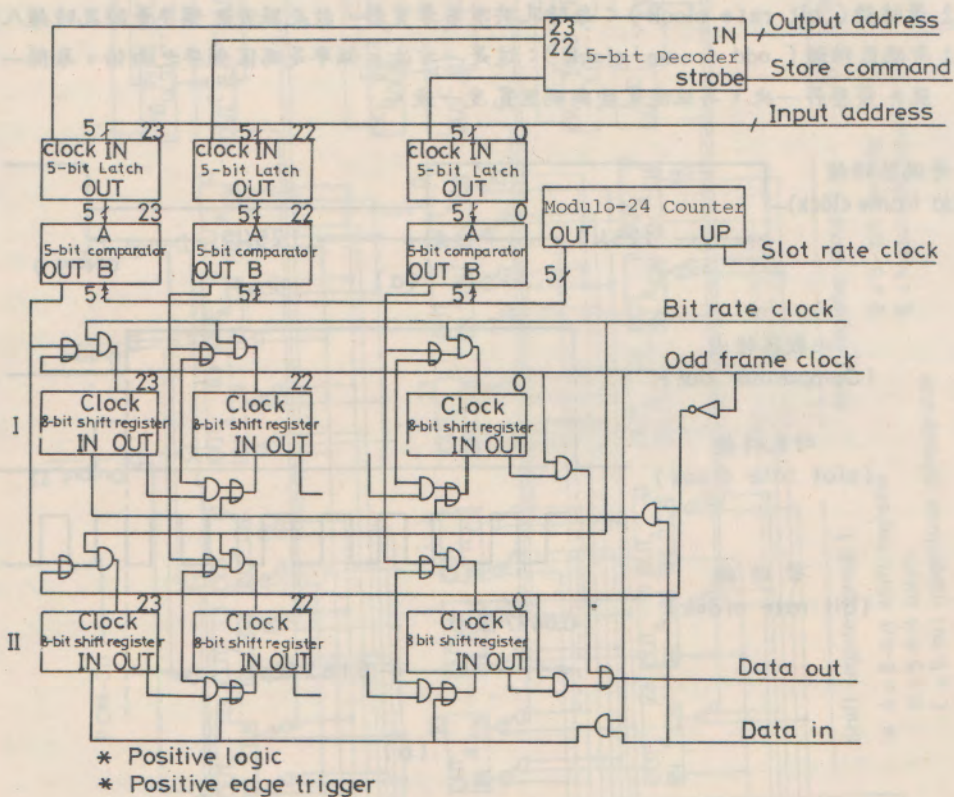


圖二 30路PCM-24之分時多工交換網

二、時孔交換器之設計

本節敘述筆者以邏輯電路所設計之一種時孔交換器。

時孔交換器必需要有一位置信息，用以控制時孔應交換之位置。一般情形下，這種位置信息在一通電話中，不會改變，因此將此種信息記錄在時孔交換器內，較為方便，設交換前每一碼匡之時孔數為M，交換後每一碼匡之時孔數為N，若 $M > N$ ，則稱為集中型時孔交換器，若 $M = N$ ，則稱為分配型時孔交換器，若 $M < N$ ，則稱為擴張型時孔交換器，集中或擴張是由話務量 (traffic load)，服務度 (grade of service) 與線路成本等因素折衷考慮所採取之設計方法。本文就其中最簡單的分配型時孔交換器做一設計。圖三是利用數位積體電路所設計之PCM-



圖三 廿四路時孔交換器之邏輯電路 (PCM)

24 分配型時孔交換器，此種時孔交換器之輸出，輸入信號分為下列三類：

(一)資料信號：資料信號是PCM-24中之話音信號 (voice signal)，各路電話分置於24個時孔，欲交換之資料信號，由時孔交換器之資料輸入 (data in) 端接入，交換後即自其資料輸出 (data out) 端輸出。

(二)控制信號：控制信號是用以控制時孔交換之位置。它分為三種：

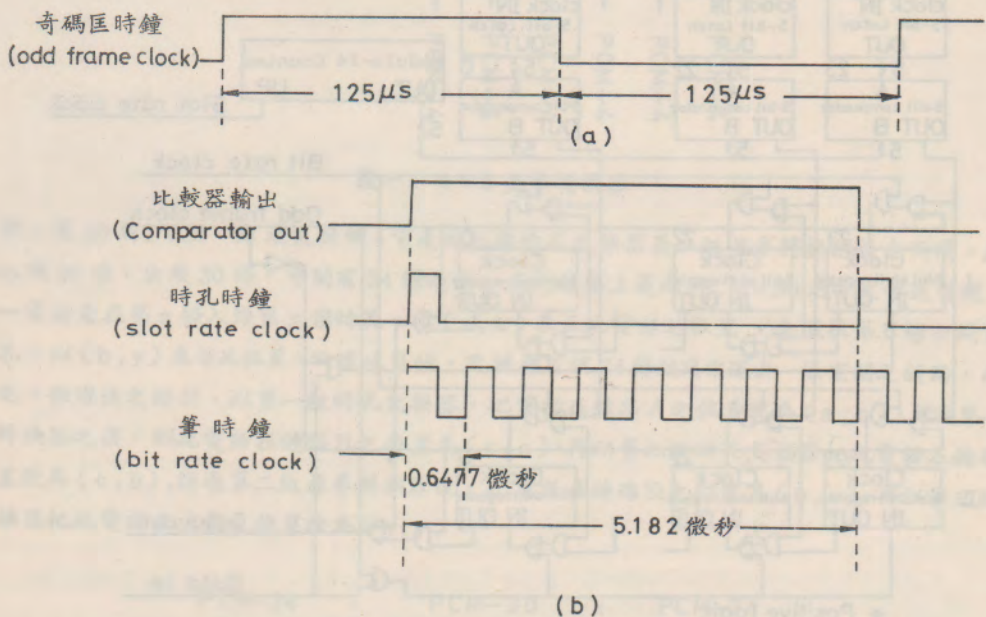
1. 輸入位置 (input address)：24個時孔需要5筆 (Bit) 來表示其位置，輸入位置指

交換前某一路資料所在時孔之位置。

2. 輸出位置 (output address) : 亦用 5 筆來表示上述某一路資料交換後應安置在那一個時孔之位置。
3. 貯存命令 (store command) : 因輸入位置與輸出位置並不是每一碼區均在改變, 這種改變發生之速度約是在數分鐘左右。因此中央控制單元 (CPU) 只要把這些位置信號發出, 另以一貯存命令, 將其貯存在時孔交換器內即可。這樣的設計可使中央處理單元減少對時孔交換器管理的時間。

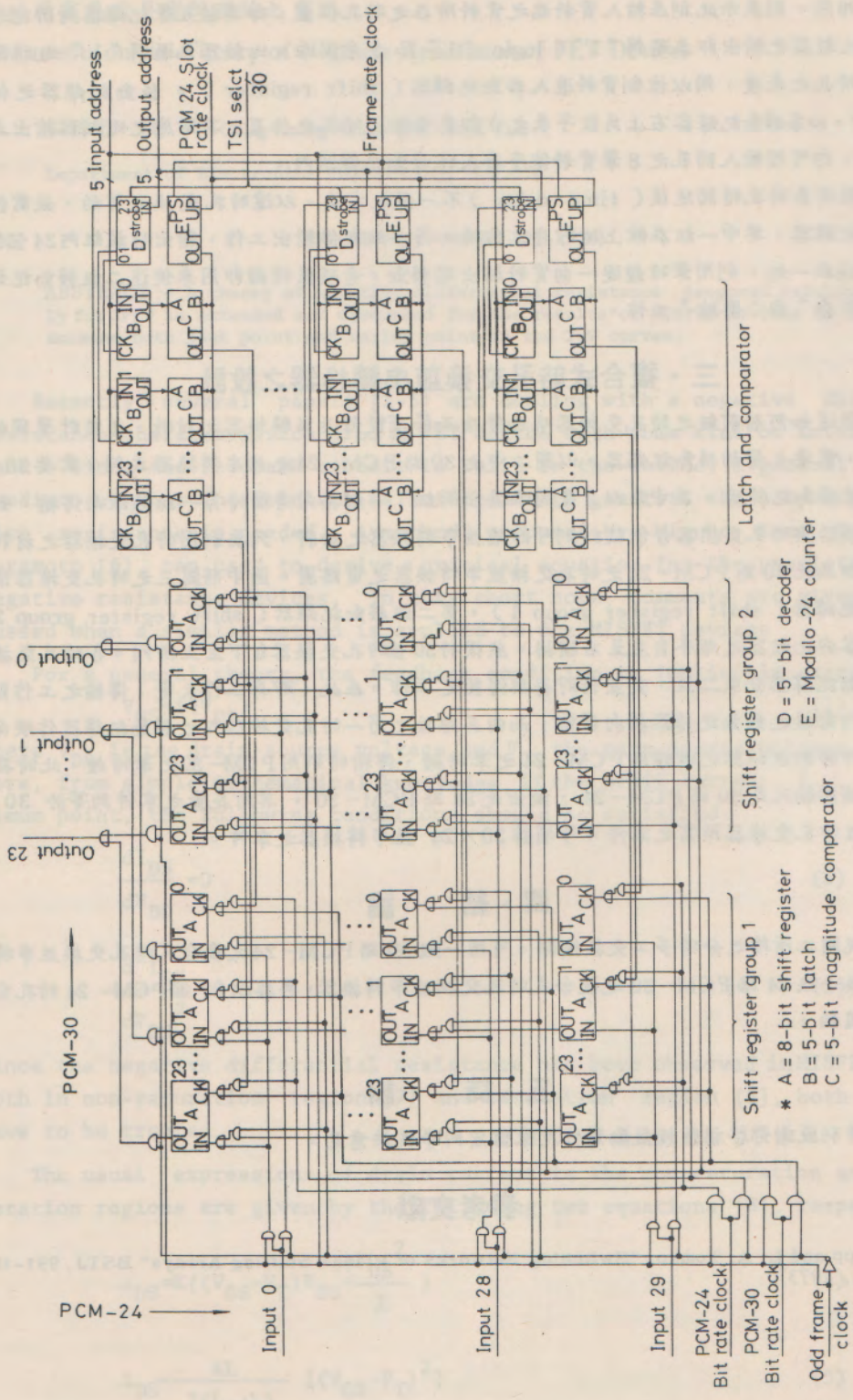
(三) 標時信號 (timing signal) : 標時信號共需三種, 參考圖四。

1. 時孔時鐘 (slot rate clock) : 這是一列脈波, 其週期與時孔一致, 時孔開始時, 即產生此脈波。
2. 筆時鐘 (bit rate clock) : 每時孔共有 8 筆資料, 故此脈波之頻率是時孔時鐘八倍。
3. 奇碼區時鐘 (odd frame clock) : 這是一方波, 頻率是碼區頻率之兩倍。每隔一個碼區, 電壓昇一次, 其脈波寬度與碼區寬度一致。



圖四 標時信號

此時孔交換器利用上述信號可將時孔交換。參考圖三, 中央控制單元送來的輸出位置信號經五筆解碼器 (5-bit decoder), 接到各五筆記錄器 (5-bit latch) 之貯存控制 (即時鐘 (clock) 之接腳上, 輸入位置信號則接到各五筆記錄器之輸入端, 欲改變某一輸入時孔所欲接到之輸出時孔位置, 中央處理單位需同時將輸入位置與輸出位置共十筆 (bit) 信號送出, 並發出貯存命令, 將輸入位置與輸出位置, 共十筆信號送出, 並發出貯存命令, 將輸入位置信號存入由輸入位置信號所選定之五筆記錄器內。24 進計數器 (modulo-24 counter) 用以計數時孔數, 它在每一碼區開始時起算, 每時孔完畢即加一, 此計數器之輸出與前述五筆記錄器內各輸入位置比



圖五 30路PCM-24複合式時孔交換並串轉換器

較，如果相同，則表示此刻在輸入資料端之資料所在之時孔位置，即為該五筆記錄器內所記之位置，此時比較器之輸出即為邏輯“1”（logic “1”），參考圖四。比較器為邏輯“1”之時間，只有一個時孔之長度，用以控制資料進入移動記錄器（shift register）。移動記錄器之位置（在圖三中，以各移動記錄器右上角數字表之）即表示輸出時孔之位置，其對應之比較器輸出為邏輯“1”，即可將輸入時孔之8筆資料依序存入該移動記錄器內。

• 因利用使各時孔時間延後（time delay）不一致之方法，以達時孔交換之目的，故需使用兩組移動記錄器，其中一組在做上述貯存工作時，另一組即做輸出工作，輸出時該組內24個移動記錄器串接在一起，利用筆時鐘逐一向資料輸出端移動。奇碼區時鐘即用來使這二組移動記錄器輪流做“貯存”與“傳輸”工作。

三、複合式時孔交換並串轉換器之設計

本節敘述如何將前級之時孔交換器略加修改而節省製作並串轉換器之材料，蓋設計單獨的並串轉換器，需要大量的移動記錄器，以圖二中之30路PCM-24之並串轉換器為例，需要 $30 \times 24 \times 2$ 個移動記錄器，其中乘以2是因為要分兩組，一組橫向傳輸時另一組做縱向傳輸。如果將並串轉換器與時孔交換器合併設計則可節省並串轉換器之材料，只要利用時孔交換器之材料即可，圖五即為此30路PCM-24之時孔交換並串轉換器之電路圖。圖中將圖三之時孔交換器依第一組移動記錄器（shift register group 1），第二組移動記錄器（shift register group 2），及記錄器與比較器之順序自左至右橫排。然後將30個時孔交換器自下至上排列。各時孔交換器仍將其移動記錄器分成二組，交互作貯存與傳輸之工作。在此，貯存工作未變；傳輸之工作則不向其同組內鄰接之移動記錄器橫向移動，而向其鄰接之另一時孔交換器內之移動記錄器作縱向移動。貯存時移動記錄器之時鐘用PCM-24之筆時鐘，傳輸時則用PCM-30之筆時鐘，此時孔交換並串轉換器輸入是30路PCM-24，輸出是24路PCM-30，其所花費之零件約等於30個PCM-24時孔交換器所需之零件。可省掉 30×24 並串轉換器之零件。

四、結 論

欲實現圖二所繪之分時多工交換網路，可用一級30路PCM-24之複合式時孔交換並串轉換器，再銜接一級24路PCM-30之複合式時孔交換並串轉換器，再接以24個PCM-24時孔交換器而達成目的。

五、誌 謝

在此特別感謝鄧啓福教授鼓勵寫作及陳信宏同學提供意見。

參考文獻

R. S. Krupp and L. A. Tomko, "Switching Networks of Planar Shifting Arrays" BSTJ, 991-1007 (July-Aug., 1973).