

第一章 緒論

氮化加比起傳統之 III-V 材料如砷化鎵來說，具有較高之崩潰電壓溫度係數、寬能隙、高熱導性且本身氮化鎵為直接能隙之材料，與銦化鎵及鋁化鎵做混合的三元材料可發光波長可以涵蓋可見光範圍，且氮化鎵之材料具有高穩定性因此，不論是在光電材料或是高速電子元件¹⁻⁴，氮化鎵都是具有潛力之材料，所以也使得氮化鎵成為熱門之研究材料。

隨著磊晶技術和元件製程技術之快速發長，氮化鎵之研究也慢慢的從材料特性之研究轉向元件之製作技術上，再目前之元件運用上最常見的有利用 GaN 材料可用來製作之 HEMT 及藍綠光發光二極體(LEDs)及雷射二極體(LDs)。由於全彩顯示看板(full-color display)需要紅、綠、藍(RGB)三種基本色光，因此藍綠光發光二極體元件將可以提供儀器、號誌、通訊產品等更多的顯示顏色。至於藍綠光雷射二極體最重要的應用是用於光資訊儲存(optical data storage)部分，可以提升光儲存記憶密度。因此對於 GaN 元件製程的開發研究是相當重要的。

而在半導體元件製程技術上元件氧化和蝕刻技術為兩個重要之主題，而這兩個製程技術便引響了氮化鎵光電元件和高速電子元件之元件特性，因此，本論文主要便是探討光致化學氧化/蝕刻之技術。

在氮化鎵材料上配合氧化製程技術便可以完成金氧半電容元件(MOS)，最先氮化鎵氧化膜是經由 PECVD，真空濺鍍機或是電子束沉積各種介電層，其中包括 SiO_2^5 、 Si_3N_4^6 、 Ga_2O_3^7 、 Gd_2O_3^8 等，然而這些非自然成長之氧化膜再介面處易有大量缺陷，而另一方面如在氮化鎵使用高溫在氧氣環境下完成之乾式氧化⁹，不僅其氧化速率緩慢，而又由於其反應溫度高達 800~900 度，因此對於藍光發光元件之量子井之異質介面造成引響，使量子井之能帶造成變化，而又可能造

成 InGaN 中之 In 析出，而影響元件特性，因此在此處使用之光致電化學氧化 (Photoelectrochemistry -PEC)¹⁰⁻¹⁵ 由於是在常溫下成長氧化膜，引此可以必免在高溫環境中造成多重量子井之破壞，而光致電化學氧化不僅具有較高的氧化速率，其生成之氧化膜也具有較高之品質，因此光致電化學氧化便是本論文討論之重點。

另一方面，由於 GaN 具有相當高之化學穩定性，因此很難使用一般傳統之濕式蝕刻，所以一般在 GaN 蝕刻方式主要還是使用活性離子蝕刻 (RIE) 來達成蝕刻製程之目的。然而由於在 RIE 中是使用高能離子去撞擊試片，因此會對於氮化鎵造成損傷^{16,17}，而影響氮化鎵元件之特性，而由於由光致化學氧化產生之氧化物可以使用一般酸鹼去除，便可以藉由先氧化後蝕刻之方式來完成氮化鎵之濕式蝕刻，因此，在本論文中蝕刻技術也是討論重點。

而再氮化鎵元件中，目前市場上非常受到大家矚目之產品中應屬藍光發光二極體產：其中除了藍光 LED 可以作為全彩照明之用，最主要的是由於目前白光 LED 之製作是使用藍光 LED 外面使用含有螢光粉之封裝，利用藍光來激發螢光粉而使 LED 可以發出白光，而白光 LED 為被認為是取代現有照明方式之次世代照明設備。可是在 LED 之內部效率 (internal efficiency) 及外部效率 (external efficiency) 存在相當大之差距，在 LED 中，高品質之量子井可以具 90% 以上之內部效率^{18,19}，但是相對外部效率往往只有 10~20%，而最主要會致使 LED 之外部效率如此之低的原因是由於量子井所發出之光中，只有少部分之光可以從高反射率之半導體中出射到空氣之中。假設半導體中之折射率 n_s 為 3.5，從斯乃爾定律來計算，則其出射角只有 16° ，因此自發性放射立體角 $= (1/4 n_s^2) \times 4\pi$ 中大約只有 2% 之光線可以出射，而在被反射之光就有會被材料再次吸收之可能。

而為了提高 LED 出光效率的製成有許多方法，如在 LED 表面蝕刻出 2 維光子晶體結構、或是將 LED 元件之側壁蝕刻成倒角、抑或是在 LED 蝕刻許多小洞及

改變 LED 的幾何形狀來增加 LED 之發光效率^{20,21,22}，而其中之一個方法是對於 LED 發光表面進行粗化處理，以增加散射機率的方式來提高光可以從半導體中出射致空氣之比例²³，而本文中便是使用光致氧化來對 LED 做粗化處理，而我們也將探討氧化製成對於元件之引響。

本論文中，第二章介紹光致化學氧化基本原理以及發光二極體之基本原理；第三章將介紹本實驗的光致氧化實驗裝置及掃描式電子顯微鏡與原子力顯微鏡之原理；第四章討論和光致電化學氧化對於 GaN 及 GaN/AlN DBR 之氧化及蝕刻情形，第五章討論使用氧化對於 LED 元件之引響；最後在第六章作一個總結與未來展望。



第二章 原理

2-1 LED 之發光原理及外在量子效率之探討

發光二極體原理

發光二極體將電能轉換成光譜為可見光或部分紅外光的光能而輻射出來，輻射能量的轉換發生於兩個階段：首先，由於施加電能使得半導體中的載子能量高於平衡狀態的值，其次，這些載子在更高的能階狀態下，以光子自發輻射的狀態釋放出它們的能量，而這些能量相當於半導體能隙 E_g 的大小。對於均勻摻雜 p 和 n 型半導體的物質，當這兩接面結合時會形成一個 p-n 接面，在 p-n 接面提供一個順向偏壓時，電流載子的能量增加，在順向偏壓下，少數載子注入接面的兩側，且這些多餘的少數載子(excess minority carries)擴散至接面與多數載子複合，這整個自發放射(spontaneous emission)的過程描述於圖 2-1。

在接面兩側多數的少數載子會與多數的載子複合輻射而產生頻率為 ν 的光子，其關係式如下所示

$$h\nu = E_g \quad (2.1)$$

少部分的少數載子會以非輻射的方式複合，而這些載子的能量則是以熱的形式消失在晶格中。輻射複合的比率正比於順向偏壓的注入比例。儘管有部分的少數載子擴散至遠離接面的區域而發生複合，大多數的複合作用還是發生在接面邊界。依照這種方式，二極體的順向電流流動式依靠少數載子的注入，被注入的少數載子在該區域與多數載子進行複合來放出能量。當施加逆向偏壓於發光二極體時，橫過空乏區不會發生載子注入的情形，因而也不會有光的放射。

少數載子與多數載子複合放出的能量和光的關係可以下式所示。

$$E_{\lambda} = h\nu \quad (2.2)$$

E_{λ} ：電子或電洞所放出的能量

在實際發光二極體的情況， E_{λ} 隨著所使用物質的能隙和使用的情況而不同，以及摻雜種類和摻雜量的不同， E_{λ} 的值會有稍微的差異性，由圖 2-2 來說明半導體材料特性對於光的放射時，放射的波長或能量接近於能隙的大小是很重要的。我們有興趣的躍遷過程有：帶到帶(band to band)、雜質到帶(impurity to band)、施體到受體(donor to acceptor)、激子(exciton)的躍遷。

圖 2-3 為文獻中²⁴提到 GaN 材料中有可能發生的光激發躍遷過程有：激子的躍遷(excitonic transition)、帶到受體或施體到帶躍遷(free to bound transition)、施體到受體躍遷(donor to acceptor transition)、缺陷相關的躍遷(defect related transition)。由於材料特性使得氮化鎵材料具有更多種形式的躍遷，因此發光光譜更加複雜。

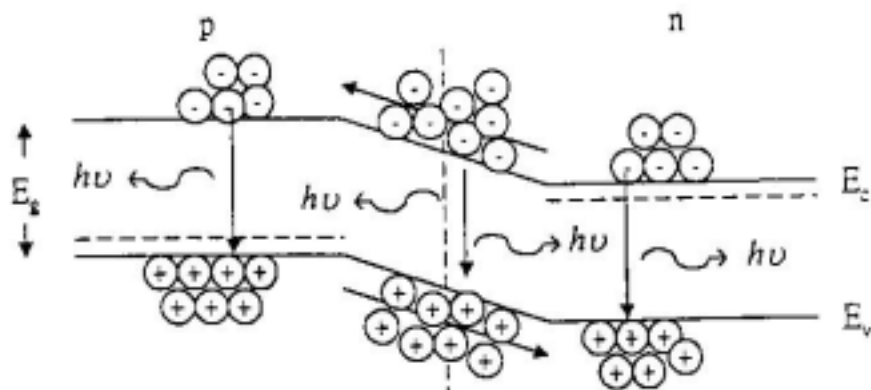


圖 2-1 光子的自發放射過程

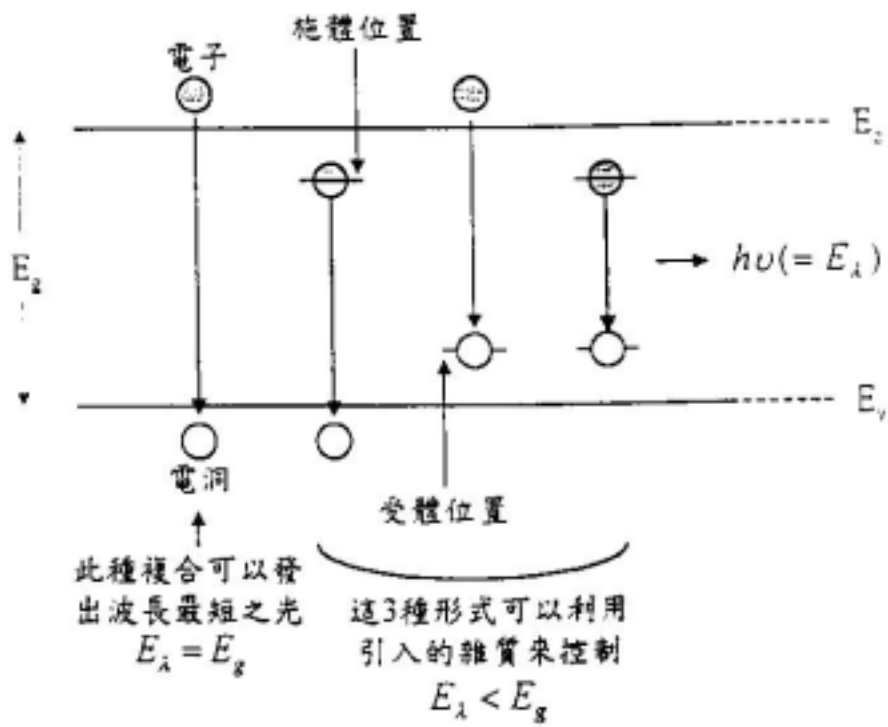


圖 2-2 發光二極體中各種形式的複合過程

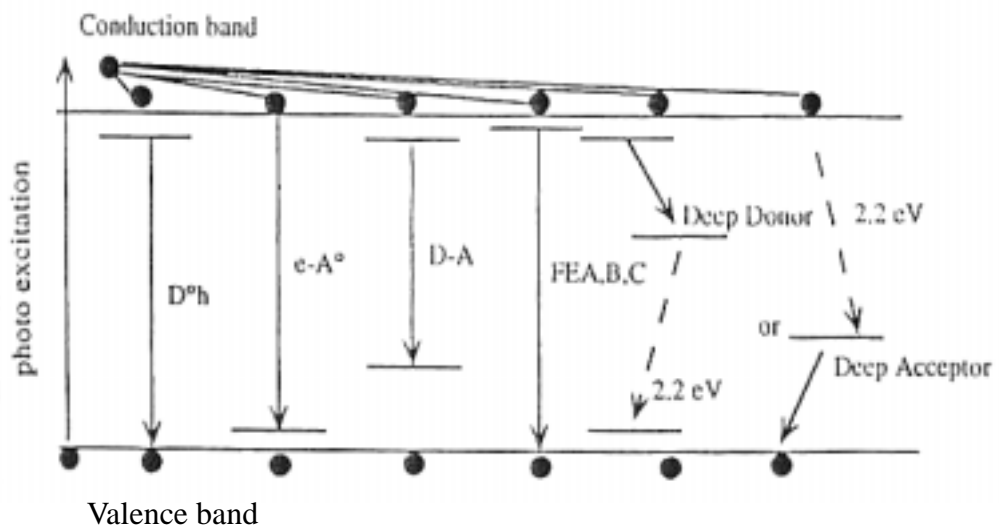


圖 2-3 氮化鎵材料中各種光激發的躍遷過程

經由表面粗話來提升外在量子效率

在LED 之內部效率(internal efficiency)及外部效率(external efficiency)存在相當大之差距，在LED中，高品質之量子井可以具90%之內部效率，但是相對外部效率往往只有10~20%，而最主要會致使LED之外部效率如此之低的原因是由於量子井所發出之光中，只有少部分之光可以從高反射率之半導體中出射到空氣之中。假設半導體中之折射率 n_s 為3.5，從斯乃爾定律來計算，則其出射角只有 16° ，因此自發性放射立體角 $= (1/4 n_s^2) \times 4\pi$ 中大約只有2%之光線可以出射，而在被反射之光就有會被材料再次吸收之可能。

因此為了提高可以出射光之強度，主要之概念便是將改變原本是在出射角以外之光線之方向，使其光線可以藉由隨機的路線分布，提高光進入出射角的機會。而要使光線從新分布之方法便是讓量子井從新吸收光能量而在一次進行載子之複合，但是這必須建立在磊晶品質很高之條件之下，且在結構材料本身便會吸收光，因此在光來回傳輸之過程中會產生衰減，而這一些被吸收光之能量也會在元件中產生熱，提高元件操作溫度，而使元件特性產生劣化。

而再文獻中其中一個提高光進入出射角的方法便是將LED發光表面作粗化處理，藉由提高表面粗糙度，增加光之散射，使光較容易從表面出射。而在文獻中，藉由此種之方法可以增加外在效率。

2-2 光致化學氧化法之原理

光致化學氧化由所處之溶液不同，最主要分為兩種：1. 酸鹼溶液 2. 水，而其反應方式也略有所不同。下面便將其氧化原理做一簡單之描述。

1. 酸鹼溶液中之光致化學氧化

下圖所示為 n-型氮化鎵在固/液相平衡能帶圖，在故意界面，由於廢米能接與液體化學能的平衡，會形成表面電廠，致使氮化鎵的價帶和導電帶向下彎曲。而這種能帶和 n-型半導體與金屬形成蕭基界面時之能帶相類似，此時如果有高於半導體能隙之光子入射半導體中，其所激發出來之熱電動會在面電場之驅動之下，熱電洞會如圖所示，會受到表面電場的影響而移動到固液介面，並大量累積。此時在固液介面處若存有適當的還原機 (Reducing agent)，這些高能熱電動，便會在固液介面處場生氧化反應

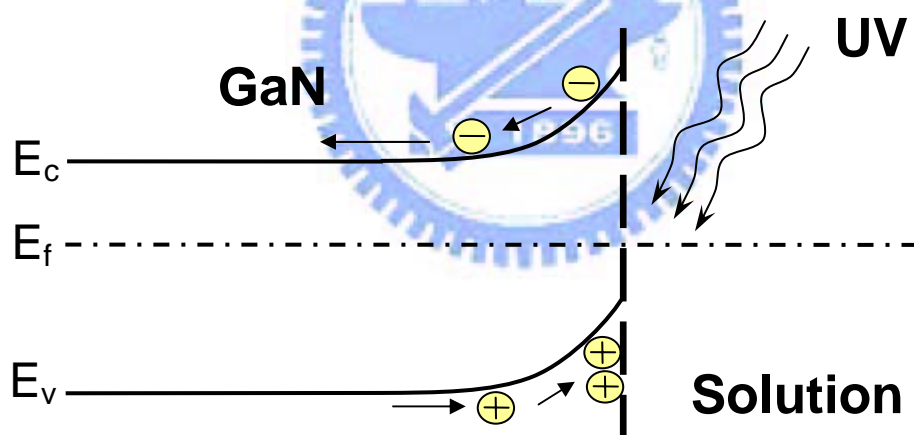
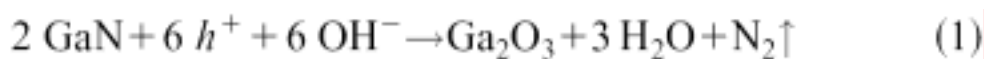


圖 2-4 n-型氮化鎵在在外加正偏壓下之能帶平衡圖

而向氮化鎵內部移動之高共能熱電子，會經由金屬電擊的導引，從氮化鎵試片備導致電解液中

而當氮化鎵和溶液之界面存在足夠之電洞，在紫外光的輔助之下，氮化鎵便會在固液界面產生氧化反應，其反應是如下¹¹



相同地，下圖為P型氮化鎵之固/液能帶圖，在p型氮化鎵中，其費米能階較靠近價電帶，因此，在費米能階和化學能達到平衡時，在介面處的電場不同於n型氮化鎵，會在價電帶和導電帶向上彎曲。

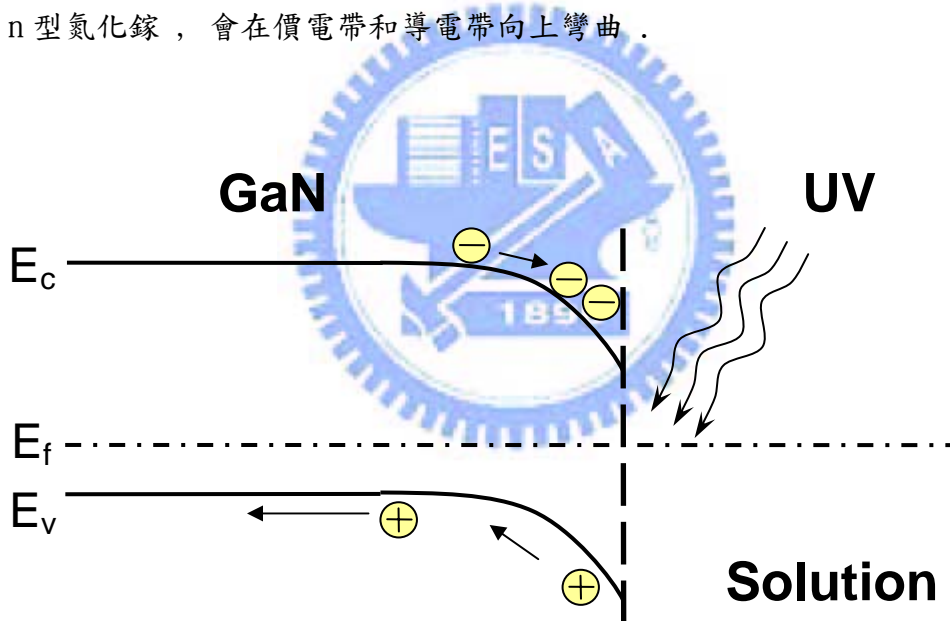


圖 2-5 p-型氮化鎵在在外加正偏壓下之能帶平衡圖

此時以高於半導體能隙的光子入射半導體中，位在氮導體中激發出高能量的熱電洞和熱電子，但是在相反之表面電場驅動之下，熱電子會向固液界面累積，而熱電洞則會經由氮化鎵上之電極導入電解液中，在這種情況下，由於固液界面缺乏電動，氧化還原反應便無法產生，便無法在氮化鎵表面形成氧化膜。

故 P 型氮化鎵之氧化較 n 型氮化鎵之氧化為困難，要在 P 型氮化鎵上之發生氧化反應，首先必須要克服 p 型氮化鎵上表面電場，讓氮化鎵和電解液之介面可以累積電洞來進行氧化反應，其中常用之方法主要有二²⁵：

1. 電解液中 PH 值與其化學能位置約有 $-60\text{mV}/\text{PH}$ 之關係²⁶，固藉由改變電解質溶液可以改變溶液 PH 值進而引響其化學能位置，使得電解液化學能和氮化鎵之費米能階達成平衡時，可以在固液介面處累積電洞，以其氮化鎵在介面發生氧化反應

2. 使用外加之電流源²⁷，強制注入電流，迫使電洞向氮化鎵和電解液之介面移動，繼而發生氮化鎵之氧化反應

而在酸鹼溶液會對於氧化膜造成蝕刻在此實驗架構下，首先氧化膜會在氮化鎵表面形成和，而生成之氧化膜會被電解液所蝕刻，而當氧化速率和蝕刻速率達到平衡時，氧化膜之厚度便會成一線性關係成長。

2. 在水中之光致氧化¹⁰

當光致化學氧化之溶液使用水時，氮化鎵和水形成之固液介面能帶圖較為接近下圖之形式

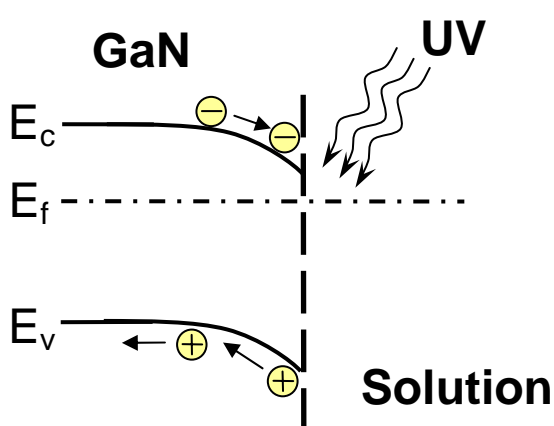


圖 2-6 氮化鎵在水中之能帶平衡圖

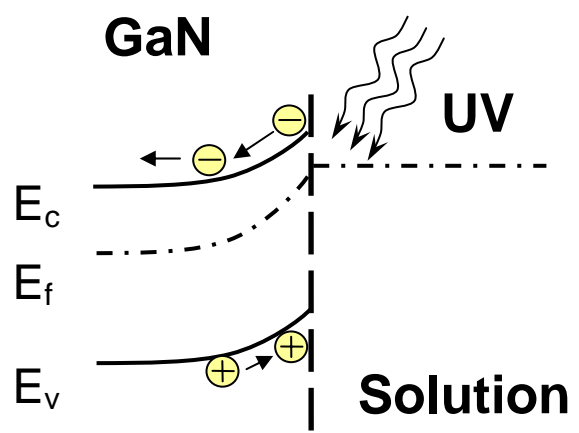


圖 2-7 氮化鎵在在外加正偏壓下之能帶平衡圖

因此，在水中，如果想要在固液介面處可以累積電洞，便需要使用在試片端施加一正電壓，強迫電洞向固液階面聚集，繼而發生氧化反應。而在此實驗架構下，由於是在水中進行氧化，因此並不會有氧化膜在氧化過程有被蝕刻之現象，因此，如果是進行較小維度，線寬之氧化過程，此種氧化方式較為可控制。而由於生成之氧化膜可以被鹽酸、硝酸等酸鹼溶液蝕刻，因此也可以經由先將氮化鎵表面進行氧化處理，再將氧化物去除來達到氮化鎵之濕式蝕刻。



第三章 實驗儀器設備

3-1 光致氧化之裝置

光致氧化反應是在一個類似直流電池的反應槽中進行，其裝置如圖所示，其中在試片上方的電極稱為工作電極(working electrode)，而相對應在於溶液中的電極稱作參考電極(reference electrode)，在此處使用鉑(platinum)作為電極。原因是因為鉑金屬具有高化學穩定性不易和溶液產生反應。在氧化過程中藉由攪拌磁石之攪拌，使反應中之溶液處於較均勻之狀態。

本實驗中我們使用 300W 的汞燈作為紫外光光源，其作用是用於提供額外的能量使氮化鎳產生氧化反應。汞燈本身是全頻光源，由於在紫外光具有高發光功率，因此適用於光致氧化實驗。(其詳細的反應過程如第 2 章第 2 節所述)。此外，外加的直流電源供應器串聯於氧化之迴路中，提供額外的直流偏壓來改變氧化情形。

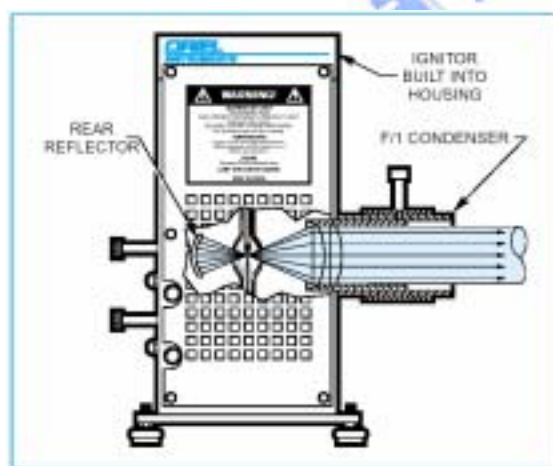


圖 3-1 汞燈結構示意圖

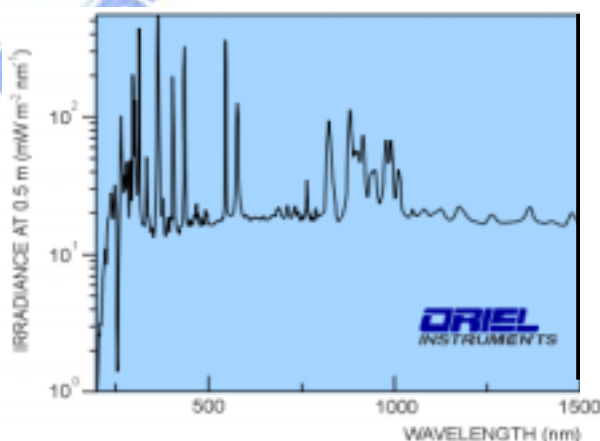


圖 3-2 汞燈頻譜圖

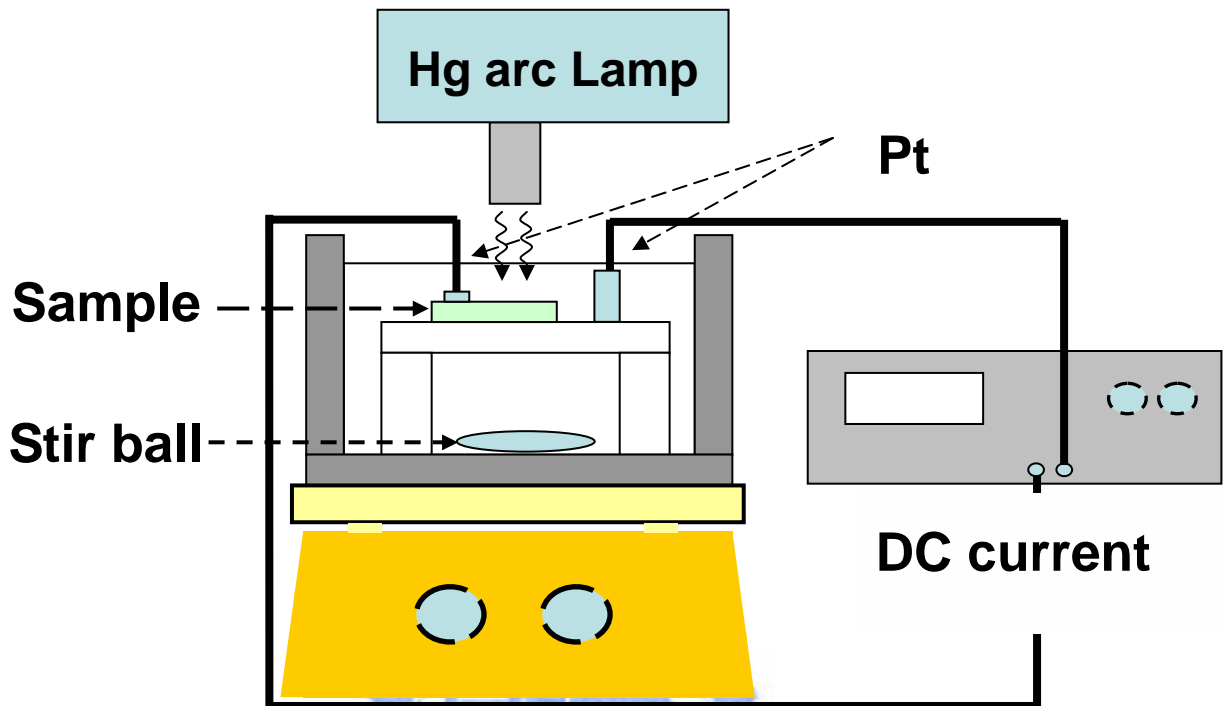


圖 3-3 氧化裝置結構示意圖

3-2 掃瞄式電子顯微鏡(Scanning Electron Microscope, SEM)

掃瞄式電子顯微鏡的影像倍率放大可達數十萬倍，遠較一般之光學顯微鏡倍率解析來的佳，而且因為 SEM 具有良好的影像景深量測能力，能清楚觀察三維空間的影像，使得掃瞄式電子顯微鏡可以清楚的觀察高低差程度較大的樣品型態。除此之外，掃瞄式電子顯微鏡也能另外加裝其他的偵測器，來檢測收集電子以外的訊號，使掃瞄式電子顯微鏡得以廣泛應用於許多科技領域，如光電、材料、電子、生物、醫學等。

掃瞄式電子顯微鏡(SEM)的基本構造有電子槍、電磁透鏡、掃瞄線圈、偵測器等。

電子槍的主要功能就是產生電子束，經過電磁透鏡以及線圈到達樣品表面上，再由偵測器接收二次電子或入射電子的訊號在螢幕上呈現出來。電磁透鏡分為聚焦透鏡與物鏡這兩種透鏡。聚焦透鏡主要的功用即是把電子束集中在一起，

並且濾掉同調性相差很大的電子；物鏡的主要功用是在於能有效控制電子束的截面積及電子束張角。電子束的截面積直徑愈小，放大影像的倍率愈大，但電子束的截面積變小時，其訊噪比(S/N)也會相對的變小，故電子束的截面積並不能一直的無限縮小；除此之外，當電子束的截面積變小時，電子束的張角會變大，使得電子入射到樣品表面的角度差異變大，相對的電子同調性也變差，會因為這樣而導致解析度與影像對比度變差。掃瞄線圈主要功用是來控制電子束使其到達我們所要量測的樣品表面位置，從左至右一行一行的依序掃瞄樣品表面，以得到真實的樣品型態訊號。

當樣品表面受到電子束的撞擊之後，會產生許多不同的訊號，而其中最主要的有二次電子(secondary electrons)與反射電子(backscattered electrons)這兩種，分別敘述如下：

1、二次電子

二次電子為樣品裡面之原子受到電子束撞擊之後所激發出的游離電子，其主要的產生途徑有入射電子束撞擊樣品表面後所產生的二次電子以及反射電子撞擊樣品表面後所產生的二次電子。

因為二次電子的主要來源為樣品表面的原子，其訊號較不容易受到深層結構訊號的干擾，解析度也較反射電子為高。所以二次電子的數量與入射的角度有關，入射的角度愈大，所能產生出的二次電子數目愈多。

2、反射電子

電子撞擊樣品表面後會產生反射，這種反射電子的動能會最大、訊號也最強，最常使用其來當接收的訊號。但是有部分入射的電子會深入至樣品的裡層，再從裡層反彈出來，故一般入射的電子束並不會以高能量入射，以免裡層的訊號干擾表面訊號的分析。

影響反射電子的主要因素有兩個：樣品的原子序與電子束的入射角度。樣品原子的原子序大，所引發的反射電子數目就大，樣品原子的原子序小，反彈的電子數目就少。電子束入射角度的不同，也會使反射的電子束有所差異，垂直入射的電子不容易反射出，斜向入射的電子反射機會則較大。

因為原子序的大小不同所導致反射電子數的不同而產生的對比度，能用來區別材料中不相同的元素。而且因入射的角度不同所產生的對比度，則可以用來區

別樣品表面高低起伏的型態。

SEM 的偵測器前源通常有一個網狀的金屬製材料，當在收集產生的電子時，此網狀金屬與樣品之間會施加一個偏壓(通常在 -50V 到 250V 之間)，用來選擇所要偵測的電子，如圖 3.3 所示。因為反射電子的動能比二次電子的動能大，若在網狀金屬與樣品間施加 -50V 的偏壓，則只有反射電子才能進入偵測器，而二次電子會遭到電場排斥。若是加 250V 的偏壓，則反射電子與二次電子都可以進入偵測器，但是因為反射電子的數量要比二次電子數量少很多，所以此時以二次電子的訊號為主。

因為掃描式電子顯微鏡(SEM)的解析度高、影像之景深佳、樣品的處理方便，是目前最常使用的表面分析儀器。而隨著各種偵測器與分析理論技術的發展，掃描式電子顯微鏡將能夠分析更多的訊號，更加瞭解試片的性質變化與狀態。

在本論文實驗的 SEM 量測方面所使用的廠牌與機型是日本 Hitachi S-4000，其解析度大約 15\AA (30keV)，操作電壓範圍是 $500\text{V}\sim 30\text{kV}$ ，一般都設定在 25kV 。

3-3 原子力顯微鏡(Atomic Force Microscope, AFM)

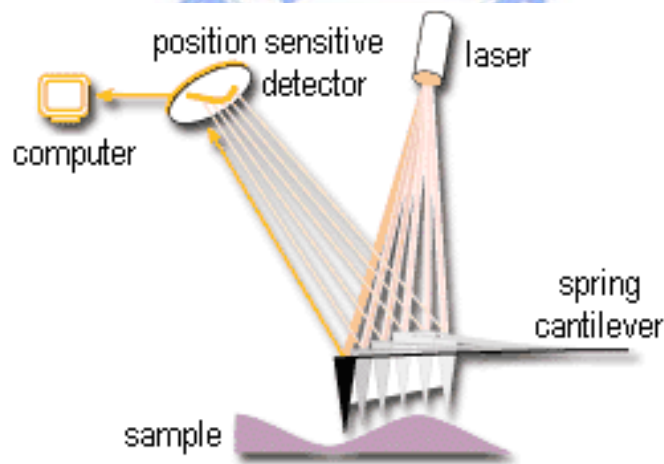


圖 3-4 原子力顯微鏡工作原理示意圖

原子力顯微鏡是利用 XY 壓電移動平台，使細微的探針在樣品表面來回掃描偵測，並且利用回饋迴路控制探針在 Z 方向上的位置。微小的探針通常黏架在懸臂式的彈簧片上，當探針接近樣品表面時，探針與樣品表面之間力場的作用力，造

成懸臂簧片之微小偏曲,此簧片的彈性變形量,可利用電容感應法,或光學偵測法來感測。在掃描的過程中,簧片的偏移訊號可以轉換成電流,輸入回饋迴路,以控制探針在 Z 方向的位置 Z,使得作用力的訊號保持一定。若作用力為單純的接觸力或凡德瓦爾力,如此得到的掃描結果 $Z(X, Y)$,就是樣品的表貌結構(topography)。

我們可用三種不同的方式操作原子力顯微鏡:接觸式(contact mode),非接觸式(non-contact mode),與敲觸式(tapping mode)。所謂接觸式是探針在掃描時,總是接觸著材料表面。非接觸式者,則是探針與材料表面總是保持一定之距離,在非接觸式掃描的回饋控制,常利用探針附著於雙極震動器(bimorph ;BM)上,在距表面數個 nm 之遠,以高頻(100kHz 到 1MHz)在 Z 方向振動。一般而言,非接觸式掃描較難操作,因探針常會為樣品表面的黏合力所吸住,在未控制環境下,材料表面常有數層水分子吸附,造成探針與材料表面間數百 nN 的毛細力,另一方面,非接觸式掃描之位置精度明顯較接觸式者為差,這是因為非接觸式之探針距離材料表面較遠所致。敲觸式掃描可說是正好介於接觸式與非階觸式之間,在敲觸式掃描中探針以高頻在 Z 方向振動,但其振幅較非接觸式者為小,而且在每一振動週期中,探針在振盪底部和樣品表面輕觸一次。由於探針仍定時接觸材料表面,所以其精確度幾乎和接觸式者相同。

在 AFM 的操作當中,由於探針與樣品表面的作用力可以控制在非常微小的量,約在 $10^{-6} \sim 10^{-10}$ N 之範圍,因此表面結構之精準度可達原子尺度。由於可以單憑接觸力的交互作用而得原子尺度的材料結構和性質的資料,原子力顯微鏡的發明,對於無法產生穿隧電流的非導體表面研究,提供了無可取代的開啟之鑰。

第四章 氮化鎵材料及 GaN/AlN DBR 結構之光致 氧化及蝕刻

本論文之主軸為探討氮化鎵材料及相關元件之氧化製程，便是討論光致氧化之實驗步驟及在不同氧化條件下之氮化鎵及 GaN/AlN DBR 結構之光致氧化及蝕刻情形，作為後續元件製成之參考。

4-1 氮化鎵材料之氧化及蝕刻實驗

這個小節中，我們將討論氮化鎵光致氧化步驟及在不同偏壓、光強度條件下，其氧化及蝕刻之特性 而我們再此小節最後也對氧化及蝕刻後之表面特性做探討，作為第五章元件製作之參考

4-1-1 氮化鎵試片之製備

氮化鎵之試片為有機氣相金屬沉積(MOCVD)所成長。首先，在氧化鋁(Sapphire, Al_2O_3)基板上成長氮化鎵之緩衝層，接著成長 $3\mu m$ 之 UID-GaN (unintentional-doped GaN)，再經由霍爾量測之後，得知其載子濃度為 $7 \times 10^{16} cm^{-3}$ 。在進行光致氧化之前，使用光阻剝離(lift-off)技術來完成金屬電極之置備，在此使用電子束蒸鍍機來蒸鍍鈦金屬，完成之圖形如圖 4-2 所示。在蒸鍍上鈦金屬後，將試片在氮氣環境下進行 $450^\circ C$ 之快速熱退火 (rapid thermal anneal-RTA)處理，使得鈦金屬和氮化鎵介面形成較好的之歐姆接面和增加鈦金屬在氮化鎵試片表面之附著力，最後，將試片切為約為 $5mm \times 5mm$ 之大小，再進行後續之實驗。

4-1-2 氮化鎵之氧化及蝕刻步驟

在進行氧化實驗之前，首先必須先對氮化鎵做清理之動作下來之動作是為了去除試片表面之污染和在大氣環境中自然形成之氧化膜，其目的是為了使後續

之光致氧化反應可以較為穩定和快速。初步清洗的步驟為：以丙酮(ACE)浸泡並放在超音波震盪器之中震盪五分鐘，以去除表面的污染物。之後將樣品自 ACE 拿出，以氮氣槍吹乾後，放置到去離子水(DI-water)中沖洗 3 分鐘。隨後將樣品自 DI-water 拿出，氮氣槍吹乾後，浸泡於鹽酸：水=1:1 之溶液中 30 秒去除氧化物。再將樣品放置到 DI-water 中沖洗 3 分鐘，最後氮氣槍吹乾完成初步清洗的步驟。其流程如表 4-1 所列。

首先試片在經由上述之清洗過程後，將之固定於實驗裝置中夾具上，再將試片置於汞燈光源下方，最後將直流電源接上；在實驗時間結束後如圖 4-3a 所示，將試片劈裂成兩半，其中一半保留氧化物在試片的表面上；另外一半使用鹽酸：水=1:1 之溶液去除其表面之氧化物，最後使用薄膜測厚儀來測量其氧化深度及使用原子力顯微鏡來量測其蝕刻之情形。氧化深度在本論文中的定義為去除氧化物後氮化鎵減少之厚度(圖 4-3b)。

4-1-3 氮化鎵之氧化及蝕刻結果與討論

1. 工作電壓對於氧化之影響

首先，在本實驗中由於是在水中完成實驗，如原理所述，我們在試片上所施加的偏壓會改變在半導體中能帶的情形，在光致氧化中偏壓為最重要之實驗參數因此首先最重要的便是觀察在不同偏壓情形下之氧化情形。

在經過光致氧化後，可以在試片表面觀察到具有顏色之薄膜，而此氧化薄膜可以使用鹽酸溶液(1:1)進行蝕刻，其氧化速率約為 $1000\text{\AA}/\text{sec}$ ，由於在氮化鎵材料中，由於其高化學穩定性，因此不容易使用一般之酸鹼溶液達成蝕刻，而此處，可以藉由先在試片表面形成氧化膜再將之蝕刻之方式，而達到對氮化鎵試片進行蝕刻之目的。

圖4-4分別為在試片上施加正偏壓5V、10V、20V、30V 之在300W UV光強度以下經過1小時之氧化試片OM，我們從圖中可以發現在不同的偏壓下，可以形

成不同情形的氧化膜，隨著偏壓之增加，相同氧化時間生成之氧化膜之厚度也隨之增加，在偏壓30V 時，我們可以發現氧化膜無法均勻的形成，是由於在高偏壓下，由於大量電洞累積於氮化鎵試片上，當氧化膜產生局部小區域之缺陷或不均勻的地方，電洞便會大量的從這些地方流向水中而使氧化膜產生變化。在此，偏壓20V 可以得到較平整之氧化膜和較快的氧化速率，因此，再本章接下來之氧化實驗大部分便是使用這個條件。

而在用鹽酸溶液去除氮化鎵表面之氧化膜以後，量測其氧化之深度情形，5V、10V、20V、30V之氧化深度分別為10、22、75.3、150 nm，隨著增加在試片上的正偏壓，我們也可以發現其氧化深度也隨之增加，其原因為在較高之正偏壓氧化條件下，隨著偏壓的上升，在氮化鎵之導帶及價電帶會向之下拉，如圖4-5所示，因此較多的電洞可以被累積在氮化鎵和水的界面，如原理所述，在氮化鎵中之電洞本身是參與化學反應的反應物之一，因此，在高正偏壓下，可以得到較高的氧化速率。

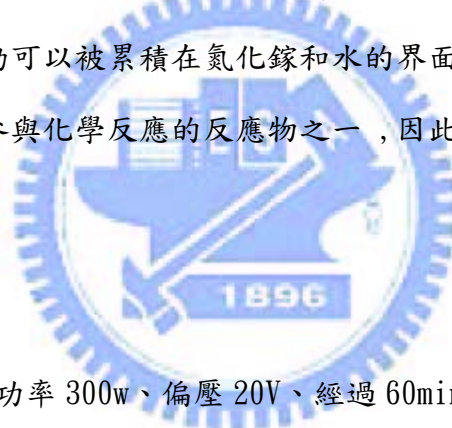


圖 4-6 為在汞燈功率 300w、偏壓 20V、經過 60min 之氧化後之試片 OM 照片，我們可以從照片看出，隨著不同的氧化膜厚度，氧化膜會形成不同之顏色不同的。在最開始時，最早氧化表面會形成淡棕色薄膜，隨後慢慢變為氮藍色，接下來便依照藍→綠→黃→澄→紅→藍的順序，膜色會形成周期性之變化，其原因是在不同的厚度之下，氧化膜會對於不同波長之光線有不同之反射率，因此藉由觀察氧化膜之顏色，我們也可以用來判斷所生成之氧化膜厚度。

圖4-7 為在汞燈功率300w、偏壓20V、經過120min 之氧化厚氮化鎵截面圖，我們可以發現在氧化的過程中，每銷耗掉1單位厚度的氮化鎵，便會成長出總共4的單位的氧化鎵，其比例在氧化過程中幾乎保持一定，因此我們只要測量試片表面的的蝕刻深度，我們也可以依此定量的推算氧化膜厚度。

圖4-8 為氧化膜之SEM圖，而我們發現在當氧化膜成長到一定厚度之後，氧化膜會在表面產生龜裂，其發生原因是因為光致氧化所產生之氧化膜本身由於體積密度不一樣，因此會造成氮化鎵和氧化膜之間形成應力，當氧化膜無法在承受氧化膜上之應力便會在表面產生龜裂¹³。

圖 4-9 分別為在試片上施加正偏壓 10V、20V、30V 之在 300W UV 光強度下，氧化深度與氧化時間之關係，我們可以看到，在不同之偏壓下，其氧化深度和時間成線性關係，而正偏壓 10V、20V、30V 其氧化速率分別為 19、66、120 Å/min，因此，只要控制好施加之偏壓，便可以控制氧化/蝕刻之速率。

而當正偏壓降到 3V 時再經過 4 小時之光致氧化後期化深度為 20nm，而當偏壓在降至 2V 時已經無法再氮化鎵上形成氧化膜，而將不同偏壓下之氧化速率做圖(圖 4-10)，而這種類似於 turn-on 之情形歸因於其能帶結構，必須要再施加正偏壓到可以使氮化鎵和水之界面處可以累積電洞，此時氧化反應才會發生。

圖 4-11 為比較氧化前後之 μ -PL，我們可以發現氧化區域之 PL 訊號中，文獻中將之歸因於是片表面之粗糙和氧化膜在氮化鎵表面形成保護減少其表面態，因此可以發現 PL 訊號有變強之現象。

2. 氧化膜之成份分析

為了確定生成物之成分，我們對於還未做過氧化之氮化鎵，氧化過後之氮畫鎵，和去除氧化膜後之試片做 EDX 分析，圖 4-12 分別為其頻譜圖，在未做過氧化之氮化鎵試片中觀察的到只看到氮和鎵之訊號，而其比率約為 1 : 1，而在氧化膜之頻譜中，氮的訊號就被氧所取代，而經過計算，鎵原子和氧原子其比率約為 2 : 3，因此我們判斷氧化物之化學式為 Ga_2O_3 ，而在圖中，可以看到在經過蝕刻以後，試片之表面又回復到只剩下氮和鎵之訊號。

3. 汞燈光源強度和氧化深度之關係

圖 4-13 為在偏壓 20V 下，在不同汞燈強度之下，分別經過 60 分鐘光致氧化過後，量測其氧化深度和光源強度之關係圖，圖中主要分為兩的區域，在小光源強度下，可發現在無汞燈罩明之下，試片之表面並不會形成氧化膜，而汞燈強度從零增加到 $14\text{mw}/\text{cm}^2$ ，可以發現氧化速率會隨著光強度而增加，是由於在光之氧化中，紫外光在試片有足夠電洞時和離子時，提供了使氮化鎵解離之能量進而產生氧化物，因此，在小光源強度下，氧化速率會隨著光源之強度而增加。

而當汞燈強度大於 $14\text{mw}/\text{cm}^2$ 之後，可以發現氧化速率並不會隨著光強度而增加，原因是由於在光致氧化中，由於我們在試片端施加高正偏壓，已經提供試片足夠之電洞，而在紫外光強度高於臨界值後，試片氧化之速率面便會被水分子擴散速率所限制住，因此氧化速率會呈現飽和之現象。

4. 蝕刻後之表面特性

圖 4-14 為在汞燈功率 300w，偏壓 20V 下，分別經過 30、60、120、240 分鐘光致氧化過後，去除其表面氧化膜，完成蝕刻過程以後之表面 AFM 圖，我們可以發現，隨著氧化時間的增加（氧化深度的增加），其表面也隨之跟著越來越粗糙，圖 4-15 便是將不同之氧化時間和表面粗糙度做圖，表面粗糙度會隨著氧化深度增加。

圖 4-16 為經過氧化後試片之 TEM，從圖中可以看到氧化較慢之區域會形成小禿起，而其中便是晶體中之錯位，而在氧化過程中，在於再錯位的載子容易被限制住，而在光致氧化過程中，電洞本身有著決定性的引響，所以當錯位將電動捕捉住以後，再缺錯位處的氧化反應也因此而變慢，而隨著氧化時間的增加，這一些應為缺陷所留下來的區域也越來越明顯，試片表面的粗糙度就因此跟著增加。

4-2 GaN/AlN DBR 結構之光致氧化及蝕刻

再這小節中，我們探討再 GaN/AlN DBR 結構之光致氧化及蝕刻情形及其在氮化鎵製程中之應用。

4-2-1 GaN/AlN DBR 結構之製備

我們使用 Emcore 型號 D-75 的 MOCVD 系統，在兩吋的 sapphire 基板上成長 AlN/GaN DBRs，以 TMGa 與 TMAI 當鎵與鋁的有機分子源，以氨氣(NH₃)當氮的分子源。進行磊晶之前必須先在氨氣環境下，先以高溫進行十分鐘去除氧化層動作，然後在低溫成長 30nm 厚度的氮化鎵緩衝層後，再成長 1 μm 厚的 GaN，接著在完全是處於氨氣環境下的反應腔內成長 20 對的氮化鋁(AlN)與氮化鎵(GaN) DBR。在進行光致氧化之前，使用光阻剝離技術來完成金屬電極之致備，在此使用電子束蒸鍍機來蒸鍍鈦金屬，完成之圖形如圖 4-2 所示。在蒸鍍上太金屬後，將試片在氨氣環境下進行 450°C 之快速熱退火 (rapid thermal anneal-RTA)，使得太金屬和氮化鎵有較好的行成叫好之歐姆接面和增加太金屬和氮化鎵試片之附著力，最後，將試片切為約為 5mm x 5mm 之大小，再進行後續之實驗。

4-2-2 GaN/AlN DBR 之氧化及蝕刻步驟

首先試片在經由上述之清洗過程後，將之固定於是夾具上，在將試片對準於汞燈光源，最後在將直流電源接上；在時間結束後，在將試片分成兩半，其中一半保留氧化鎵在試片的表面上；另外一半使用鹽酸：水=1：1 之溶液去除其表面之氧化物，最後使用薄膜測厚儀來丈量其氧化深度及使用原子力顯微鏡來量測其表面氧化及蝕刻之情形。

4-2-3 GaN/AlN DBR 之氧化及蝕刻結果與討論

在此我們對於 AlN/GaN DBR 在汞燈功率 300w，偏壓 20V 下分別經過 5、15、30、60、90 分鐘光致氧化過後，同樣以鹽酸溶液去除氧化膜後，我們測量其氧化深度，在圖 4-17 我們發現在一定氧化時間之後，我們發現在 DBR 試片在經過 15 分鐘氧化以後，試片表面的氧化會停止在固定的深度，並不會像氮化鎵一樣，隨著氧化時間增加，而我們量測其氧化深度，大約便是再試片最上層之氮化鎵之厚度，而在 GaN/AlN 材料中存在的高氧化選擇比，其一是因為 AlN 本身是半絕緣，而氮化鎵為輕微 n 型參雜，而由於在光致氧化中，由於載子的流動是引響氧化進行的重要因素，因此 AlN 再天生上便不容易藉由光致氧化之方式達到氧化，而另一方面又由於 AlN 之擁有較高之能隙(energy band gap)，所以 GaN/AlN DBR 會形成如圖 4-18 之能帶圖，在異質界面中，載子會傾向低能隙的區域移動²⁸，因此也成為了 AlN 不易氧化之原因之一。

圖 4-19 為 300w，偏壓 20V 下分別經過 30 分鐘光致氧化過後，同樣以鹽酸溶液去除氧化膜後之表面蝕刻 AFM，我們可以看到再經過氧化/蝕刻過程後，其 Rms 為 4.4 nm，而剛成長完之 AlN/GaN DBR Rms 為 3.5，可以發現試片之表面仍然保持相當良好之情形。

再文獻中，AlN/GaN 再鹼性同 KOH 溶液中，藉由光致氧化一樣可以擁有相當高之蝕刻比，但是在文獻中^{29,30}也指出再 KOH 溶液中，AlN 本身就會被慢慢蝕刻，表面可能就會因此受到引響，但是在此處，氮化鎵薄膜再鹽酸溶液中，蝕刻速率高達 100nm/sec 因此，只要短時間便可以完成蝕刻，減少試片在酸鹼溶液中之時間，藉以達到減少試片表面之傷害。

1. 在丙酮溶液中使用超音波震盪 3 分鐘
2. 在去離子水中(DI water)沖洗 3 分鐘
3. 使用氮氣吹乾
4. 浸泡於鹽酸：水=1：1 之溶液中 30 秒
5. 在去離子水中(DI water)沖洗 3 分鐘
6. 使用氮氣吹乾

表 4-1 光致氧化前之試片清理步驟





圖 4-1 氮化鎵和 GaN/AlN DBR 結構示意圖

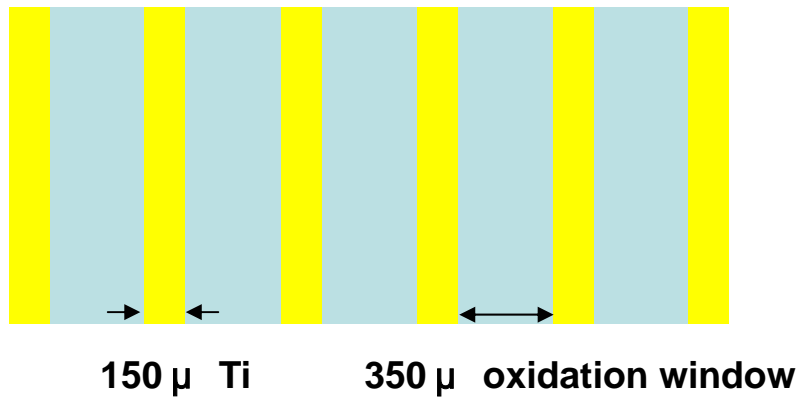


圖 4-2 氧化試片電極示意圖

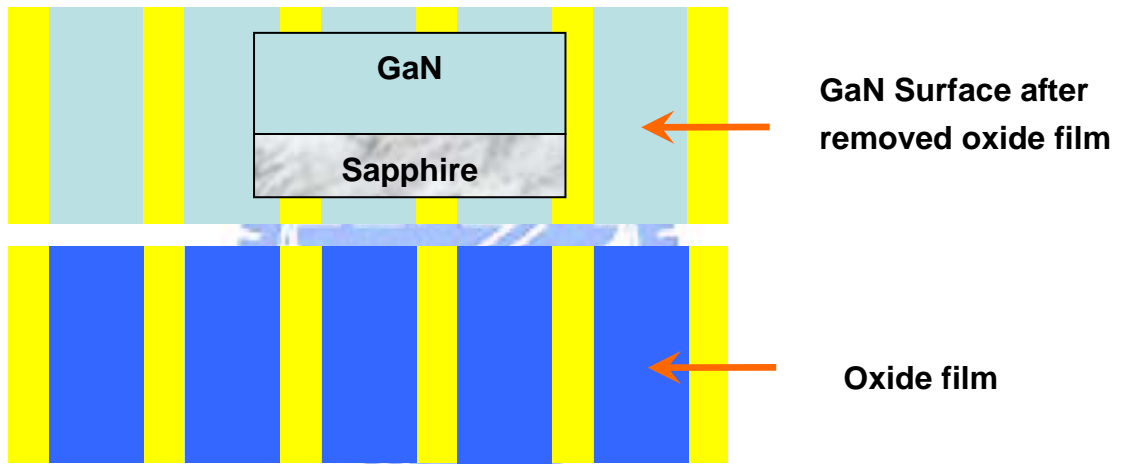


圖 4-3a 光致氧化後試片處理示意圖

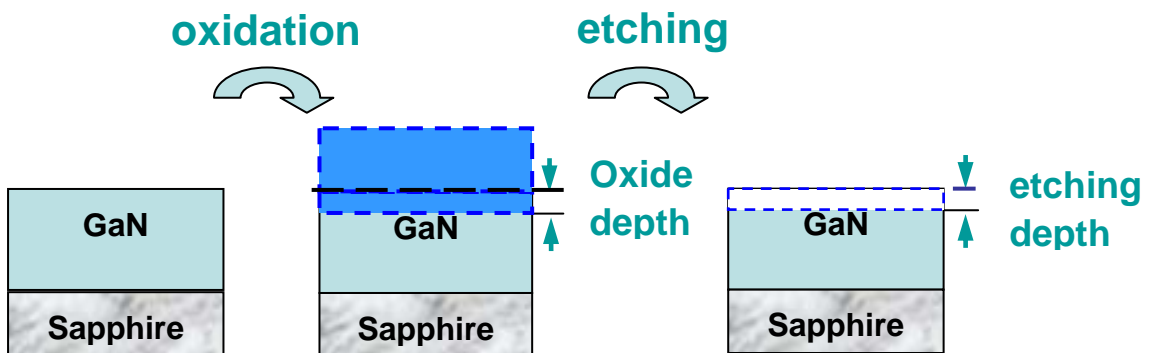


圖 4-3b 光致氧化後試片處理示意圖

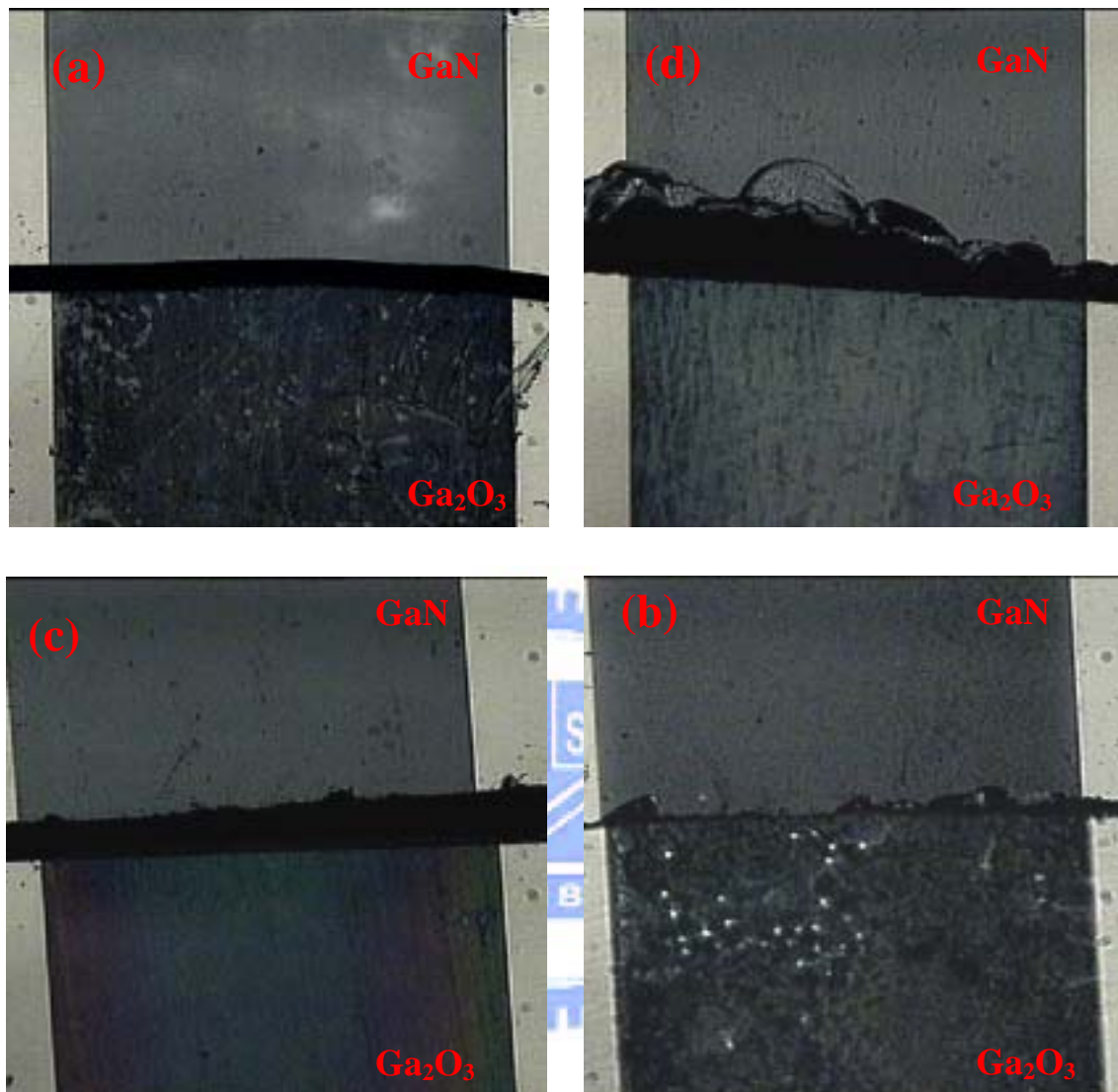


圖 4-4 氮化鎵再(a)5V , (b)10V, (c)20V ,(d)30V 偏壓下 ,
經過 60 分鐘後光致氧化後,試片之氧化和蝕刻 OM

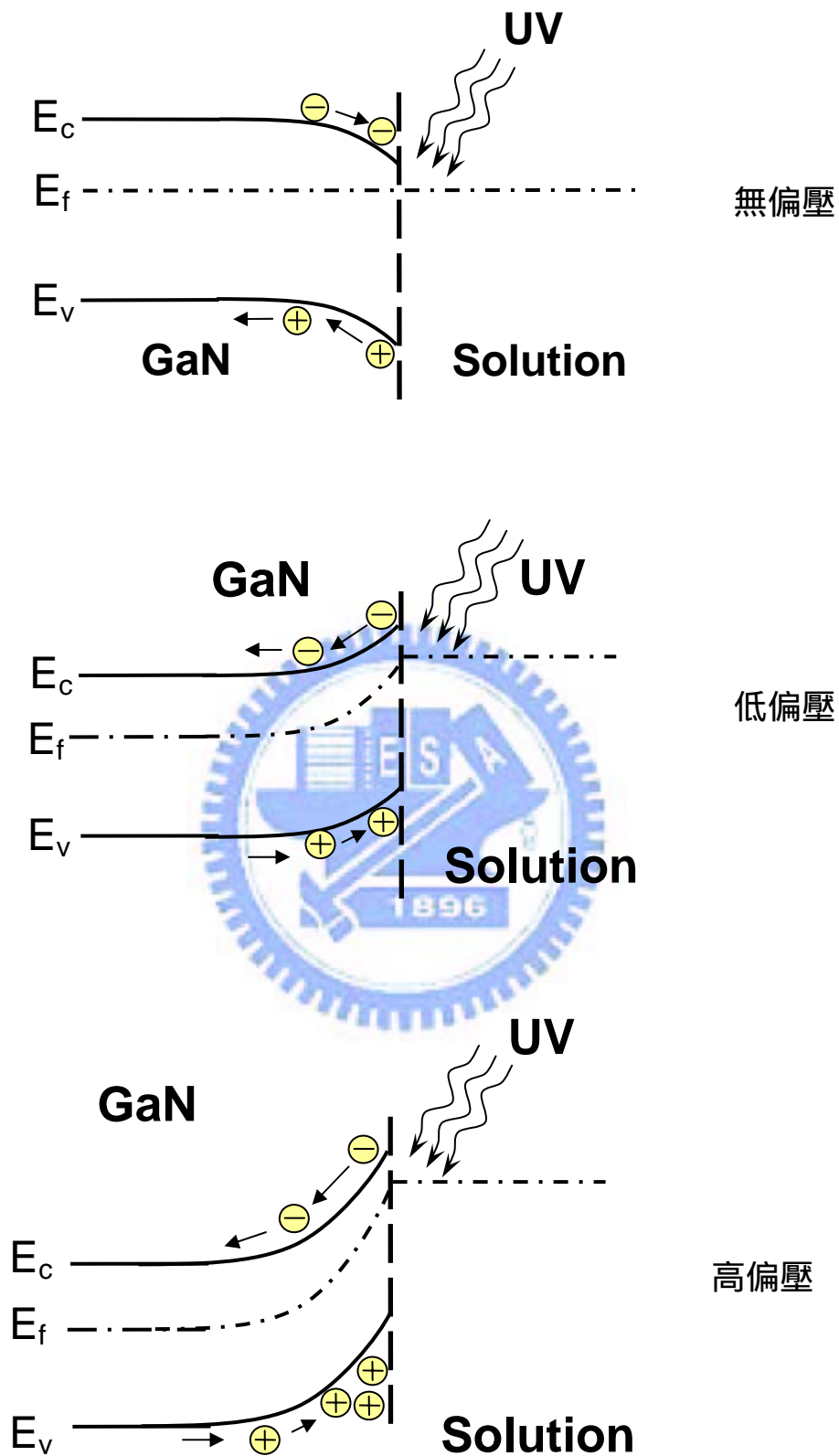


圖 4-5 在不同偏壓中變化能帶示意圖

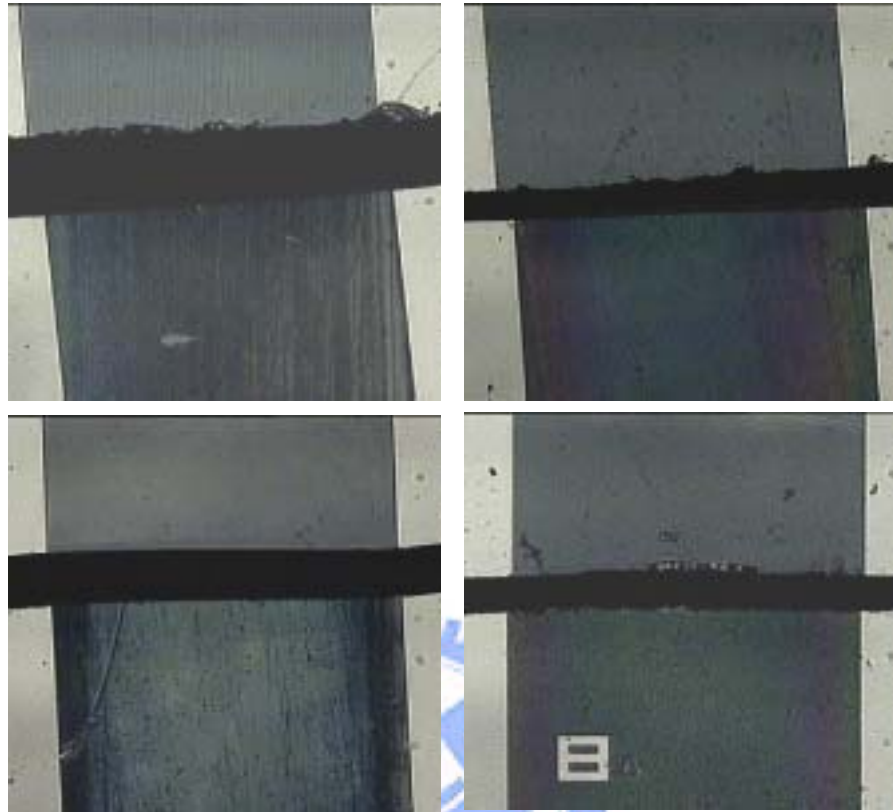


圖 4-6 氮化鎵再 20V 偏壓下 ,經過(a)15 , (b)30, (c)60 ,(d)120 分鐘後光致氧化後,試片之氧化和蝕刻 OM

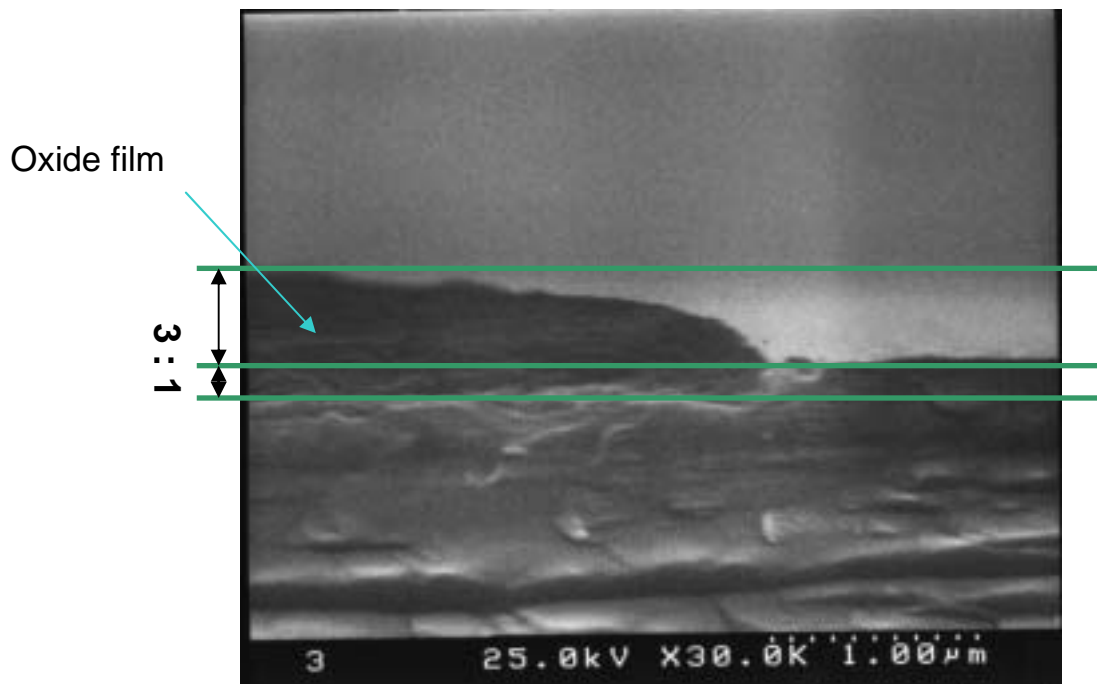


圖 4-7 20V, 120 min 氮化鎂氧化試片之截面圖

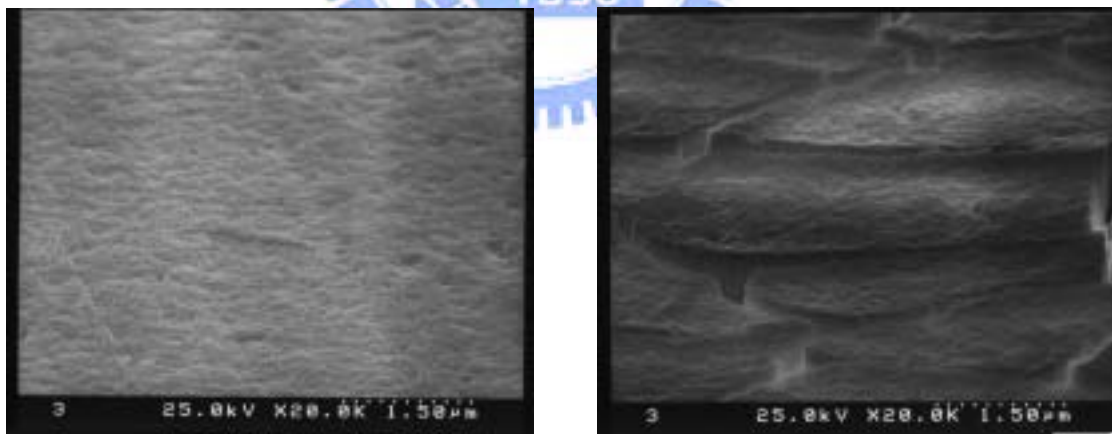


圖 4-8 汞燈強度 300W, 20V, 氧化膜之 SEM

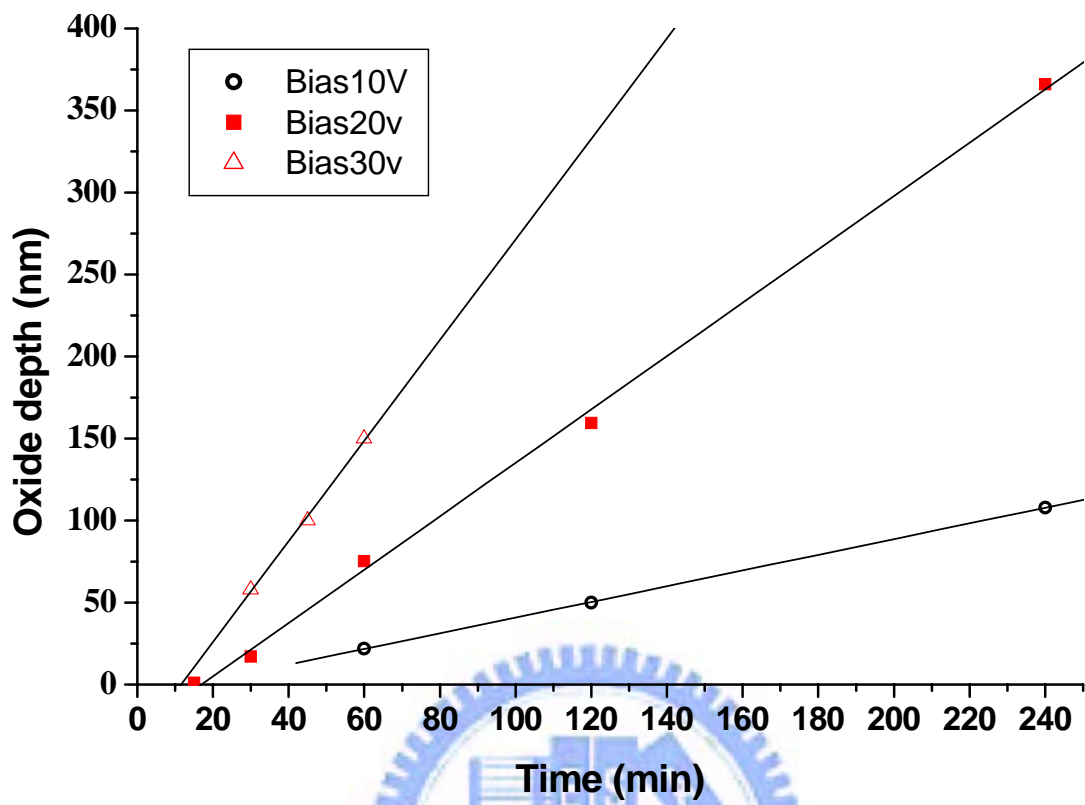


圖 4-9 不同偏壓下，氧化深度和時間之關係圖

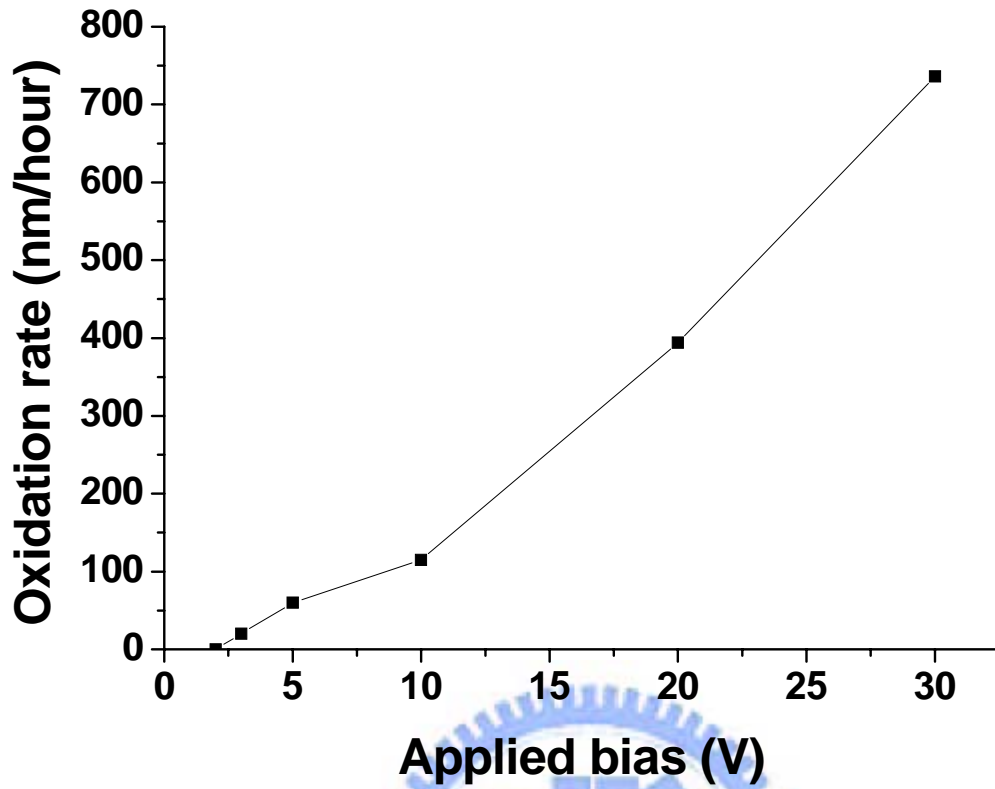


圖 4-10 偏壓和氧化速率之關係圖

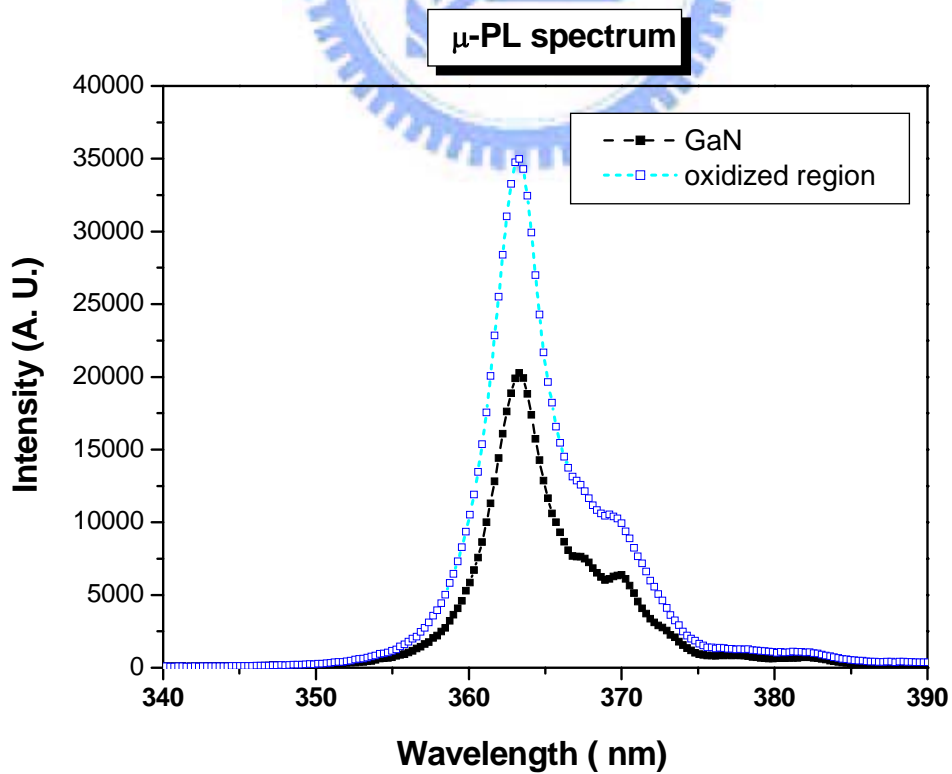


圖 4-11 氧化前和)氧化後之 μ-PL

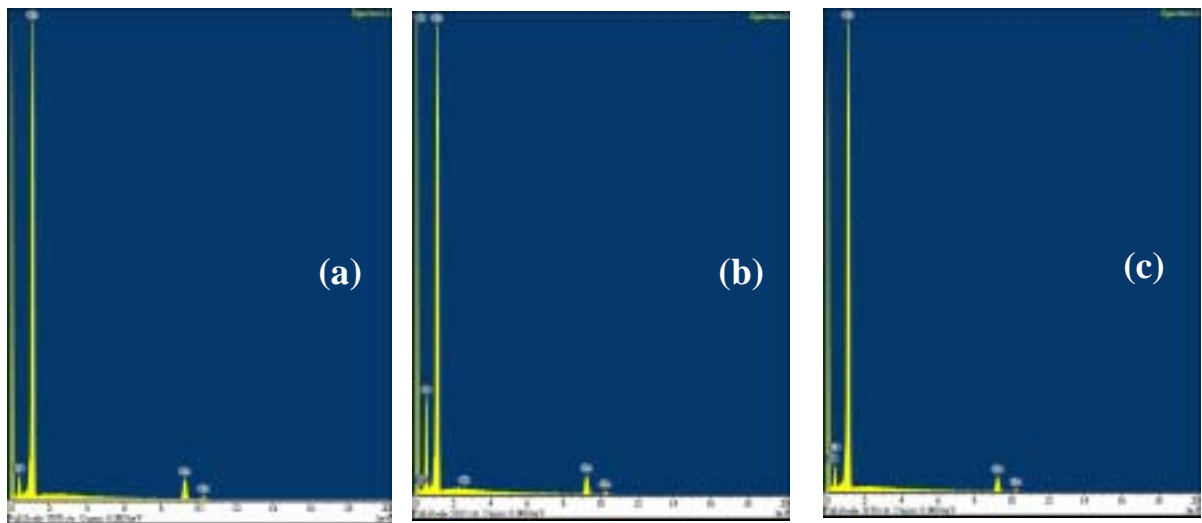


圖 4-12 (a)氧化前(b)氧化後(c)蝕刻後 之 EDX 頻譜圖

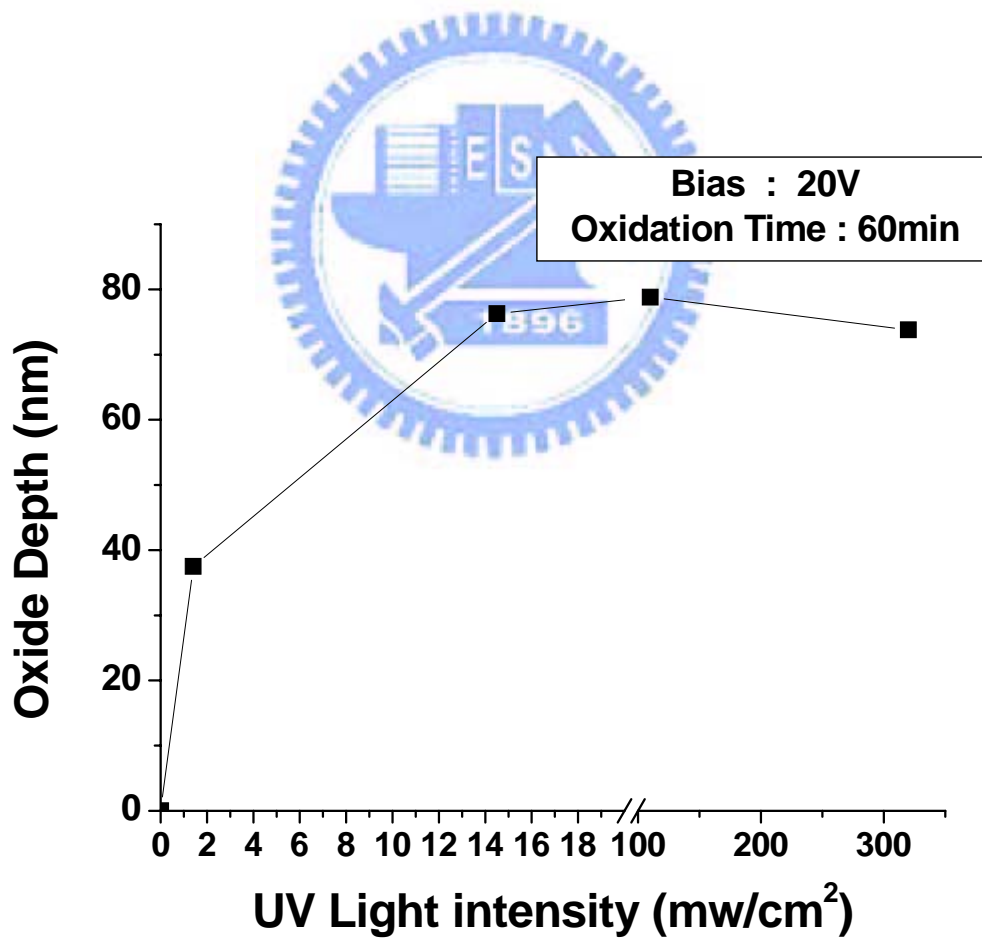


圖 4-13 光源強度和氧化深度之關係圖

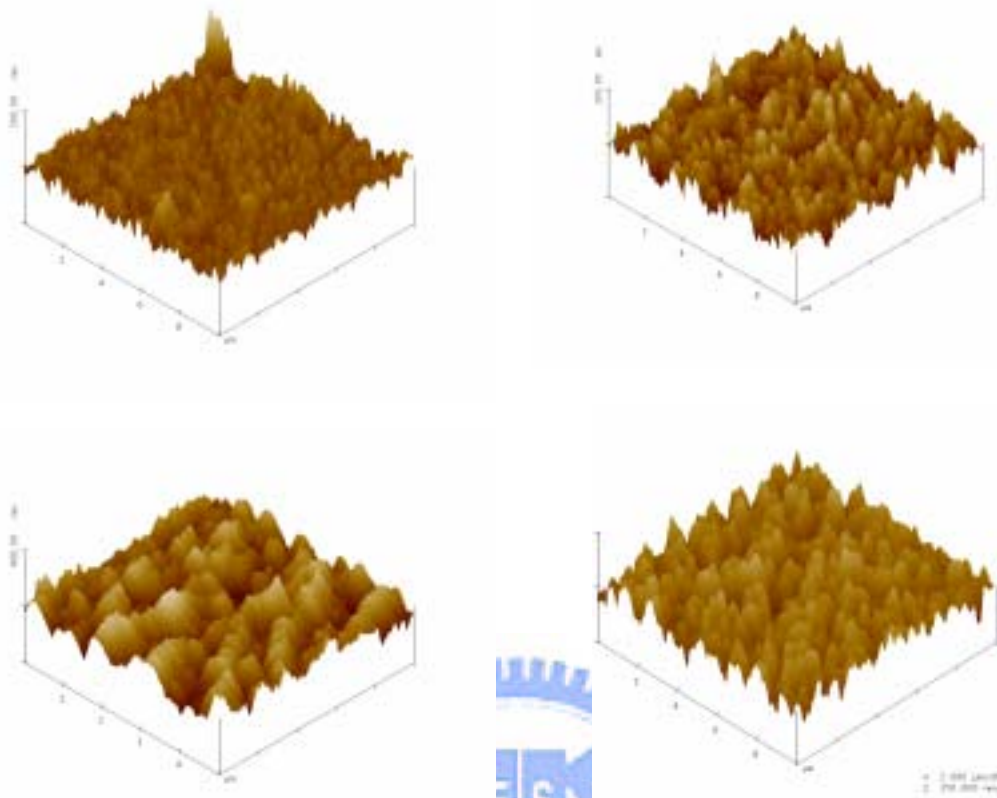


圖 4-14 氮化鎳再 20V 偏壓下 ,經過(a)15 , (b)30, (c)60 ,(d)120 分鐘後光致氧化後,試片蝕刻後表面之 AFM 圖

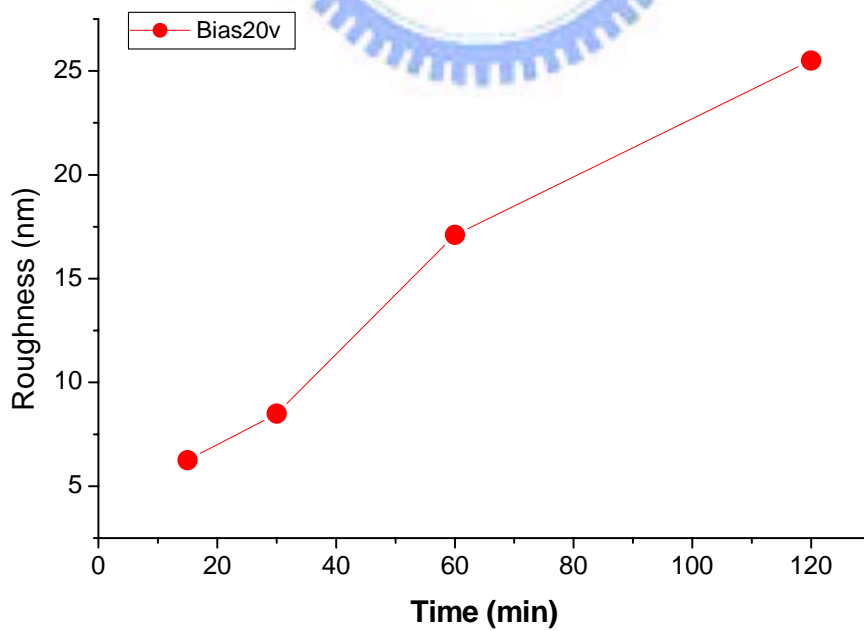


圖 4-15 氮化鎳再 20V 偏壓下,經過(a)15 , (b)30, (c)60 ,(d)120 分鐘後光致氧化後,試片蝕刻後表面粗糙度和時間之關係圖

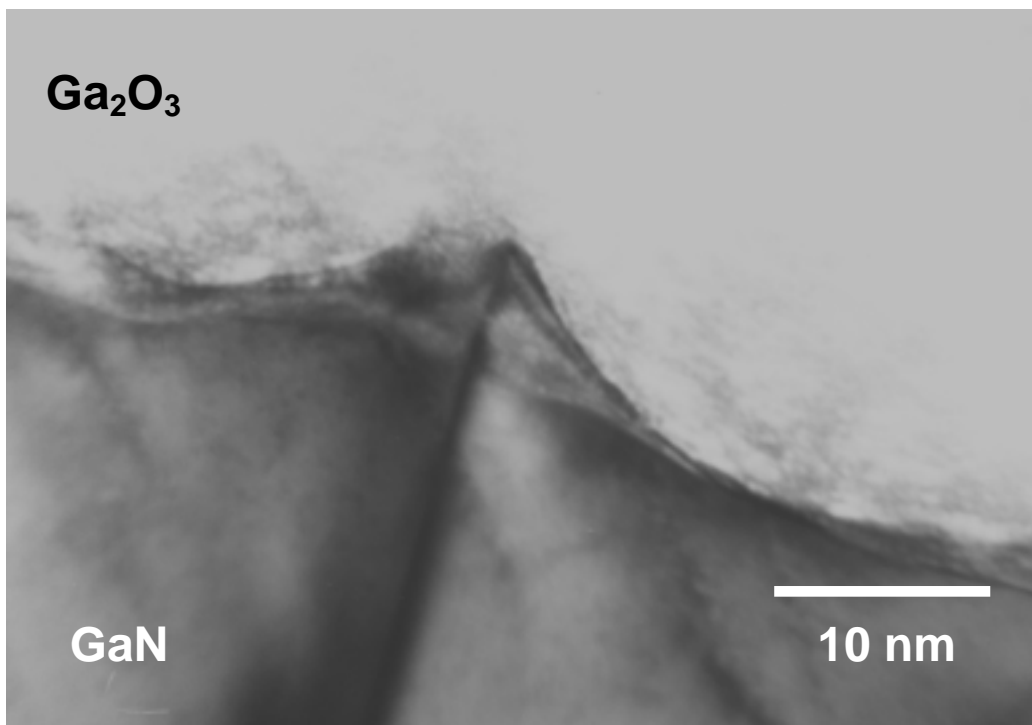


圖 4-16(a) 20V 偏壓下，60 分鐘後光致氧化後，試片 TEM 圖

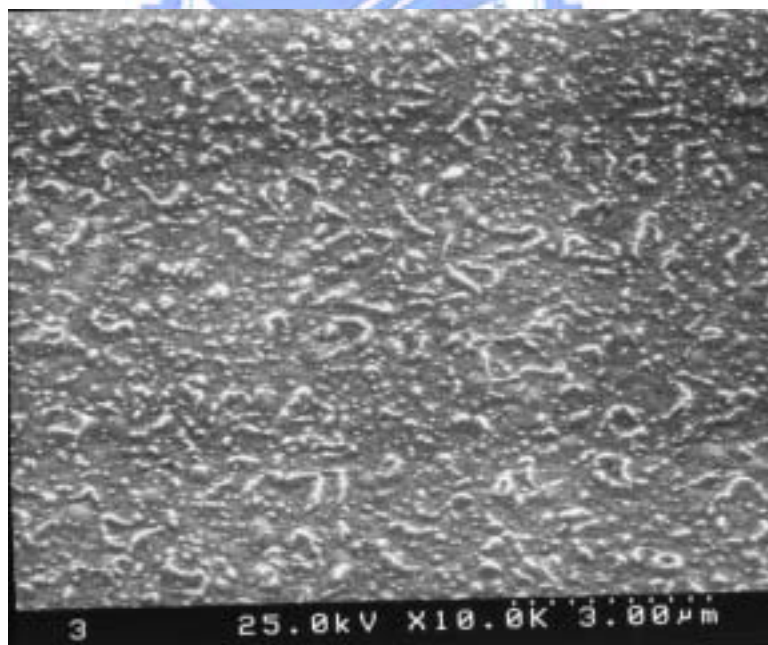


圖 4-16(b) 20V 偏壓下，經過 60 分鐘後光致氧化後，試片蝕刻後 SEM 圖

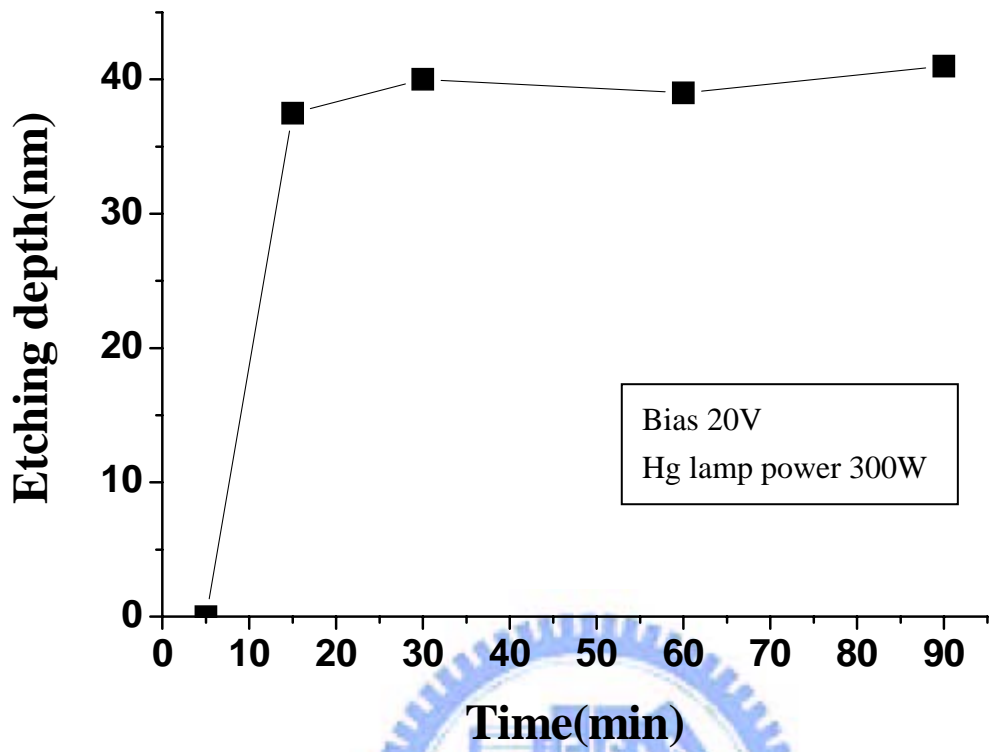


圖 4-17 GaN/AlN DBR 氧化/蝕刻和時間關係圖

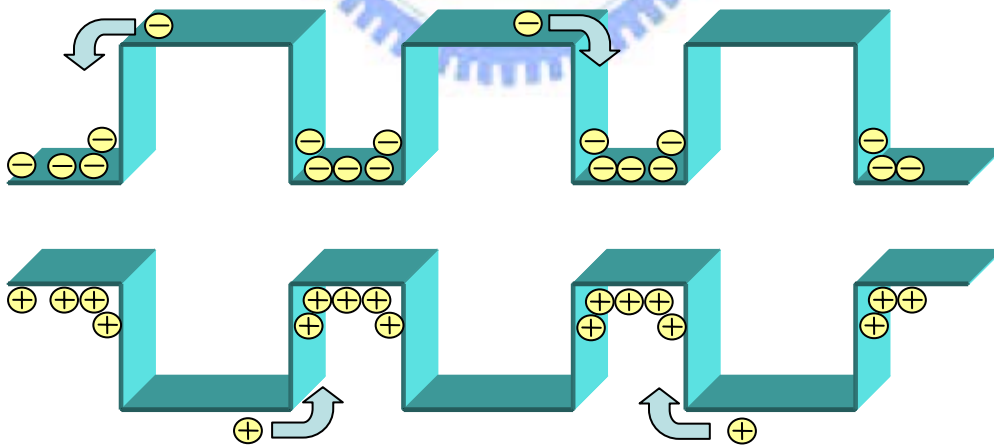


圖 4-18 異質介面中載子聚集示意圖

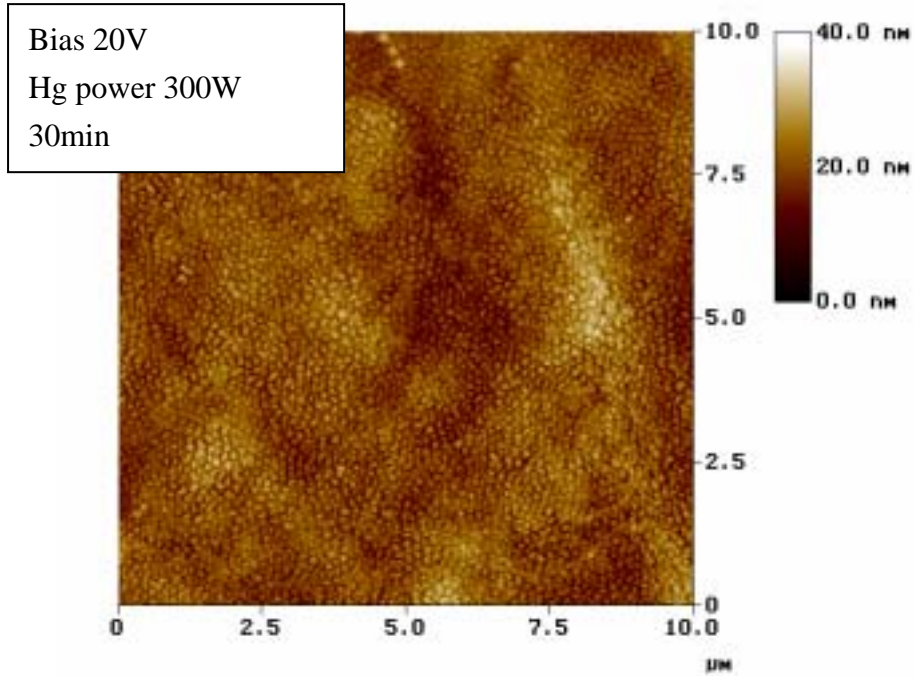


圖 4-19 GaN/AlN DBR 氧化/蝕刻後之表面 AFM



第五章 光致氧化在 GaN LED 發光強度引響之探討

基於前一章對氮化鎵材料之氧化及蝕刻實驗之結果，我們發現光致氧化／蝕刻可在氮化鎵材料的表面形成粗化的效果，而根據文獻的概念，將 LED 發光表面進行粗化處理可以提高 LED 之光光效率；因此在本章中，主要便是探討在 GaN LED 發光表面做氧化處理後，LED 元件之特性變化，在本章中氧化元件之製程方式分成兩種，在本章最後會對這兩種製程方式之元件特性做探討。

5-1 LED 試片之成長。

本實驗之試片是採用有基金屬化學氣象磊晶系統(metal-organic chemical vapor deposition, MOCVD)作為薄膜成長之設備，在此是使用氧化鋁作為基板，在上面成長含有多層量子井之發光二極體結構，其結構圖如圖 5-1 依成長順序由下而上分別為氧化鋁基板 $430\ \mu\text{m}$ ，非意參雜氮化鎵(UID-GaN) $2\ \mu\text{m}$ ，n 型氮化鎵 $1\ \mu\text{m}$ ，多成量子井 $0.06\ \mu\text{m}$ ，p 型氮化鎵 $0.3\ \mu\text{m}$ 。

5-2 光致氧化應用於 LED 之表面粗化之製程方法 (I)

5-2-1 LED 之表面粗化之製程(I)

以氧化導致表面粗化的 LED 製程主要分五個步驟，分別是定義氧化區域，光致氧化，定義元件大小尺寸，n 型電極之製作，p 型電極之製作。其製做過程分述如下：

第一道製程目的是要做出用來保護電極區域的(Si_3N_4)介電質隔離層，先將樣品表面全部利用電漿輔助化學氣相沉積 (Plasma Enhanced Chemical Vapor Deposition - PECVD) 沈積(Si_3N_4)薄膜厚度為 $2000\ \text{Å}$ 。如圖所示，再利用光阻

曝光顯影出不需要二氧化矽的區域，以 BOE 溶液做濕蝕刻(Wet Etching)去二氧化矽，完成後的圖形如圖 5-2a 所示，

在使用(Si_3N_4)定義出氧化區域之後，就是將 p 型表面經由光致氧化的方式來形成氧化鎵(Ga_2O_3)，因此，需要再試片的最外圍上電極，如圖 xx 所示，在此是以電子蒸鍍機台蒸鍍鎳(Ni)金屬 1000Å 來作為光致氧化的工作電極(working electrode)，原因是因為鎳金屬和 p 型氮化鎵之功函數較為接近，比較容易形成較好之介面，在進行氧化製程之前，試片須經由表 4-1 所列的過程來進行清理工作。

在此使用的氧化條件為直流偏壓 15V，分別在汞燈功率 300W 的紫外光強度之下，進行 60 分鐘的光致氧化，在氧化製程結束以後，試片結構如圖 5-2b 所示

在進行後續製程之前，樣品做必須先經過初步清洗，初步清洗的步驟為：I. 以丙酮(ACE)浸泡並放在超音波震盪器之中震盪五分鐘，以去除表面的污染物。II. 將樣品自 ACE 拿出，以氮氣槍吹乾後，放置到去離子水(DI-water)中沖洗五分鐘。III. 將樣品自 DI-water 拿出，同樣以氮氣槍吹乾後，再浸泡到異丙醇(全名, IPA)中並放在超音波震盪器之中震盪五分鐘，藉以去除樣品表面殘餘的 ACE。IV. 再將樣品同樣以氮氣槍吹乾後，放置到 DI-water 中沖洗五分鐘，最後氮氣槍吹乾完成初步清洗的步驟。為避免樣品表面殘留水分子影響了光阻塗佈後黃光製程的穩定性，需先將樣品放置於 120°C 的加熱台上，烘烤(Hard bake)十分鐘，將樣品表面殘留的水分子去除乾淨。其流程如表 5-1 所列

第三道製程目的要將每個元件的大小定義出來，首先。再利用光阻塗佈機來將光阻圖佈於樣品之上，接著以對準曝光機曝光，再顯影後，使光阻只留下元件區域，將剩餘部份之氧化鎵和 Si_3N_4 使用鹽酸溶液和 BOE 蝕刻，如圖 5-2c 所示。元件大小尺寸為長度 300 μm 、寬度 300 μm 的正方形。接下來我們以 ICP-RIE 來蝕刻樣品到 n 型氮化鎵層，ICP-RIE 的蝕刻條件為：ICP power 400 W、Bias power

40 W、氯氣流量 50 sccm、氫氣流量 20 sccm、反應腔壓力 0.66 pa，在這樣的條件下蝕刻速率約為 3500 Å/min，我們進行蝕刻時間為 1 分 30 秒，蝕刻深度約為 0.52 μm ，蝕刻到 n 型的氮化鎵層處，再去除光阻，完成後如圖 5-2d 所示

第四道製程目的是要蒸鍍上元件的 n 型電極金屬，同樣將光阻塗佈於樣品表面，使用影像反轉方式曝光，光顯影後裸露出欲鍍上電極的區域，再以電子蒸鍍機台蒸鍍鈦(Titanium)金屬與鋁(Aluminum)金屬，其厚度分別為 200，1500 Å，蒸鍍完的樣品再置於 ACE 中，利用剝離的方式(Lift-off)去除我們不需要的金屬區域，完成後的圖形如圖 5-2e 所示。

第五道製程目的是蒸鍍上 P 型電極。除了原先 P 型電極的位置之外，之前已經蒸鍍好 Ti/Al 150/2200 Å 的 N 型電極位置，在此道製程也同樣一起再蒸鍍上鎳(Nickel)金屬與金(Golden)金屬，這樣的製程目的是為了以後需要將元件打線時，兩個電極均有厚的金可以使用，利用光阻顯影出電極的區域後，以電子蒸鍍機台蒸鍍鎳(Nickel)金屬與金(Golden)金屬，其厚度分別為 200 Å 與 2000 Å，蒸鍍完的樣品再置於 ACE 中，利用剝離的方式(Lift-off)去除我們不需要的金屬區域，完成後的圖形如圖 5-2f 所示。

最後再將整個樣品以 450°C 氮氣環境下，進行快速熱退火(RTA)1 分鐘，讓 n 型與 p 型電極的金屬形成歐姆電極(Ohmic contact)，最後將此元件進行 L-I-V 的元件特性測試。

LED 之表面粗化元件之製程(I) 製作流程如下所列

第一道製程程序：定義氧化區域

第二道製程程序：光致氧化

第三道製程程序：定義元件大小尺寸

第四道製程程序：n 型電極之製作

第五道製程程序：p 型電極之製作

5-2-2 表面粗化 LED 之測量結果(I)

元件的電激發螢光量測系統，如圖 5-3 所示。使用的數位電源供應器型號為 Keithley 公司出產的 Model-238，提供的電流電壓為連續輸出，與電腦連結後可儀控元件之電壓電流量測。系統的光學顯微鏡也與電腦連結，可做即時影像擷取，使用物鏡倍率為 20 倍，目鏡為 10 倍，除了觀察探針是否正確點於元件的電極上，也可利用紫外光功率偵測器收取樣品電激發的輸出功率

圖 5-4 分別為元件 A 及元件 B 完成後之元件及其在正偏壓下之發光照片，圖 5-5 為有經過氧化處理過之 LED 及沒有經過氧化之 LED 發光強度與電流之關係圖，在圖中，可以發現在表面形成氧化膜之 LED 元件之發光強度確實較一般之 LED 為強，在 20 mA 之注入電流下，其強度大約增加 20%，所以我們確實可也藉著氧化 LED 發光之表面來增加發光強度，

而在元件之電流電壓關係圖中（圖 5-6）我們可以看到在有經過氧化處理過後之試片之起始電流（turn-on voltage）約為 4.4V(520Ω)而無經過氧化之 LED 起始電流約為 3.4V(440Ω)，

5-3 光致氧化應用於 LED 之表面粗化之製程方法（II）

5-3-1 光致氧化 LED 粗化製程(II)

第一道製程目的是要做出用來保護電極區域的(Si_3N_4)介電質隔離層，先將樣品表面全部利用電漿輔助化學氣相沉積 (Plasma Enhanced Chemical Vapor Deposition - PECVD) 沈積(Si_3N_4)薄膜厚度為 2000 Å。再利用光阻曝光顯影出不需要二氧化矽的區域，以 BOE 溶液做濕蝕刻(Wet Etching)去二氧化矽，完成後的圖形如圖 5-7a 所示，

在使用(Si_3N_4)定義出氧化區域之後,就是將 p 型表面經由光致氧化的方式來形成氧化鎵(Ga_2O_3),在此是以電子蒸鍍機機台蒸鍍鎳(Ni)金屬 1000Å 來作為光致氧化的工作電極(working electrode),在進行氧化製程之前,試片須經由表??所列的過程來進行清理工作.

在此使用的氧化條件為直流偏壓 15V,分別在汞燈功率 300W 的紫外光強度之下,進行 30 分鐘和 45 分鐘的光致氧化,在氧化製程結束以後,試片結構如圖 5-7b 所示,在後續製程之前再依照表 5-1 所列之順序清洗試片

接下來,首先將樣品表面全部利用 PECVD 沈積 Si_3N_4 薄膜厚度為 4000 Å。 ,黃光製程,使光阻只留下元件區域,將剩餘部份之氧化鎵和 Si_3N_4 使用鹽酸溶液和 BOE 蝕刻,之後去除光阻如圖 5-7c 所示。 。接下來我們以 ICP-RIE 來蝕刻樣品到 n 型氮化鎵層,再以 ICP-RIE 的進行蝕刻,蝕刻深度約為 0.6 μm ,蝕刻到 n 型的氮化鎵層處,如圖 5-7d 所示。

接著為蒸度上 n 型電極金屬 Ti/Al-200/1500 Å,再利用剝離的方式(Lift-off)去除我們不需要的金屬區域,完成後的圖形如圖 5-7e 所示。

接下來蒸鍍上 P 型電極 Ni/Au 200 /2000 Å,再,利用剝離的方式(Lift-off)去除我們不需要的金屬區域,完成後的圖形如圖 5-7f 所示。

最後再將整個樣品以 450°C 氮氣環境下,進行快速熱退火(RTA)1 分鐘,讓 n 型與 p 型電極的金屬形成歐姆電極(Ohmic contact),最後將此元件進行 L-I-V 的元件特性測試。

元件之製作流程如下所列：

第一道製程程序：定義氧化區域(保護電極區域)

第二道製程程序：光致氧化

第三道製程程序：定義元件大小尺寸

第四道製程程序：n 型電極之製作

第五道製程程序：p 型電極之製作

5-3-2 粗化製程後 LED 之測量結果(II)

完成之元件如圖 5-8 所示，經過光致氧化後之元件在表面形成氧化膜，而其在正偏壓下，其發光情形如圖所示

圖 5-9 為元件之電流電壓關係圖，元件之起始電壓約為 3.5V 我們可以在圖中發現，在有經過氧化和沒有經過氧化製成之試片在電性上並沒有很明顯之變化。圖 5-10 為元件發光強度和電流關係圖，其中，在 20mA 操作電流下，氧化 30 分鐘和 45 分鐘之試片亮度分別提高了 16% 和 36 %。圖 5-11 為元件之發光頻譜，在經過氧化後，LED 元件除了出光增強以外，並沒有特別的改變，可見量子井並沒有受到氧化過程之引響。

5-4 光致氧化應用於 LED 之表面粗化之結果探討

在 LED 之表面粗化之製程(I)及 LED 之表面粗化之製程(II)所完成之元件中在電壓和電流關係圖中，可以發現在表面粗化之製程(I)完成之元件中，有經過光致氧化過程之元件之起始電壓有上升之現象，而在表面粗化之製程(I)及製程(II)兩個製程中最大之區別便是在第一道氧化圖形，在表面粗化之製程(I)中由於在氧化過程中，n 型電及之區域也被氧化，因此表面會變粗糙，而在經過 RIE 蝕刻後，表面會形成許多禿起物(圖 5-11)，因此會引響電及和氮化鎵形成之界面，使起始電壓上升，而在在表面粗化之製程(II)中電極區域在氧化過程前就先使用 Si_3N_4 保護，因此在經過 ICP-RIE 蝕刻後之表面較為平整(圖 5-12)，引此在表面粗化之製程(II)所完成之元件中，氧化製程並不會對電性造成太大引響。

圖 5-13 為 LED 之表面粗化之製程(II)完成之元件，將表面氧化物去除後之表面 AFM，可以發現在經過氧化處理後之試片表面較為粗糙，而氧化製程對於元件發光強度引響中，在 LED 之表面粗化之製程(I)及 LED 之表面粗化之製程(II)完成之元件，我們都可以看到經過氧化處理之元件具有較強之發光強度，因此我們認為在 LED 表面作氧化處理後，其表面會變成較為粗糙，因此藉由增加表面散射的機率，來提高 LED 發光強度。



1. 以丙酮(ACE)浸泡並放在超音波震盪器之中震盪五分鐘
2. 將樣品自 ACE 拿出，以氮氣槍吹乾
3. 以氮氣槍吹乾
4. 浸泡到異丙醇在超音波震盪器之中震盪五分鐘
5. 將樣品同樣以氮氣槍吹乾
6. 使用 DI-water 中沖洗五分鐘
7. 最後氮氣槍吹乾
8. 樣品放置於 120°C 的加熱台上，烘烤(Hard bake)十分鐘

表 5-1 在元件製成前之試片清理步驟



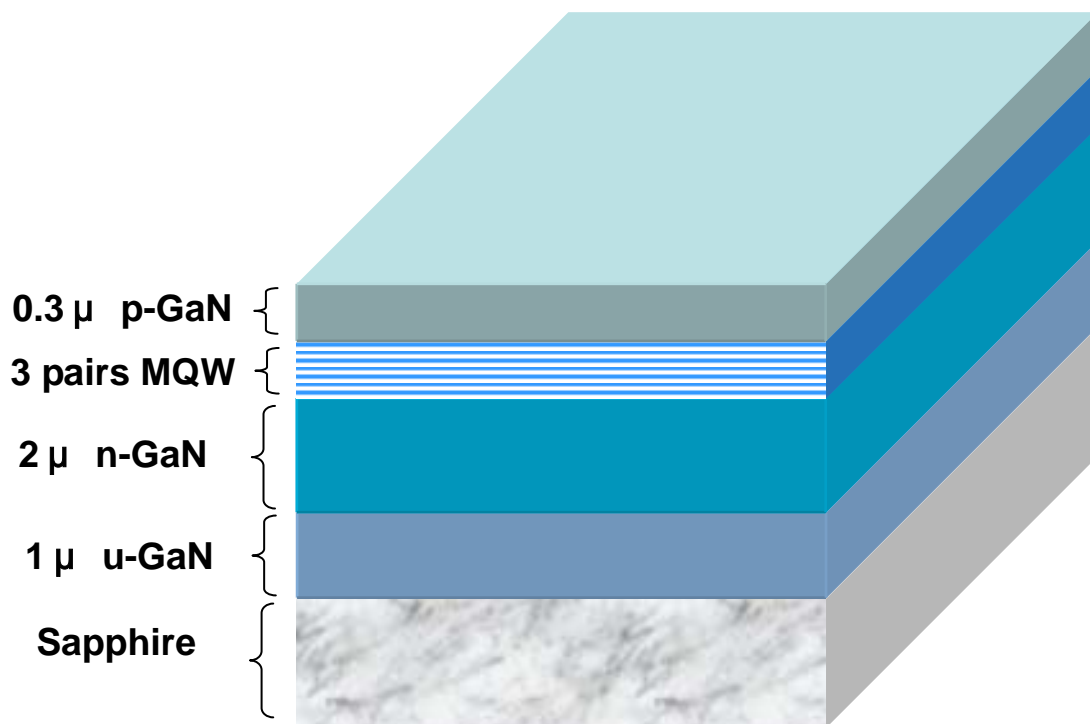


圖 5-1 LED 元件結構示意圖



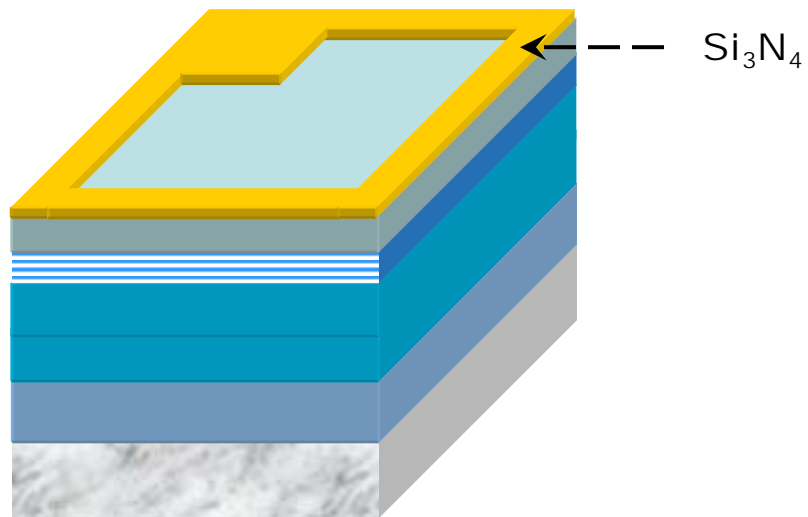


圖 5-2a 元件氧化圖形示意圖

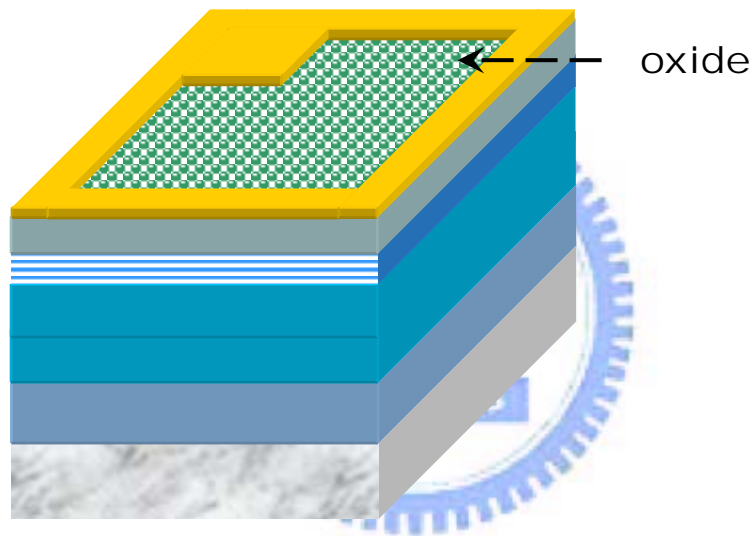


圖 5-2b 光致氧化後 LED 結構示意圖

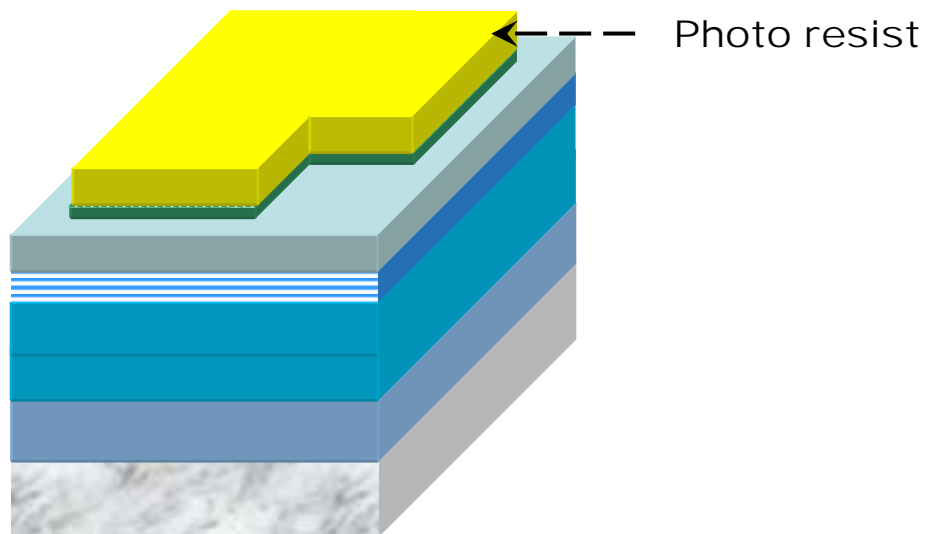


圖 5-2c LED 結構示意圖

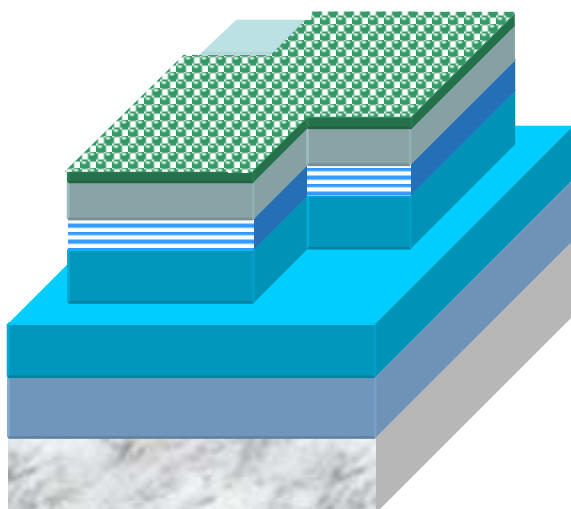


圖 5-2d RIE 蝕刻後之 LED 結構

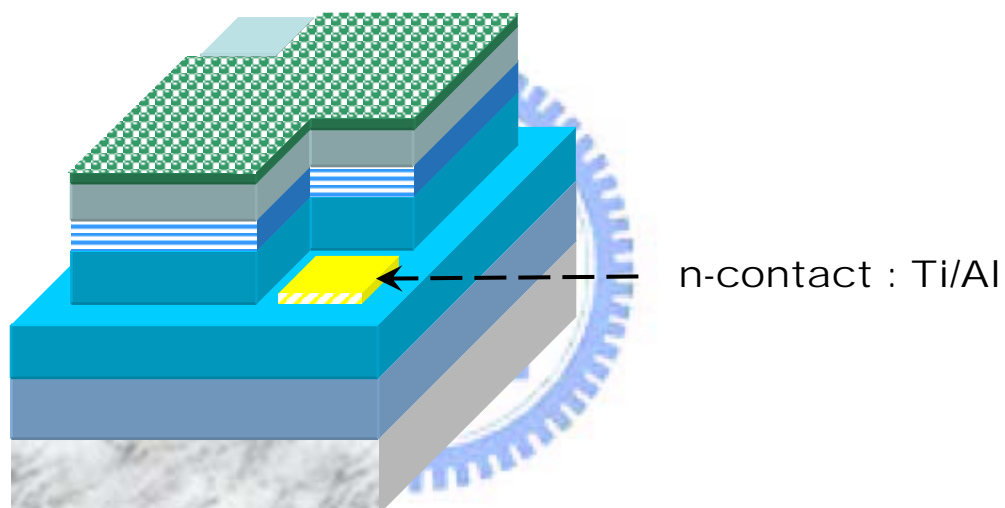


圖 5-2e n-contact 之蒸鍍

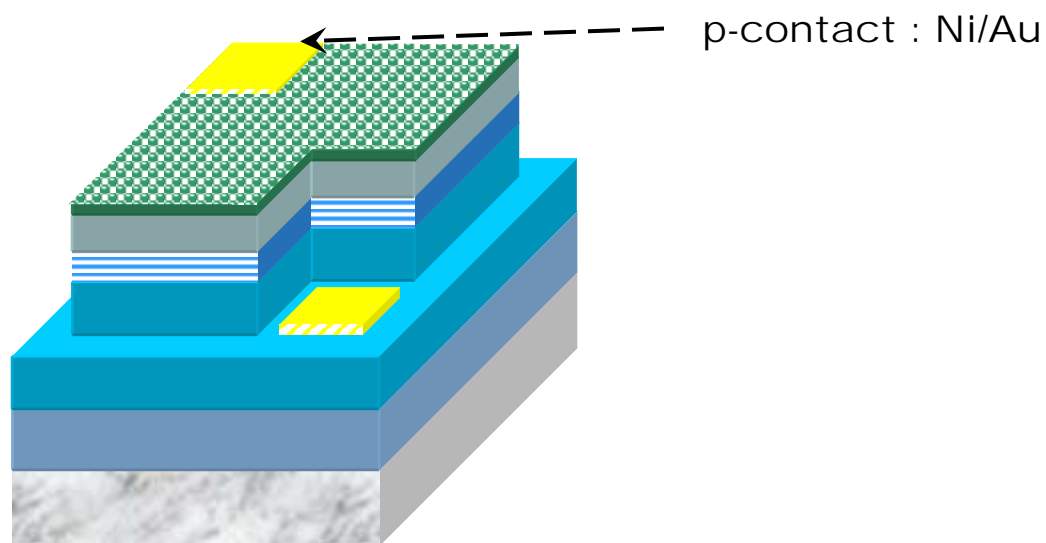


圖 5-2f p-contact 之蒸鍍

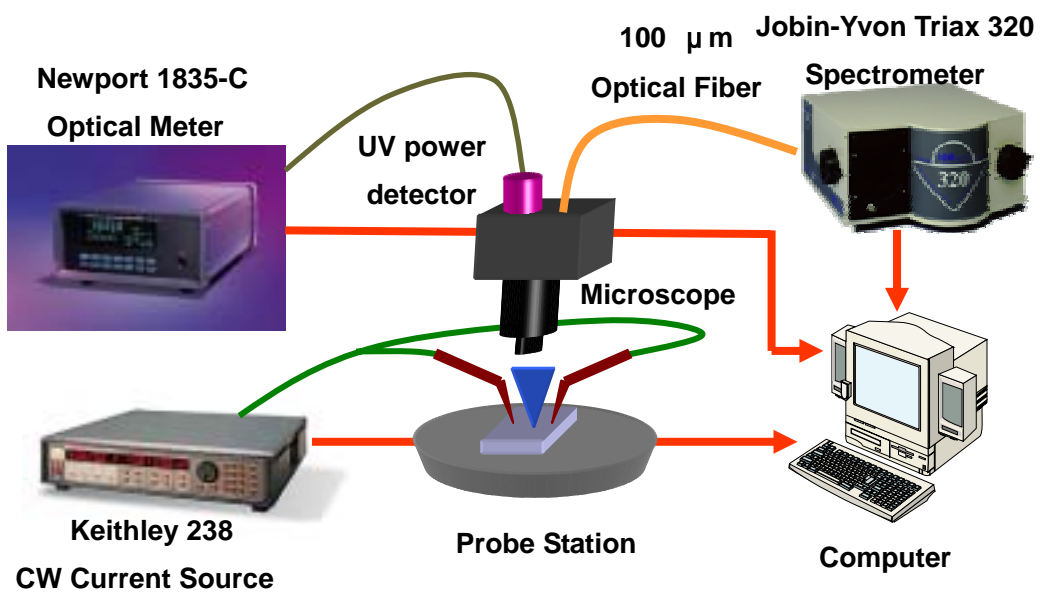


圖 5-3 點測架構圖

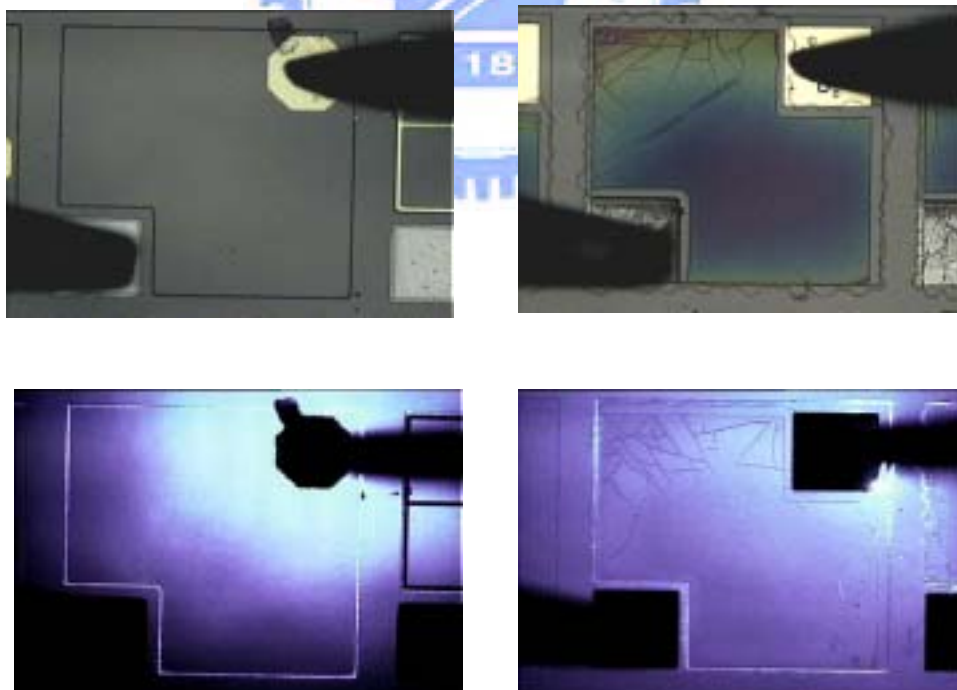


圖 5-4 LED 之表面粗化之製程 (I) (a)無氧化(b)60min 氧化氧化之

元件圖形及在 5mA 操作電流下之發光情形

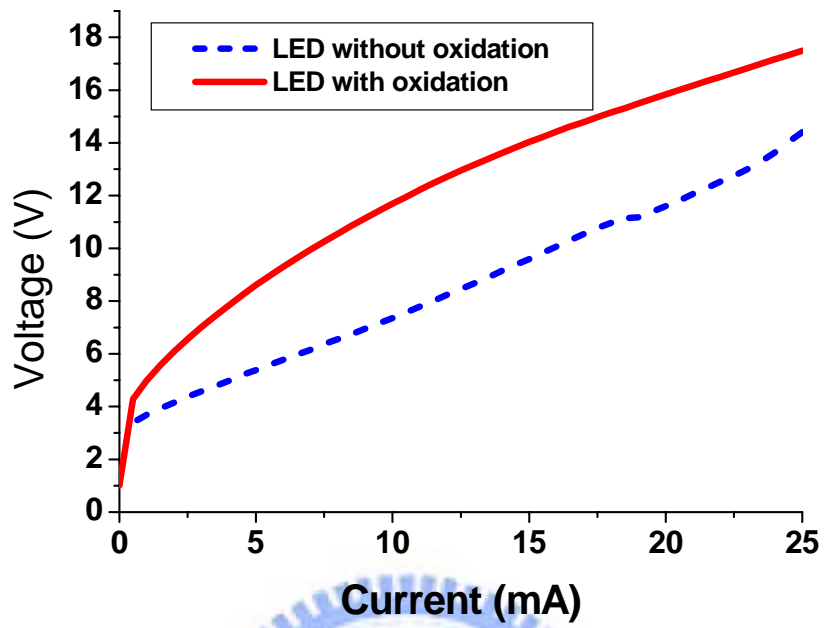


圖 5-5 LED 之表面粗化之製程(I)之電壓-電流關係圖

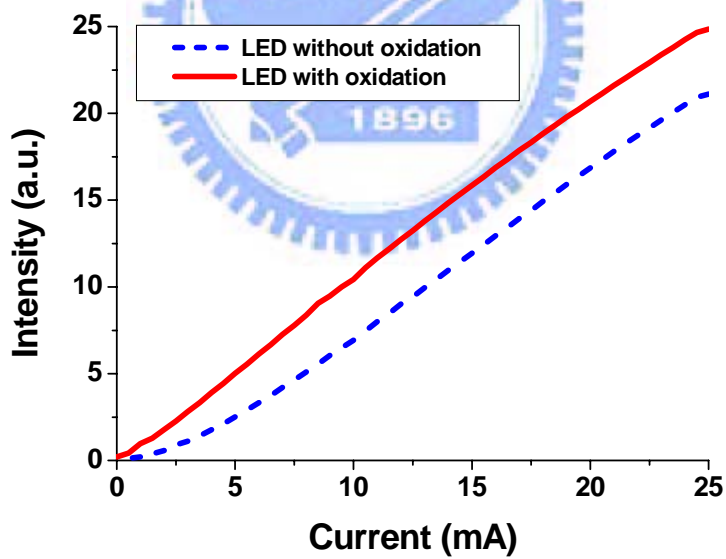


圖 5-6 LED 之表面粗化之製程(I)之發光強度-電流關係圖

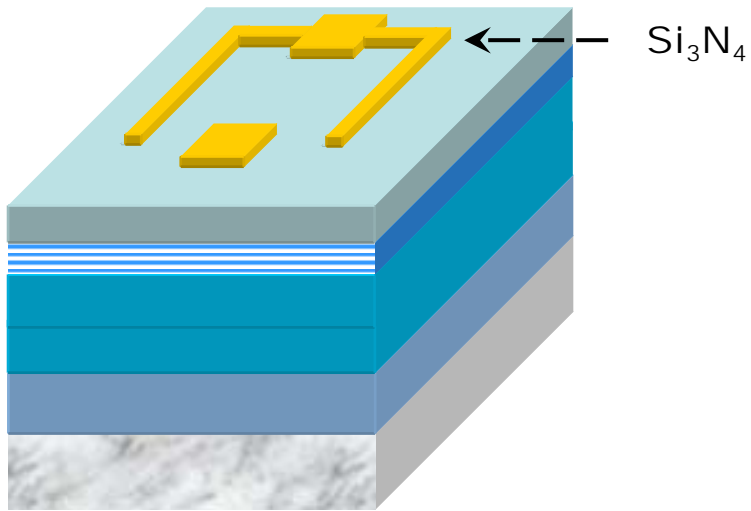


圖 5-7a 電及區域之保護

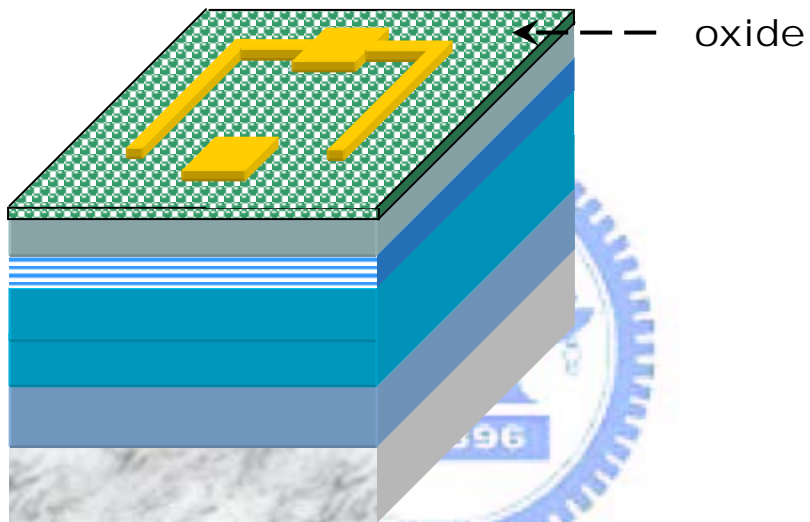


圖 5-7b 光致氧化

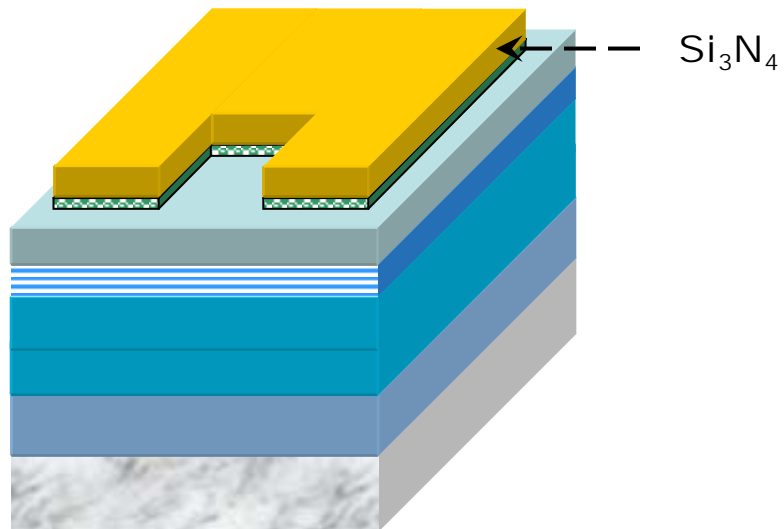


圖 5-7c 定義 LED 元件大小

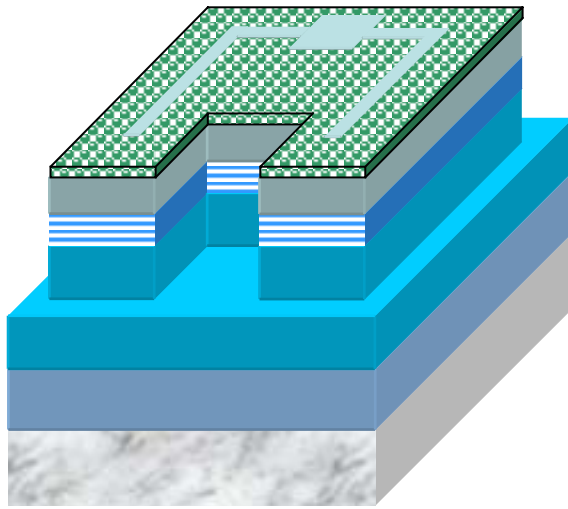


圖 5-7d RIE 蝕刻後之 LED

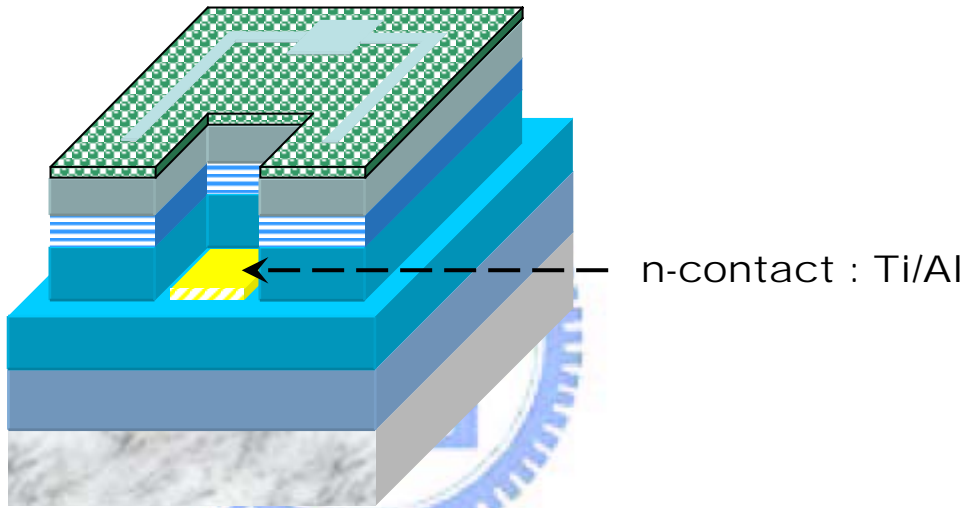


圖 5-7e n-contact 之蒸鍍

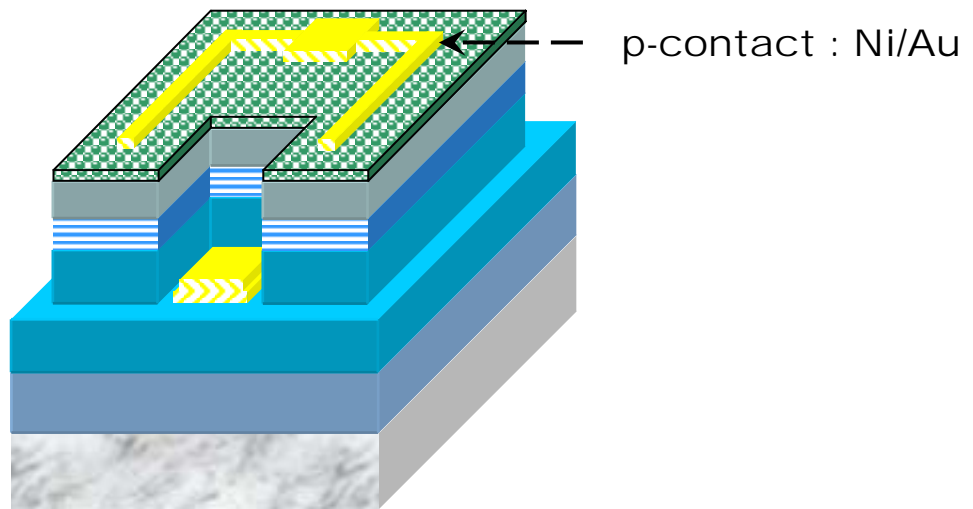


圖 5-7f p-contact 之蒸鍍

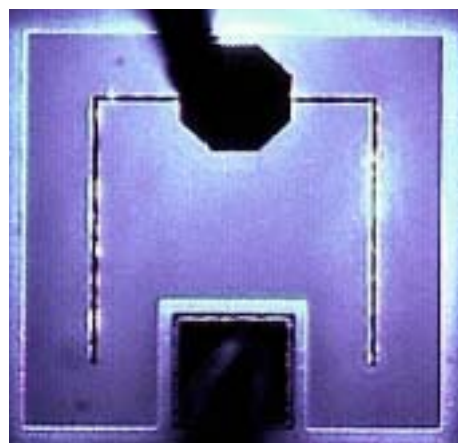
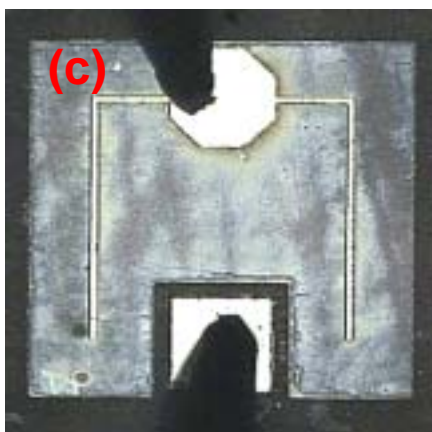
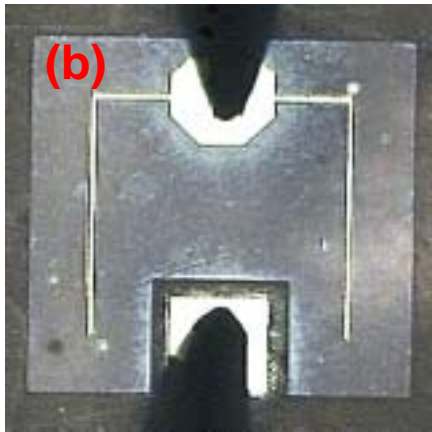
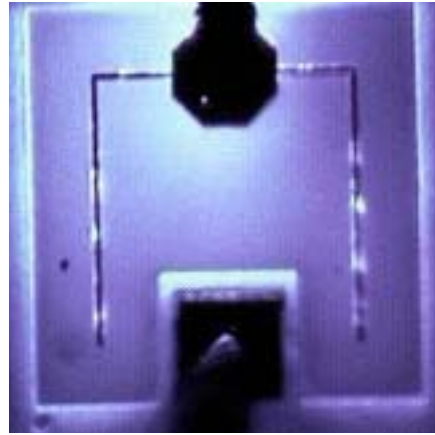
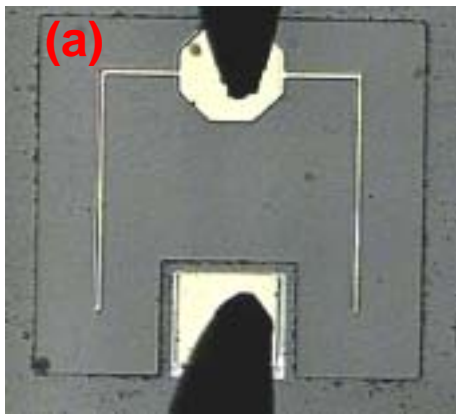


圖 5-8 LED 之表面粗化之製程(II)中(a)無氧化(b)30min 氧化(c)45min 氧化之元件圖形及在 5mA 操作電流下之發光情形

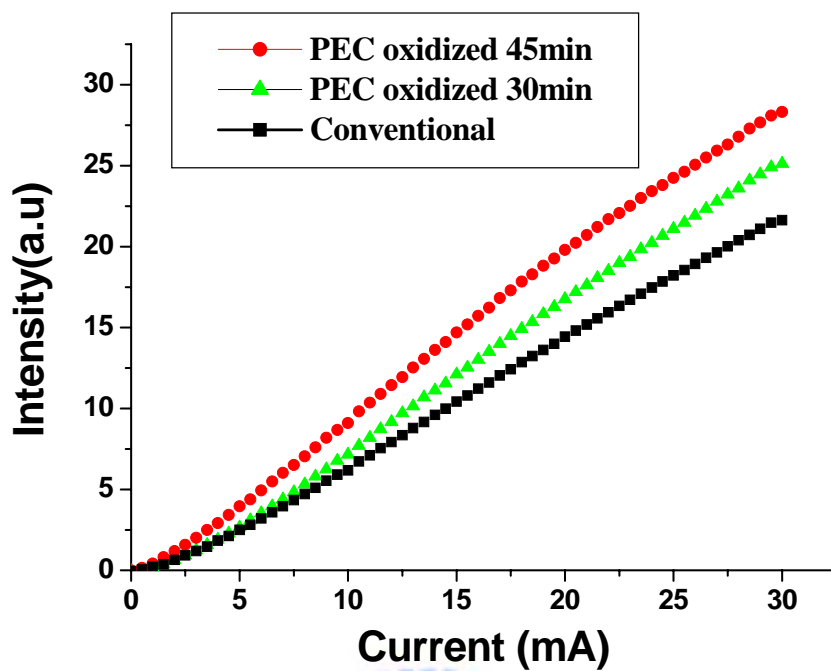


圖 5-9 LED 之表面粗化之製程(II)之電壓-電流關係圖

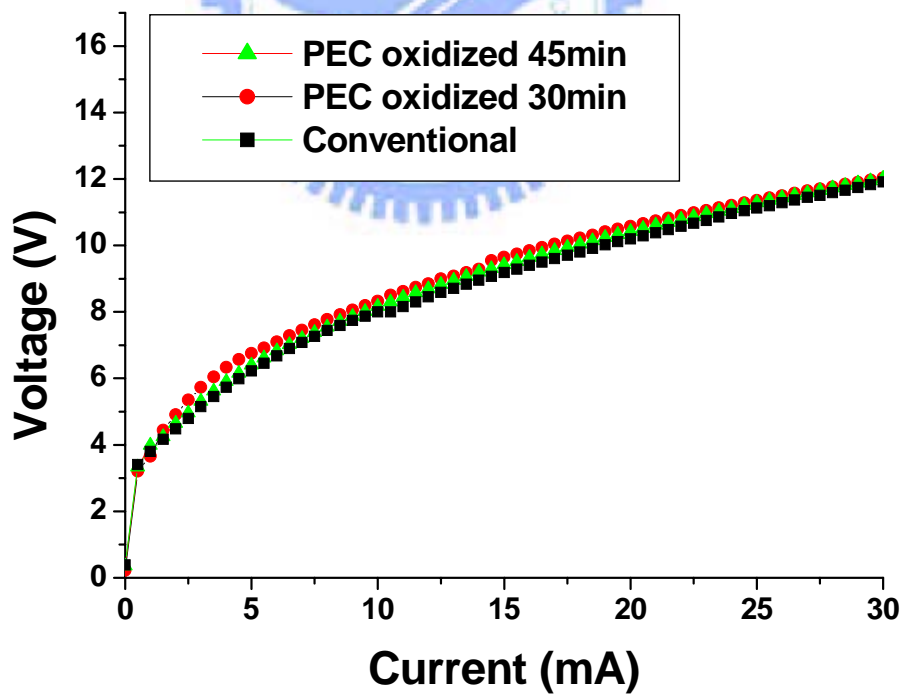


圖 5-10 LED 之表面粗化之製程(II)之發光強度-電流關係圖

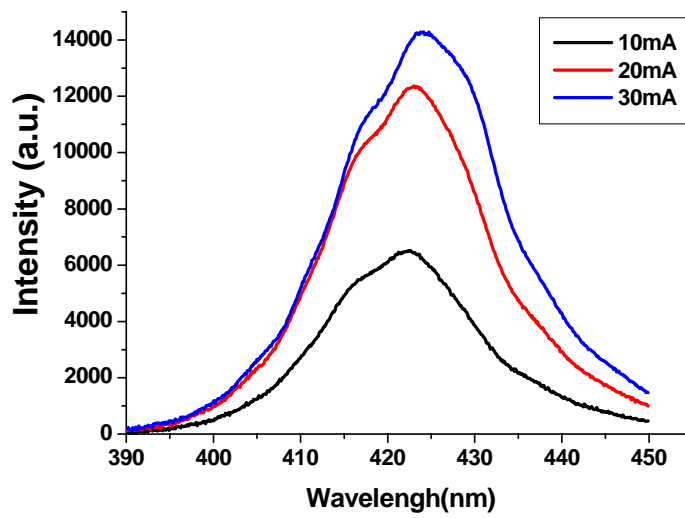
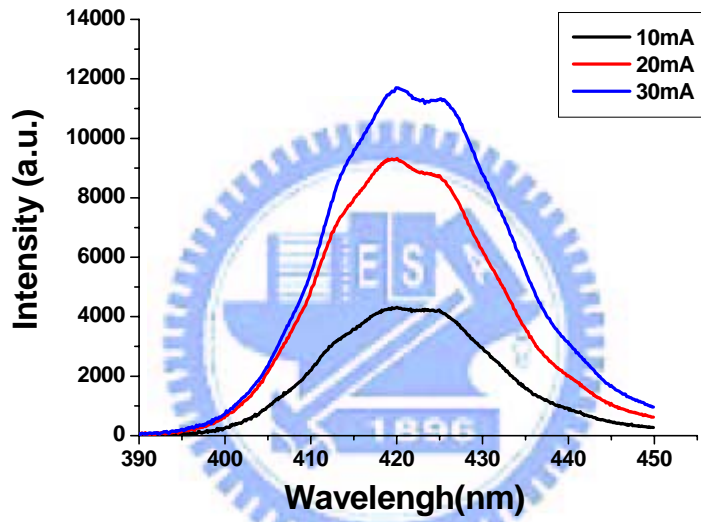
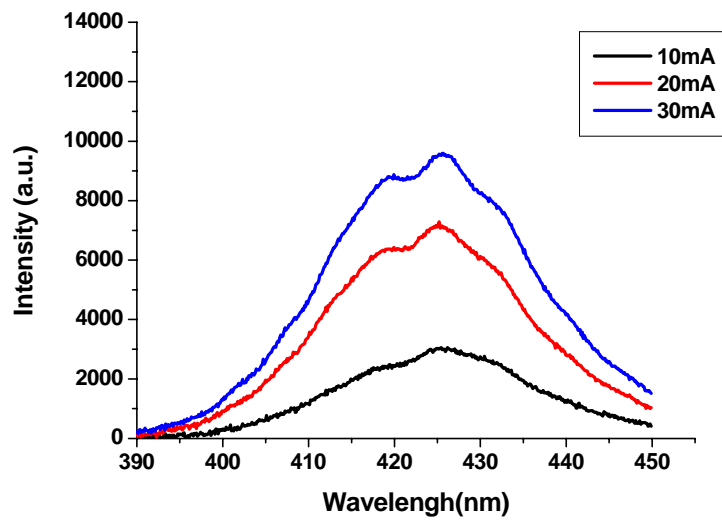


圖 5-11 LED 之表面粗化之製程(II)之發光頻譜圖

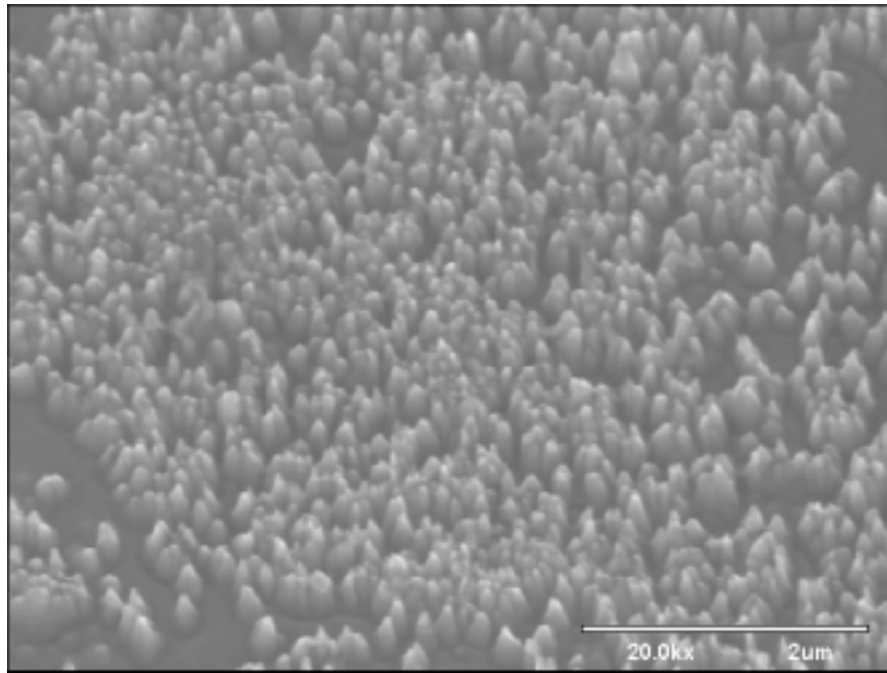


圖 5-12 氧化蝕刻後, ICP-RIE 之蝕刻表面

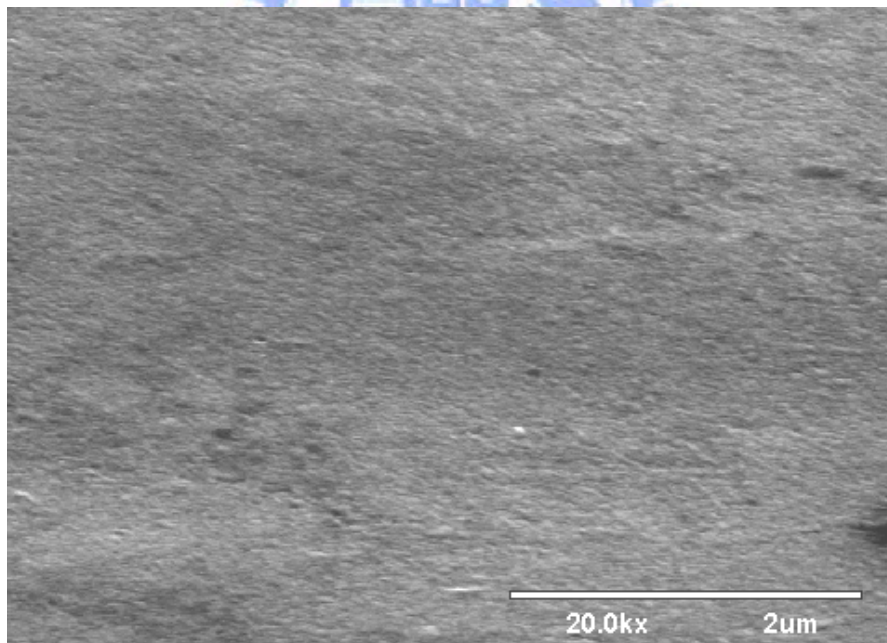


圖 5-13 在 Si_3N_4 保護下 ICP-RIE 之蝕刻表面

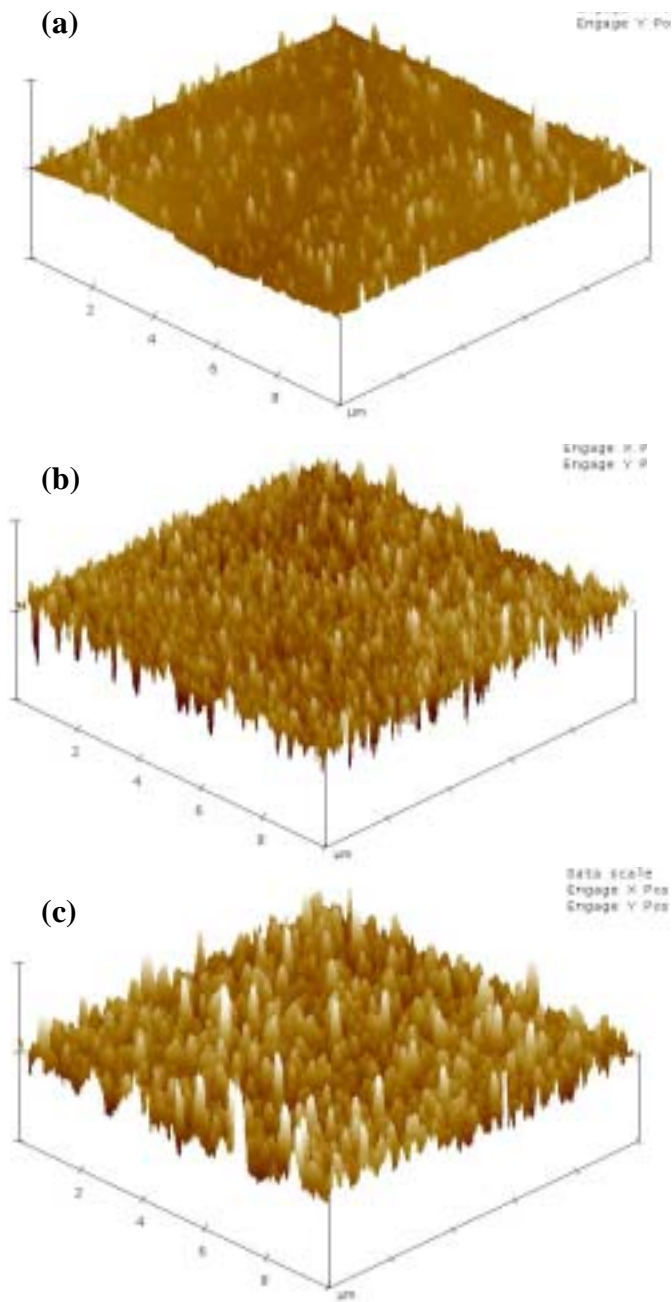


圖 5-14 去除表面氧化物後之試片 AFM , (a)conventional, Ra~2.8nm
(b)oxidation 30min, Ra~9.4nm(c)oxidation 45 min , Ra~18.6

第六章 結論與展望

在本文中成功的在水之中完成光致電化學氧化，而探討了氮化鎵及其相關材料.元件上之氧化情形，將結果整理如下

1. 隨著偏壓之增加，氮化鎵之氧化率也隨之增加，而其氧化深度和時間呈線性關係，因此只要控制施加偏壓，便可以控制氧化之速率，而在氮化鎵在汞燈功率為 300W 時，在施加偏壓 10V, 20V, 30V 時，其氧化速率分別為 1.9, 6.7, 12 nm/min
2. 經由光致電化學氧化產生氧化膜在不同厚度之下具有不同之膜色，因此可以藉由觀察膜色之變化來判斷氧化之深度。
3. 氧化膜經過 EDX 之定量分析，判斷其化學式為 Ga_2O_3
4. 在氧化/蝕刻後之表面粗糙程度會隨著氧化深度而增加，而其原因是由於在氮化鎵中之錯位區域其氧化速率較慢所造成。
5. 在弱汞燈強度下，氧化深度會隨著光強而增快，但是在高汞燈強度下，氧化速率會呈現飽和之現象。
6. 在 GaN/AlN DBR 之氧化/蝕刻中 GaN 和 AlN 具有相當高之氧化/蝕刻比，而 AlN 之表面在經過蝕刻後，仍保持不錯之表面平整性。
7. 在 LED 表面粗化之實驗中，成功的使 LED 之發光強度在 20mA 之操作電流下，有 36% 之增強

我們已經成功地再氮化鎵上成長氧化膜並且成功的應用在氮化鎵發光二極體的製程上，提高了 LED 之發光強度。而如果把電流散佈的問題考慮進去，將 LED 表面氧化製程應用在雷射剝離(LLO)之 LED 上，可以進一步的提升 LED

特性 .另一方面於氧化物本身可以作為電流阻絕層，因此也可以應用於製作 RCLED 或 VCSEL 上而達到電流侷限及光學侷限知效果。 希望有朝一日能將這些技術應廣泛用在氮化鎵元件的製程上，藉此突破傳統製程瓶頸，而使氮化鎵元件具有更好的操作性能。

