

不同溫度下 $5\mu\text{m}$ 銅金屬墊層的覆晶錫銀鉛錫凸塊之 電遷移破壞模式研究

研究生：廖志仁

指導教授：陳智 教授

國立交通大學

工學院半導體材料與製程設備學程

摘要

在消費性電子產品走向輕、薄、短、小的趨勢中，需要高密度鉛錫接點輸入/輸出數目。伴隨著錫球尺寸縮小，覆晶鉛錫接點內的電流密度增加，電遷移現象成為元件可靠度的影響關鍵。

含鉛鉛錫會對環境造成污染，且歐盟及美國已經通過法令在西元 2006 年前禁止使用含鉛鉛錫，故在電子工業界便積極的研究無鉛鉛錫以取代傳統的共晶錫鉛錫。目前較受矚目的無鉛鉛錫為 Sn-Ag 為主的合金。Sn-Ag 合金的熔點較高約為 220°C ，且其優異的機械性質使其成為無鉛鉛錫的候選材料之一。

本文探討無鉛覆晶錫銀鉛錫接點於 100°C 以及 160°C 的溫度下，通電電流 0.8A ，通電平均電流密度 $7.07 \times 10^3 \text{ A/cm}^2$ 之電遷移行為及其破壞機制。觀察到孔洞生成主要發生在電子流從 Al 導線進入 bump 的地方，亦即陰極/晶片端。且孔洞生成伴隨著電阻上升，有沿著介金屬化合物與共晶錫銀鉛錫的介面的逐漸向右趨勢；同時在觀察到不同的電阻上升狀況下的鉛錫接點破壞機制或失效模式，討論對應的電遷移破壞機制。

Temperature-Dependence Electromigration Failure for Flip-Chip SnAg Solder bumps with 5 μ m Cu metallization

Student: Chih-Jen Liao

Advisor: Dr. Chih Chen

Degree Program of Semiconductor Material and Process Equipment
College of Engineering
National Chiao Tung University

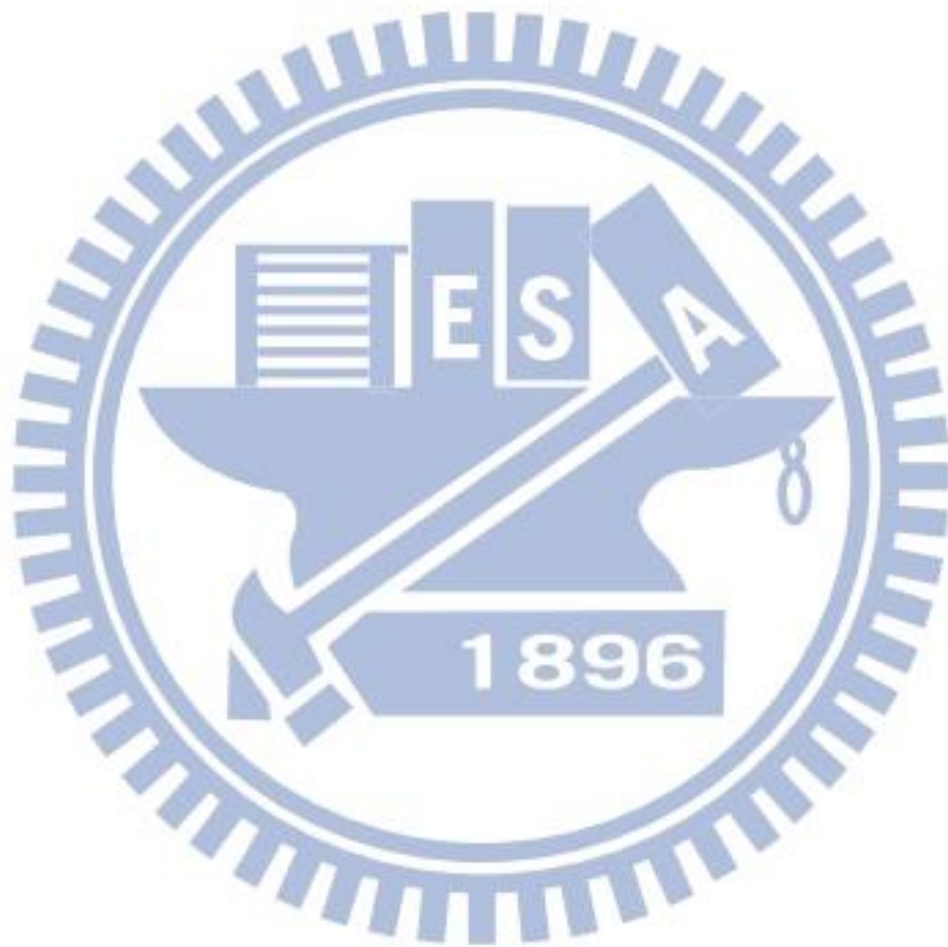
Abstract

As the consumer electronic products move toward lightly, thin, short and smaller, we need higher solder input/output joint density. Therefore, the evolution of the bonding technology has moved from "Wire Bonding" to "Flip Chip technology". Along with the solder bump shrinking and current density increased, electromigration phenomenon had become a crucial reliability concern.

Pb-containing solder bump will cause environment pollution, and European Union and the US already forbade to use the Pb-containing solder bumps through the law at Y2006. Thus, the electrical industry is hurry to find the substitute to replace eutectic SnPb solder bump. Pb free solders become the basic requirement for the future electronic product. In recent years, Pb free solder bump research and development as become an important part of the electrical industry. SnAg is one of potential Pb free solder alloys. The Sn-Ag alloy's melting point is about 220°C, and its good mechanical property makes it become a candidate of Pb free solder bump materials.

In this study, we investigate the Electromigration behavior stressed by

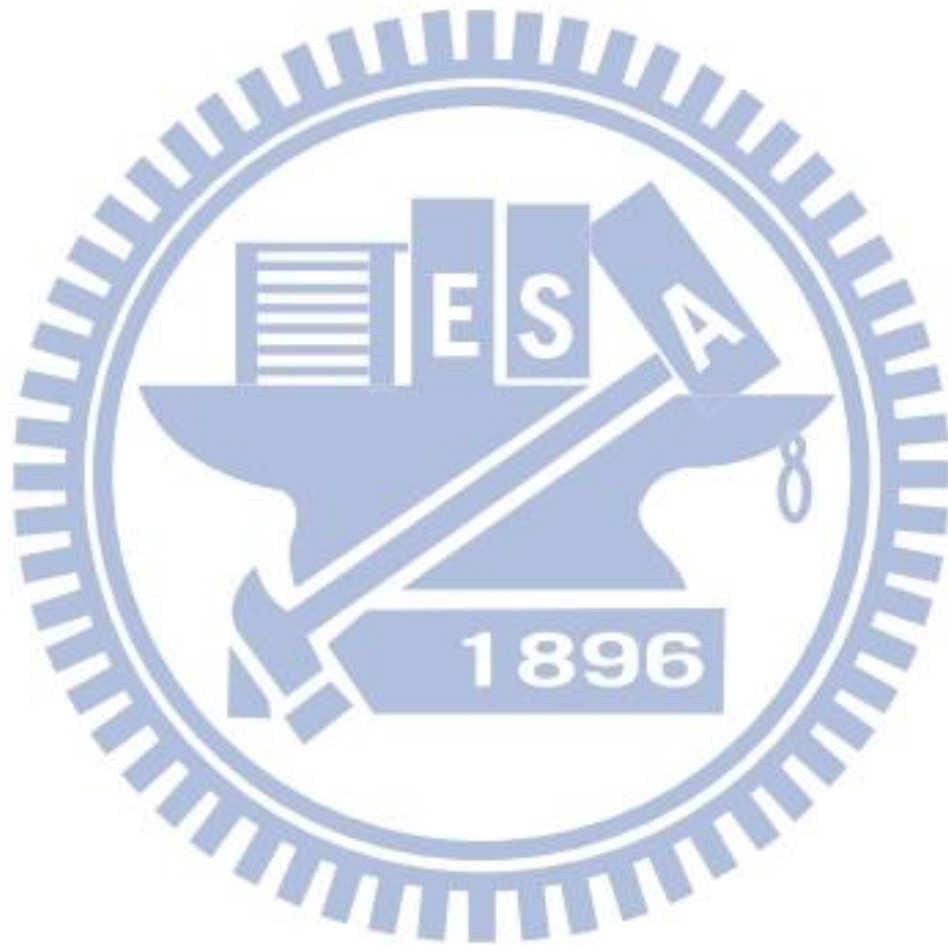
0.8A at 100°C and 160°C. The electromigration behavior and the failure mechanism of the bump are monitored at various stages of electromigration. The microstructure of the solder bumps were observed as the bump resistance increased 20%, 100%, 200%, and Opened of its original value. It is found that void formation is mainly responsible for the increase in bump resistance.



誌謝

在此要先感謝所有伴我一起渡過在職專班碩士生涯的老師和同學們，謝謝指導教授陳智老師的指導，助教又峻以及眾多實驗室成員的幫忙，使本論文得以順利完成。

承蒙指導教授陳智老師在研究方向上和論文寫作上的引導，以及在Proposal和論文口試階段吳耀銓老師和潘扶民老師的參與和提供寶貴意見與建議。



目錄

摘要.....	i
Abstract	iii
誌謝.....	vii
目錄.....	viii
圖目錄.....	ix
第一章、緒論.....	1
1-1 覆晶接合技術 (Flip Chip)	1
1-2 無鉛化-無鉛鉛錫.....	2
1-3 凱文結構 (Kelvin Structure).....	4
1-4 研究動機.....	4
第二章、文獻回顧.....	11
2-1 電遷移.....	11
2-2 電流聚集效應.....	13
2-3 焦耳熱效應.....	14
2-4 電遷移活化能的計算.....	15
2-5 通電造成的相分離.....	15
2-6 電遷移造成鉛錫接點破壞的機制.....	16
第三章、實驗方法與步驟.....	25
3-1 試片結構.....	26
3-2 實驗方法.....	26
3-3 實驗結果.....	28
第四章、結果與討論.....	37
4-1 試片剖面的觀察與討論.....	37
4-2 試片孔洞生成與電阻上升的討論.....	42

4-3 孔洞生成討論.....	46
第五章、結論.....	47
第六章、參考文獻.....	49

圖目錄

圖 1- 1 電子封裝技術中的三種層級.....	6
圖 1- 2 晶片封裝中三種不同的電導通方式.....	7
圖 1- 3 打線接合(Wire bonding)圖示.....	8
圖 1- 4 覆晶接合示意圖.....	8
圖 1- 5 覆晶封裝與 FR4 基版(左圖)及 IBM C4 結構剖面示意圖.....	9
圖 1- 6 C4 迴焊過程.....	9
圖 1-7 Daisy chain 結構示意圖.....	10
圖 1-8 Kelvin Resistor Structure (a) with two diffusion arms and two metal arms (b) with four diffusion arms and four metal arms	10
圖 2- 1 Blech 結構研究鋁導線的電遷移現象.....	18
圖 2- 2 不同長度的鋁導線通電後電遷移現象.....	18
圖 2- 3 鋁離子在晶格位能井承受電子(Fel)和電子風力(Fwd)示意圖.....	18
圖 2- 4 (a) 錫球內電流分佈二維模擬 (b) 錫球剖面(x-y 面)電流密度分佈(z 軸) 模擬示意圖.....	19
圖 2- 5 (a)-(d)覆晶鍍錫共晶錫鉛 UBM Cu/Ni(V)/Al 電子顯微鏡電遷移破壞剖面 圖，(e) 孔洞生成與成長示意圖。.....	19
圖 2-6 焦耳熱效應.....	20
圖 2-7 覆晶鍍錫活化能.....	20
圖 2-8 共晶錫鉛觀測電流作用.....	21
圖 2-9 錫鉛鍍錫的兩端微結構 SEM 影像.....	21
圖 2-10 鬆餅狀的孔洞示意圖.....	22
圖 2-11 銅墊層快速反應示圖.....	22

圖 2-12	180°C, 1.0×10^4 A/cm ² 電遷移破壞機制	23
圖 2-13	60°C, 4.5×10^4 A/cm ² 電遷移破壞機制	23
圖 2-14	126°C, 1.4×10^4 A/cm ² 電遷移破壞機制	23
圖 2-15	185°C, 1.4×10^4 A/cm ² 電遷移破壞機制	24
圖 3-1	試片鉍錫凸塊結構示圖	29
圖 3-2	試片迴路設計圖	29
圖 3-3	凱文結構俯視示意圖	30
圖 3-4	凱文結構剖面示圖	30
圖 3-5	實驗電路示意圖	30
圖 3-6	試片研磨方向示圖	30
圖 3-7	試片研磨鉍錫凸塊剖面圖	31
圖 3-8-1	(0.8A 160°C, $R=1.2R_0$) 試片電阻變化率與通電時間關係線	31
圖 3-8-2	(0.8A 160°C, $R=2R_0$) 試片電阻變化率與通電時間關係曲線	32
圖 3-8-3	(0.8A 160°C, $R=3R_0$) 試片電阻變化率與通電時間關係曲線	32
圖 3-8-4	(0.8A 100°C, $R=1.2R_0$) 試片電阻變化率與通電時間關係曲線	33
圖 3-8-5	(0.8A 100°C, $R=2R_0$) 試片電阻變化率與通電時間關係曲線	33
圖 3-8-6	(0.8A 100°C, $R=3R_0$) 試片電阻變化率與通電時間關係曲線	34
圖 3-9	光學顯微鏡剖面圖, 電子流向下 ($R=1.2R_0, 0.8A/160^\circ C$, 電流密度 7.07×10^3 A/cm ²)	34
圖 3-10	光學顯微鏡剖面圖, 電子流向下 ($R=2.0R_0, 0.8A/160^\circ C$, 電流密度 7.07×10^3 A/cm ²)	35
圖 3-11	光學顯微鏡剖面圖, 電子流向下 ($R=3.0R_0, 0.8A/160^\circ C$, 電流密度 7.07×10^3 A/cm ²)	35
圖 3-12	光學顯微鏡剖面圖, 電子流向下 ($R=1.2R_0, 0.8A/100^\circ C$, 電流密度 7.07×10^3 A/cm ²)	35
圖 3-13	光學顯微鏡剖面圖, 電子流向下 ($R=2.0R_0, 0.8A/100^\circ C$, 電流密度 7.07×10^3 A/cm ²)	36

圖 3-14 光學顯微鏡剖面圖,電子流向下($R=3.0R_0, 0.8A/100^{\circ}C$, 電流密度 $7.07 \times 10^3 A/cm^2$).....	36
圖 4-1 未受電遷移破壞的鉛錫凸塊剖面影像.....	39
圖 4-2 0.8A 100 $^{\circ}C$ $R=1.2R_0$ 通電時間 315 時.....	39
圖 4-3 0.8A 100 $^{\circ}C$ $R=2.0R_0$ 通電時間 835 小時.....	40
圖 4-4 0.8A 100 $^{\circ}C$ $R=3.0R_0$ 通電時間 1472 小時.....	40
圖 4-5 0.8A 100 $^{\circ}C$ $R=3.0R_0$ 通電時間 1472 小時, FIB 分析發現大型孔洞.....	41
圖 4-6 0.8A 100 $^{\circ}C$ $R=Open$ 通電時間 2305 時.....	41
圖 4-7 0.8A 100 $^{\circ}C$ 電子流向上(a)通電時間 315 小時(b)通電時間 835 小時(c)通電時間 1472 小時(d)通電時間 2305 小時.....	42
圖 4-8 0.8A 160 $^{\circ}C$ $R=1.2R_0$ 通電時間 44 小時.....	43
圖 4-9 0.8A 160 $^{\circ}C$ $R=2.0R_0$ 通電時間 50 小時.....	44
圖 4-10 0.8A 160 $^{\circ}C$ $R=3.0R_0$ 通電時間 161 小時.....	44
圖 4-11 0.8A 160 $^{\circ}C$ $R=Open$ 通電時間 72 小時.....	45
圖 4-12 0.8A 160 $^{\circ}C$ $R=3.0R_0$, FIB 發現 micro void.....	45
圖 4-13 0.8A 160 $^{\circ}C$ 電子流向上(a)通電時間 44 小時(b)通電時間 50 小時(c)通電時間 161 小時(d)通電時間 24 小時.....	46