

以頻域為基礎利用超取樣之時域等化器設計

洪紹倫

指導教授：林源倍博士

國立交通大學電機與控制工程學系（研究所）碩士班



摘要

我們以頻域為基礎來設計應用於高速數位用戶迴路之時域等化器。在高速數位用戶迴路的應用中，通常會分為上傳與下載兩個不同頻帶的傳輸。我們利用降低在沒有使用頻帶上的干擾雜訊來設計時域等化器。這種設計方法可以直接的控制時域等化器的零點是它落在沒有使用的頻帶上，已提升傳送訊號的傳輸率。進而，我們提高系統接收端的取樣頻率來增加設計上的自由度和傳輸率。模擬的結果顯示，我們提出的設計方法不僅可以有效的縮短通道的等效長度也可以大大的提升系統的傳輸速率。